

KATEDRA ZA ELEKTRONIKU

Laboratorijske vežbe

OSNOVI DIGITALNE ELEKTRONIKE (SI2ODE)

Vežba br. 1

KOLA ZA UOBLIČAVANJE SIGNALA I CMOS INVERTOR

Pribor:

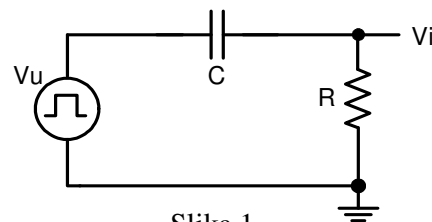
1. protobord	1 kom.
2. generator signala	1 kom.
3. osciloskop	1 kom.
4. jednosmerno napajanje	1 kom.
5. kablovi	2 kom.
6. žice	15 kom.
7. integrisano kolo 4049	1 kom.
8. otpornici - $1k\Omega$, $5.6k\Omega$	
9. kondenzatori - $470pF$, $2.2nF$, $22nF$	

1. Diferencijator

Na protobordu formirati kolo za diferenciranje prema šemi sa slike 1. Generator signala se priključuje spolja na protobord.

Generator podesiti da na svom izlazu daje simetrične pravougaone impulse učestanosti $50kHz$ i amplitude $5V$.

Nacrtati talasne oblike napona na izlazu za $R = 5.6k\Omega$ i $C = 470pF$, $2.2nF$ i $22nF$.



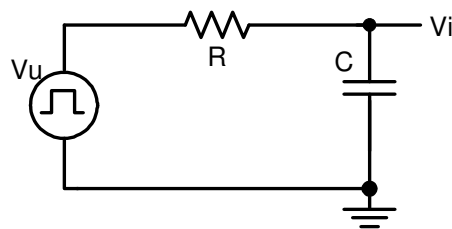
Slika 1.

2. Integrator

Na protobordu formirati kolo za integriranje prema šemi sa slike 2. Generator signala se priključuje spolja na protobord.

Generator podesiti da na svom izlazu daje simetrične pravougaone impulse učestanosti $50kHz$ i amplitude $5V$.

Nacrtati talasne oblike napona na izlazu za $R = 5.6k\Omega$ i $C = 470pF$, $2.2nF$ i $22nF$.

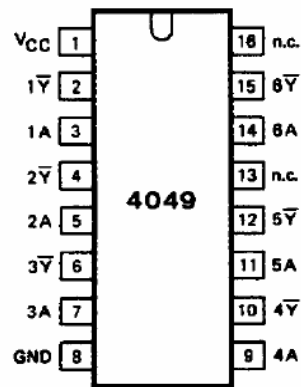


Slika 2.

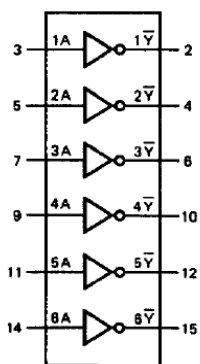
3. CMOS invertor

Integrirano kolo 4049

Izgled kućišta integriranog kola 4049 dat je na slici 3.a). Kolo sadrži 6 invertujućih linija, kako je prikazano na slici 3.b), od kojih se svaka sastoji od po tri CMOS invertora, kako je prikazano na slici 3.c). Integrirano kolo je predviđeno za rad sa naponom napajanja od +5V. Način vezivanja integriranog kola 4049 prikazan je u okviru tabele na slici 3.d).

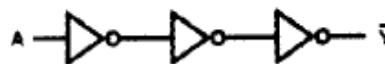


Slika 3.a)



Slika 3.b)

Da bi kolo ispravno radilo neophodno je da bude priključeno na napajanje, i to nožica broj 1 na pozitivan napon, a nožica broj 8 na masu. Krajnje je po komponentu opasna situacija



Slika 3.c)

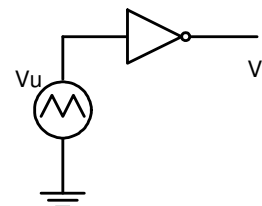
kada se na neki ulaz dovede signal a da integrirano kolo nije priključeno na napajanje. Iako su ulazi logičkih kola donekle zaštićeni, zaštita je nedovoljna u ovakvim situacijama i najčešće dolazi do uništenja logičkog kola.

PIN NO.	SYMBOL	NAME AND FUNCTION
1	V _{CC}	positive supply voltage
2, 4, 6, 10, 12, 15	1 \bar{Y} to 6 \bar{Y}	data outputs
3, 5, 7, 9, 11, 14	1A to 6A	data inputs
8	GND	ground (0 V)
13, 16	n.c.	not connected

Slika 3.d)

3.1. Statička karakteristika CMOS invertora

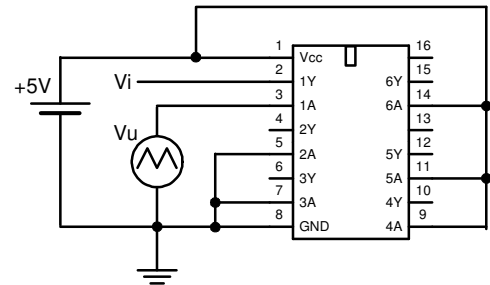
Na protobordu formirati kolo za invertovanje napona prema šemi sa slike 4. Izabrati bilo koji od 6 invertora koji su na raspolaganju u integriranom kolu. **Ulaze** neiskorišćenih invertora obavezno vezati na masu ili na napajanje. Generator signala se priključuje spolja na protobord. Pinove koji su u tabeli sa slike 3.d) označeni sa *not connected* ne treba uopšte povezivati.



Slika 4.

Na slici 5. dat je primer povezivanja sa slučajno izabranim invertorom.

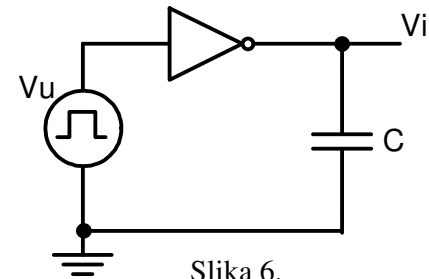
Generator podesiti da na svom izlazu daje simetrični trougaoni napon (vreme uspona jednako vremenu pada) učestanosti 50Hz, amplitude 5V. Na osciloskopu podesiti *Display, Format* na XY i tako snimiti prenosnu karakteristiku $V_i(V_U)$.



Slika 5.

3.2. Dinamička karakteristika CMOS invertora

Na protobordu formirati kolo za invertovanje napona prema šemi sa slike 6. Izabrati bilo koji od 6 invertora koji su na raspolaganju u integrisanom kolu. **Ulaze** neiskorišćenih invertora obavezno vezati na masu ili na napajanje. Generator signala se priključuje spolja na protobord.



Slika 6.

Generator podesiti da na svom izlazu daje simetrične pravougaone impulse učestanosti 100kHz i amplitude 5V.

Snimiti vremenske dijagrame napona na izlazu kola za $C = 470pF$, $2.2nF$ i $22nF$.