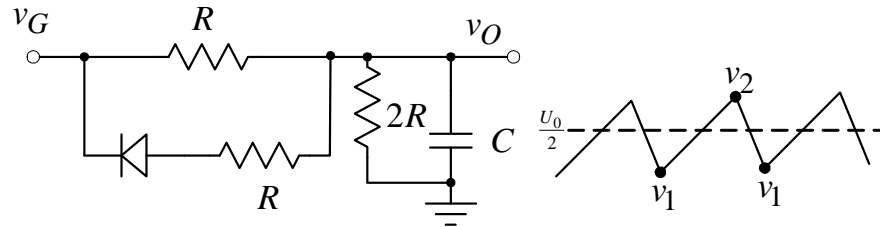


REŠENJA ZADATAKA

2.



$$T = 0.1 \cdot \tau = 0.1RC \Rightarrow RC = 10T$$

$$\tau_{punjenja} = 2/3RC = 20T/3; \quad \tau_{praznjenja} = 2/5RC = 4T;$$

$$1. \quad v_2 = \frac{2U_0}{3} + \left(v_1 - \frac{2U_0}{3}\right) \left(1 - \Delta t_1 / \tau_{pu}\right) = \frac{2U_0}{3} + \left(v_1 - \frac{2U_0}{3}\right) \left(1 - \frac{kT}{20T/3}\right) = \frac{2U_0}{3} + \left(v_1 - \frac{2U_0}{3}\right) \left(\frac{20-3k}{20}\right)$$

$$2. \quad v_1 = v_2 \left(1 - \Delta t_2 / \tau_{pr}\right) = v_2 \left(1 - \frac{(1-k)T}{4T}\right) = v_2 \frac{3+k}{4}$$

$$3. \quad \frac{v_1 + v_2}{2} = U_0 / 2 \Rightarrow v_1 + v_2 = U_0$$

Rešavanjem prethodne jednačine 2. i 3. dobija se

$$v_2 = U_0 \frac{4}{7+k} \quad v_1 = U_0 \frac{3+k}{7+k}$$

Kombinovanjem rešenja sa jednačinom 1. dobija se:

$$U_0 \frac{4}{7+k} = \frac{2U_0}{3} + \left(U_0 \frac{3+k}{7+k} - \frac{2U_0}{3}\right) \left(\frac{20-3k}{20}\right) \Rightarrow \frac{4}{7+k} = \frac{2}{3} + \left(\frac{3+k}{7+k} - \frac{2}{3}\right) \left(\frac{20-3k}{20}\right) \Rightarrow$$

$$\Rightarrow \frac{12}{3(7+k)} = \frac{14+2k}{3(7+k)} + \left(\frac{9+3k-14-2k}{3(7+k)}\right) \left(\frac{20-3k}{20}\right) \Rightarrow -2 = 2k + (k-5) \left(\frac{20-3k}{20}\right) \Rightarrow$$

$$k^2 - 25k + 20 = 0 \Rightarrow k \approx 0.83$$

$$v_2 = 0.511U_0 \quad v_1 = 0.489U_0$$

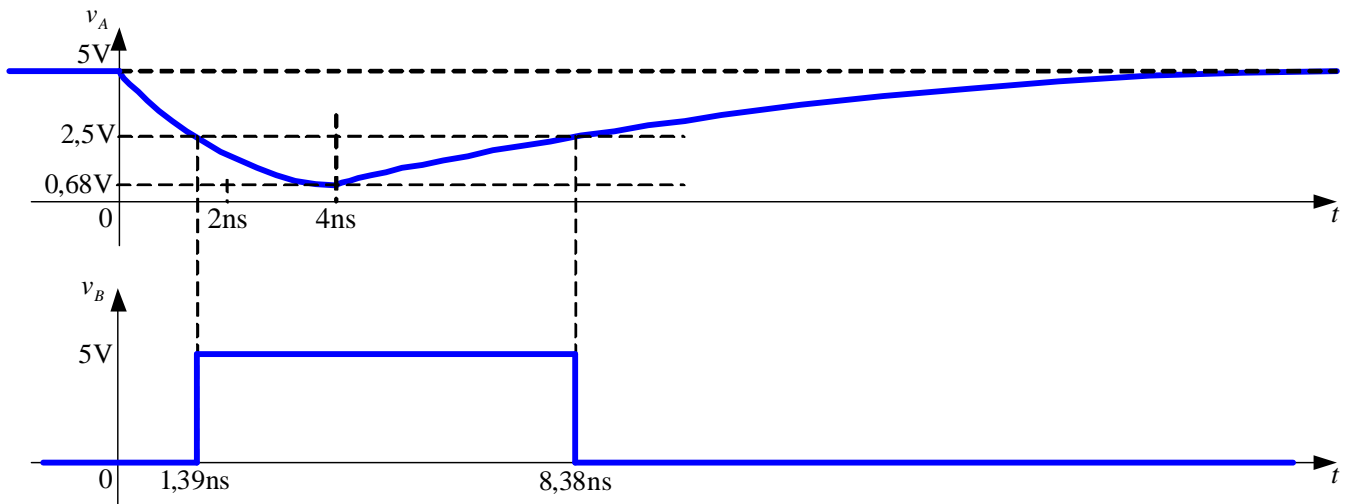
3. a)

$$v_A(t) = \begin{cases} 5V, & t < 0 \\ 5V \cdot e^{-5 \cdot 10^8 t}, & 0 \leq t \leq 4ns \\ 5V - 4,32V \cdot e^{-1,25 \cdot 10^8 (t-4ns)}, & t \geq 4ns \end{cases}$$

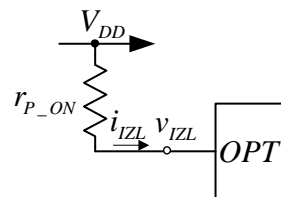
$$b) \quad v_A(t_1) = 2,5V \quad (za \quad 0 < t < 4ns) \Rightarrow t_1 = 1,39ns$$

$$v_A(t_2) = 2,5V \quad (za \quad t > 4ns) \Rightarrow t_2 = 8,38ns$$

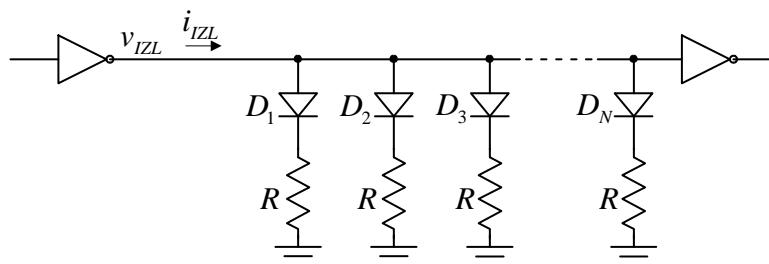
$$v_B(t) = \begin{cases} 0, & t < 1,39ns \\ 5V, & 1,39ns \leq t \leq 8,38ns \\ 0, & t > 8,38ns \end{cases}$$



4. a) Kada je na izlazu pobudnog CMOS invertora prisutna logička jedinica, maksimalna dozvoljena izlazna struja  $i_{IZL} = I_{OH}$  koja utiče u opterećenje  $OPT$  koje je povezano na izlaz pobudnog invertora se može izračunati iz uslova da je izlazni napon pao na minimalnu vrednost koja se i dalje tumači kao logička jedinica  $v_{IZL} = V_{IH}$  :



$$i_{IZL} = \frac{V_{DD} - v_{IZL}}{r_{P\_ON}} \Rightarrow I_{OH} = \frac{V_{DD} - V_{IH}}{r_{P\_ON}} = 8\text{mA}$$



Za analizu segmenata displeja sa zajedničkom anodom sa slike je bitan slučaj kada je na izlazu pobudnog invertora logička jedinica, jer su tada LED diode uključene i odgovarajuća struja protiče kroz njih. U najkritičnijem slučaju, pri kome se izlazni napon i dalje tumači kao logička jedinica od strane izlaznog invertora na slici je  $v_{IZL} = V_{IH}$  i  $i_{IZL} = I_{OH}$ .

$$I_{OH} = N \cdot \frac{V_{IH} - V_D}{R}$$

$$N = \frac{RI_{OH}}{V_{IH} - V_D} = 4,44$$

Dakle, maksimalni broj segmenata LED displeja koji može napajati pobudni inverter je  $N_{MAX} = 4$ .

$$b) N = \frac{RI_{OH}}{V_{IH} - V_D} \geq 10 \Rightarrow R \geq \frac{10(V_{IH} - V_D)}{I_{OH}} = 2,25k\Omega \Rightarrow R_{min} = 2,25k\Omega.$$

5. a)

A	B	C	M <sub>1</sub>	M <sub>2</sub>	M <sub>3</sub>	M <sub>4</sub>	M <sub>5</sub>	M <sub>6</sub>	F
0	0	0	ZAK	ZAK	ZAK	T.O.	T.O.	T.O.	1
0	0	1	ZAK	ZAK	T.O.	ZAK	T.O.	T.O.	1
0	1	0	T.O.	ZAK	ZAK	T.O.	T.O.	ZAK	0
0	1	1	T.O.	ZAK	T.O.	ZAK	T.O.	ZAK	0
1	0	0	ZAK	T.O.	ZAK	T.O.	ZAK	T.O.	1
1	0	1	ZAK	T.O.	T.O.	ZAK	ZAK	T.O.	0
1	1	0	T.O.	T.O.	ZAK	T.O.	ZAK	ZAK	0
1	1	1	T.O.	T.O.	T.O.	ZAK	ZAK	ZAK	0

$$F = \overline{B + A \cdot C}$$

$$b) Z = \overline{A \cdot B \cdot C \cdot (D + E)} = \overline{A + B \cdot C \cdot (D + E)}$$

