

- 1. a) [5]** Izvesti formulu  $\Delta t = 2.2\tau$  za vreme uspona izlaznog napona integratora.
- b) [5]** Nacrtati i objasniti princip rada bilateralnog prekidača.
- c) [10]** Nacrtati i objasniti konstrukciju i princip rada analognog multipleksera 2/1. Kolika je ušteda u broju tranzistora u odnosu na kombinacionu realizaciju multipleksera 2/1 upotrebom samo NI kola?
- 2. a) [20]** Koristeći minimalan potreban broj NMOS i PMOS tranzistora, izvršiti sintezu statičkog CMOS logičkog kola koje realizuje logičku funkciju  $Z = A + B \cdot C \cdot (D + E)$ .
- b) [10]** Poznato je da svaki od MOS tranzistora koji čine logičko kolo iz prethodne tačke u neprovodnom režimu ima beskonačnu otpornost između drejna i sorsa, da svaki od NMOS tranzistora u provodnom režimu ima otpornost od  $r_{dsN莫斯} = 20\Omega$  između drejna i sorsa, i da svaki od PMOS tranzistora u provodnom režimu ima otpornost od  $r_{dsPMOS} = 50\Omega$  između drejna i sorsa. Ako se na izlaz kola poveže kondenzator kapacitivnosti  $C = 5\text{pF}$ , izračunati vremensku konstantu punjenja kondenzatora  $\tau_{pu}$  u najsporijem slučaju, i vremensku konstantu pražnjenja kondenzatora  $\tau_{pr}$  u najsporijem slučaju.
- 3. a) [10]** Nacrtati neinvertujući komparator sa histerezisom i izračunati i nacrtati jednosmernu histerezisnu karakteristiku. Objasniti kako se može izvršiti pozicioniranje histerezisa.
- b) [10]** Nacrtati šemu retrigerabilnog monostabilnog multivibratora i potom objasniti i odgovarajućim vremenskim dijagramima ilustrovati njegov rad.
- 4. [30]** Na slici je prikazano kolo astabilnog multivibratora. Korišćeni invertori imaju idealnu prenosnu karakteristiku sa naponom praga  $V_T = 2,5\text{V}$ , beskonačnu ulaznu i nultu izlaznu otpornost i napajaju se sa  $V_{DD} = 5\text{V}$ . Kapacitivnost kondenzatora  $C_1$  je  $50\text{nF}$ , a otpornost otpornika  $R_1$  je  $10\text{k}\Omega$ . Izračunati i nacrtati vremenske oblike naponskih signala u tačkama A, B i C kada kolo radi u ustaljenom režimu. Zadatak rešavati pod pretpostavkom da na ulazu CMOS kola ne postoje zaštitne diode, ni prema napajanju, ni prema masi.
- 
- 5. [25]** Realizovati mrežu koja generiše funkciju:  $v_{IZ} = A + B$  za  $A < B$ , odnosno  $v_{IZ} = A - B$  za  $A \geq B$  gde je  $v_{IZ}$  - izlazni napon mreže izražen u voltima,  $A = a_2a_1a_0$  i  $B = b_2b_1b_0$  - neoznačeni binarni brojevi. Na raspolaganju su XOR i XNOR kola sa otvorenim drejnom, 3 bitni D/A konvertori, analogni multiplekseri 2/1, otpornici svih vrednosti, idealni operacioni pojačavači i naponska referenca od 1V. D/A konvertor crtati kao blok sa odgovarajućim priključcima, a naponsku referencu kao idealni naponski generator.

6. Za D/A konvertor sa slike je poznato  $R_s = 10\text{k}\Omega$ ,  $R_f = 5\text{k}\Omega$ ,  $V_{R1} = 10\text{V}$  i  $V_{R2} = -10\text{V}$ . Poznato je i da je za ulazni podatak  $Q_3Q_2Q_1Q_0 = 0000$  izlazni napon  $V_I = 0$ , a za ulazni podatak  $Q_3Q_2Q_1Q_0 = 1111$  izlazni napon je  $V_I = 7,5\text{V}$ .

a) [5] Definisati način funkcionisanja prekidača (tj. koji logički nivo  $Q_i$  treba da otvara, a koji logički nivo  $Q_i$  da zatvara prekidače i zašto).

b) [10] Izračunati otpornosti  $R_D$ ,  $R_0$ ,  $R_1$ ,  $R_2$  i  $R_3$ .

c) [10] Odrediti otpornost otpornika  $R_{bo}$  kog je potrebno povezati između  $V_{R1}$  i invertujućeg ulaza idealnog operacionog pojačavača, tako da se dobije bipolarni D/A konvertor sa binarnim offsetom kod koga je za ulazni podatak  $Q_3Q_2Q_1Q_0 = 1000$  izlazni napon  $V_I = 0$ . Kolike su maksimalna i minimalna vrednost izlaznog napona tog bipolarnog D/A konvertora?

