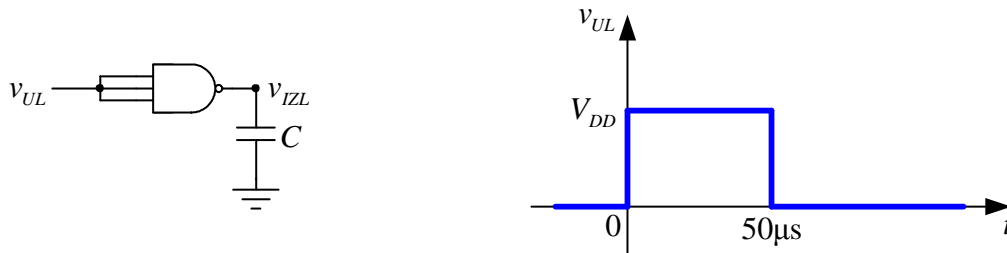


1. a) [5] Izvesti formulu  $\Delta t = 2.2\tau$  za vreme uspona izlaznog napona integratora.
- b) [5] Nacrtati i objasniti princip rada bilateralnog prekidača.
- c) [10] Nacrtati i objasniti konstrukciju i princip rada analognog multipleksera 2/1. Kolika je ušteda u broju tranzistora u odnosu na kombinacionu realizaciju multipleksera 2/1 upotrebom samo NI kola?

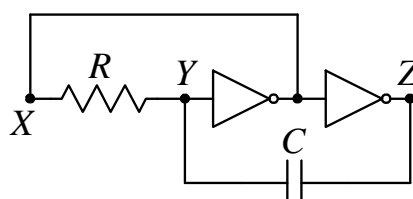
2. [30] Ulazi nebaferisanog trouzalnog CMOS NI kola su kratko spojeni, a izlaz je opterećen kondenzatorom kapacitivnosti  $C = 20\text{pF}$  (kao na slici). Na ulaz  $v_{UL}$  se dovodi impuls trajanja  $50\mu\text{s}$  prikazan na slici. Svaki od MOS tranzistora koji čine logičko kolo u neprovodnom režimu ima beskonačnu otpornost između drejna i sorsa. Svaki od NMOS tranzistora koji čine logičko kolo u provodnom režimu ima otpornost od  $r_{dsNMOS} = 20\Omega$  između drejna i sorsa, dok svaki od PMOS tranzistora koji čine logičko kolo u provodnom režimu ima otpornost od  $r_{dsPMOS} = 180\Omega$  između drejna i sorsa. Logičko kolo se napaja sa  $V_{DD} = 5\text{V}$ . Izračunati i nacrtati vremenski oblik napona  $v_{IZL}$ .



3. a) [5] Nacrtati astabilni generator linearne vremenske baze realizovan pomoću Milerovog integratora i Šmitovog kola.
- b) [10] Ako su vrednosti pragova Šmitovog komparatora  $+1\text{V}$  i  $-1\text{V}$ , a vrednost kondenzatora u integratoru  $10\text{nF}$ , kolika treba da bude vrednost otpornika da bi učestanost oscilovanja bila  $1\text{kHz}$ ?
- c) [10] Izračunati i nacrtati vremenske dijagrame napona na izlazu komparatora i integratora.

4. [25] Na slici je prikazano kolo astabilnog multivibratora. Korišćeni CMOS invertori se napajaju sa  $V_{DD} = 5\text{V}$ , imaju idealnu prenosnu karakteristiku sa naponom praga  $V_{DD}/2$ , imaju beskonačnu ulaznu i nultu izlaznu otpornost. Kapacitivnost kondenzatora je  $C = 50\text{nF}$ , a otpornost otpornika je  $R = 10\text{k}\Omega$ . Izračunati i nacrtati vremenske oblike naponskih signala u tačkama X, Y i Z i izračunati frekvenciju oscilovanja kada kolo radi u ustaljenom režimu ako:

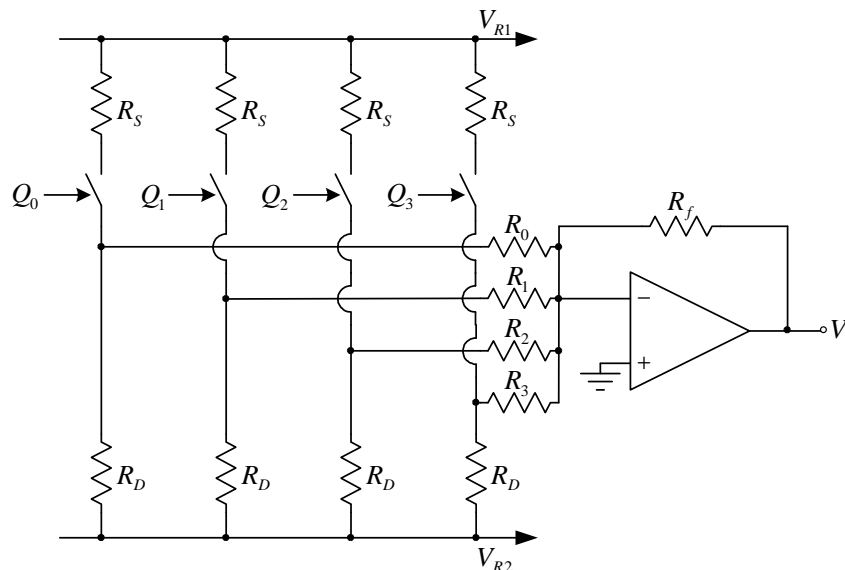
- a) na ulazima invertora **ne postoje** zaštitne diode;
- b) na ulazima invertora **postoje** idealne zaštitne diode.



5. [25] Realizovati mrežu koja generiše funkciju:  $v_{IZ} = A + B$  za  $A < B$ , odnosno  $v_{IZ} = A - B$  za  $A \geq B$  gde je  $v_{IZ}$  - izlazni napon mreže izražen u voltima,  $A = a_2a_1a_0$  i  $B = b_2b_1b_0$  - neoznačeni binarni brojevi. Na raspolaganju su XOR i XNOR kola sa otvorenim drejnom, 3 bitni D/A konvertori, analogni multiplekseri 2/1, otpornici svih vrednosti, idealni operacioni pojačavači i naponska referenca od 1V. D/A konvertor crtati kao blok sa odgovarajućim priključcima, a naponsku referencu kao idealni naponski generator.

6. Za D/A konvertor sa slike je poznato  $R_S = 10k\Omega$ ,  $R_f = 5k\Omega$ ,  $V_{R1} = 10V$  i  $V_{R2} = -10V$ . Poznato je i da je za ulazni podatak  $Q_3Q_2Q_1Q_0 = 0000$  izlazni napon  $V_I = 0$ , a za ulazni podatak  $Q_3Q_2Q_1Q_0 = 1111$  izlazni napon je  $V_I = 7,5V$ .

- a) [5] Definirati način funkcionisanja prekidača (tj. koji logički nivo  $Q_i$  treba da otvara, a koji logički nivo  $Q_i$  da zatvara prekidače i zašto).
- b) [10] Izračunati otpornosti  $R_D$ ,  $R_0$ ,  $R_1$ ,  $R_2$  i  $R_3$ .
- c) [10] Odrediti otpornost otpornika  $R_{bo}$  kog je potrebno povezati između  $V_{R1}$  i invertujućeg ulaza idealnog operacionog pojačavača, tako da se dobije bipolarni D/A konvertor sa binarnim ofsetom kod koga je za ulazni podatak  $Q_3Q_2Q_1Q_0 = 1000$  izlazni napon  $V_I = 0$ . Kolike su maksimalna i minimalna vrednost izlaznog napona tog bipolarnog D/A konvertora?



Studenti koji polažu integralni ispit rade zadatke 1, 2, 3, 4, 5 i 6 u trajanju od 3 sata.

Studenti koji polažu treći kolokvijum rade zadatke 5 i 6 u trajanju od 3 sata.

Studenti koji polažu prvi i treći kolokvijum rade zadatke 1, 2, 5 i 6 u trajanju od 3 sata.

Studenti koji polažu drugi i treći kolokvijum rade zadatke 3, 4, 5 i 6 u trajanju od 3 sata.

**NA KORICI VEŽBANKE OBAVEZNO NAZNACITI KOJA VARIJANTA POLAGANJA JE IZABRANA.**