

1. KOLOKVIJUM

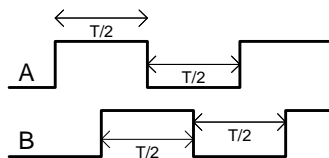
1. [20] Za nebaferisano CMOS NILI kolo važi:

- za ulaznu kombinaciju $AB = 00$: $V_{OH} (I_{OH} = 25\text{mA}) = 3.5\text{V}$;
- za ulaznu kombinaciju $AB = 11$: $V_{IL} (|I_{OL}| = 75\text{mA}) = 1.5\text{V}$.

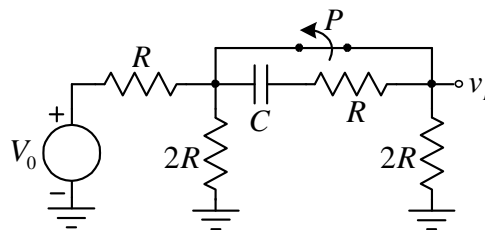
Za neopterećeno kolo važi $V_{OH} = V_{DD}$, $V_{OL} = 0$. $V_{DD} = 5\text{V}$.

Ako se na ulaz kola dovode signali kao što su prikazani na slici, izračunati i nacrtati vremenski oblik signala na izlazu kola u ustaljenom stanju. Na izlaz kola vezan je kondenzator

$$C = 100\text{pF} \cdot \frac{T}{2} = 10\text{ns}, V_{DD} = 5\text{V} .$$



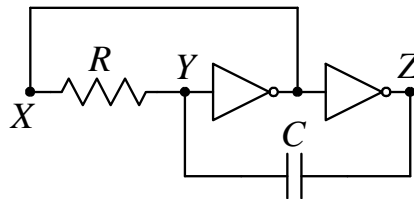
2. [30] U kolu sa slike naponski generator generiše konstantan napon $V_0 = 3\text{V}$. Za $t < 0$ kolo se nalazi u stacionarnom stanju i prekidač P je zatvoren. Odrediti i nacrtati vremenski oblik napona $v_i(t)$, ako se u trenutku $t = 0$ prekidač P otvori. Poznato je $R = 10\text{k}\Omega$ i $C = 10\text{nF}$.



2. KOLOKVIJUM

1. a) [5] Ako je n minimalan broj invertora potreban za realizaciju ring oscilatora, nacrtati ring oscilator sa $n+2$ invertora.
- b) [5] Ako je kašnjenje kroz inverter $t_{pd} = 2\text{ns}$ odrediti frekvenciju oscilovanja f_{osc} .
- c) [5] Koji je opšti uslov za broj invertora u nizu da bi ring oscilator radio i kako zavisi učestanost oscilovanja od tog broja?
- d) [5] Modifikovati šemu iz tačke a) tako da se logičkim kontrolnim signalom $EN=1$ dozvoljava oscilovanje, dok se sa $EN=0$ oscilovanje ne dozvoljava.

2. [30] Na slici je prikazano kolo astabilnog multivibratora. Korišćeni CMOS invertori se napajaju sa $V_{DD} = 5\text{V}$, imaju idealnu prenosnu karakteristiku sa naponom praga $V_{DD}/2$, imaju beskonačnu ulaznu i nultu izlaznu otpornost. Kapacitivnost kondenzatora je $C = 50\text{nF}$, a otpornost otpornika je $R = 10\text{k}\Omega$. Izračunati i nacrtati vremenske oblike naponskih signala u tačkama X, Y i Z i izračunati frekvenciju oscilovanja kada kolo radi u ustaljenom režimu ako:
- a) na ulazima invertora **ne postoje** zaštitne diode;
- b) na ulazima invertora **postoje** idealne zaštitne diode.



3. KOLOKVIJUM

1. a) [7.5] Nacrtati blok šemu, i objasniti princip funkcionisanja A/D konvertora sa sukcesivnim aproksimacijama.
- b) [7.5] Nacrtati 3-bitni registar sukcesivnih aproksimacija sa pripadajućom logikom i objasniti kako radi.
- c) [5] Koliko je trajanje konverzije?

2. Za D/A konvertor sa slike je poznato $R_D = 1k\Omega$, $R_f = 1k\Omega$, $R_0 = 31k\Omega$, $R_1 = 15k\Omega$, $R_2 = 7k\Omega$, $R_3 = 3k\Omega$, $R_4 = 2.133k\Omega$ i $V_{DD} = 12V$. Poznato je da logički nivo $Q_i = 1$ zatvara odgovarajući prekidač, a da logički nivo $Q_i = 0$ otvara odgovarajući prekidač. Prekidači se mogu smatrati idealnim (tj. kada je zatvoren, prekidač se ponaša kao kratak spoj, a kada je otvoren, prekidač se ponaša kao otvorena veza).

- a) [22] Izvesti izraz za analogni izlazni napon D/A konvertora u zavisnosti od vrednosti binarnih promenljivih Q_3, Q_2, Q_1, Q_0 .
- b) [4] Za koju kombinaciju binarnih promenljivih Q_3, Q_2, Q_1, Q_0 je analogni izlazni napon D/A konvertora minimalan i koliko iznosi njegova vrednost u tom slučaju?
- c) [4] Za koju kombinaciju binarnih promenljivih Q_3, Q_2, Q_1, Q_0 je analogni izlazni napon D/A konvertora maksimalan i koliko iznosi njegova vrednost u tom slučaju?

