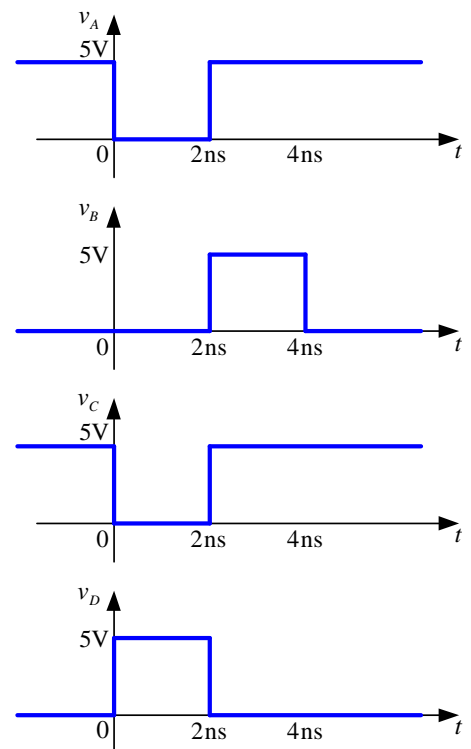


1. KOLOKVIJUM

1. a) [5] Nacrtati trouglazno, nebaferisano, standardno CMOS NI kolo. Objasniti kako se realizuju zaštite ulaza i izlaza od prenapona?
- b) [5] Nacrtati šemu trostatičkog CMOS bafera u **integriranoj** tehnologiji i objasniti princip funkcionisanja.
- c) [10] Ako je za jedan logički invertor $I_{OH} = 5\text{mA}$ a $V_{IH} = 4\text{V}$, pri $V_{DD} = 5\text{V}$, odrediti broj invertora koje treba povezati u paralelu da bi se upalila led dioda a da se pritom margina šuma logičke jedinice ne smanji za više od 50%. Led dioda se pali strujom od 10mA a pad napona na njoj je 1.4V .

2. a) [10] Koristeći minimalan potreban broj NMOS i PMOS tranzistora, izvršiti sintezu statičkog CMOS logičkog kola koje realizuje logičku funkciju $Z = \overline{(A+B)} \cdot (C+D)$.

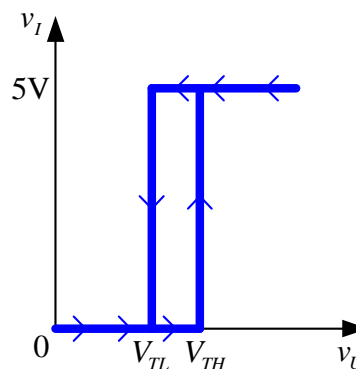
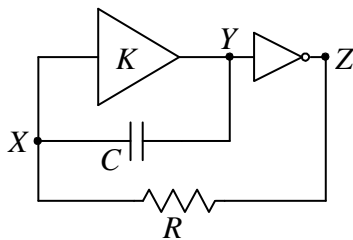
b) [20] Na ulaze CMOS kola iz prethodne tačke se dovode naponi čiji su vremenski dijagrami prikazani na slici. Svaki od NMOS tranzistora koji čine pomenuto CMOS kolo u provodnom režimu ima otpornost kanala $r_{dsNMOS} = 50\Omega$, dok svaki od PMOS tranzistora u provodnom režimu ima otpornost kanala $r_{dsPMOS} = 100\Omega$. Logičko kolo se napaja sa $V_{DD} = 5\text{V}$. Izlaz kola je povezan na magistralu podataka čija je ekvivalentna kapacitivnost prema masi $C_M = 5\text{pF}$. Izračunati i nacrtati vremenski oblik napona na izlazu kola.



2. KOLOKVIJUM

1. a) [5] Nacrtati astabilni multivibrator sa jednim Šmitovim kolom 74HC14. $V_{DD}=5V$.
- b) [10] Nacrtati karakteristične vremenske dijagrame i odrediti učestanost oscilovanja u funkciji vremenske konstante kola.
- c) [10] Ako se za modifikaciju odnosa trajanja impulsa i pauze koristi idealna dioda i ostale potrebne komponente, objasniti kako se može realizovati odnos impuls/pauza 1:2, a kako 3:1.

2. [25] Na slici je prikazano kolo astabilnog multivibratora. Korišćeni CMOS inverter se napaja sa $V_{DD} = 5V$, ima idealnu prenosnu karakteristiku sa naponom praga $V_{DD}/2$, kao i beskonačnu ulaznu i nultu izlaznu otpornost. Šmitov komparator K ima prenosnu karakteristiku prikazanu na slici sa naponima praga $V_{TL} = 2V$ i $V_{TH} = 3V$, kao i beskonačnu ulaznu i nultu izlaznu otpornost. Kapacitivnost kondenzatora je $C = 5nF$, a otpornost otpornika je $R = 20k\Omega$. Ako kolo radi u ustaljenom režimu, izračunati i nacrtati vremenske oblike naponskih signala u tačkama X, Y i Z i izračunati frekvenciju oscilovanja kola.



3. KOLOKVIJUM

1. a) [15] Nacrtati šemu **pratećeg** A/D konvertora, objasniti kako funkcioniše i kako se rekonstruiše (određuje) konvertovani napon.

b) [10] Ako je vrednost ulaznog napona koji se konvertuje 0V za $t < 0$, a zatim se u $t = 0$ trenutno promeni na 40mV, u intervalu $[-1\mu s, 10\mu s]$ nacrtati vremenski dijagram izlaznog napona D/A konvertora koji je sastavni deo A/D konvertora iz tačke a). Poznato je da je vrednost jednog naponskog kvanta D/A konvertora $V_{LSB}=10mV$, a učestanost takta celog sistema je $F_{CLK}=1MHz$.

2. Za unipolarni D/A konvertor sa lestvičastom R-2R otpornom mrežom sa slike je poznato $R = 1k\Omega$ i $|V_{REF}| = 10V$. Poznato je i da je za ulazni podatak $Q_3Q_2Q_1Q_0 = 0000$ izlazni napon $v_{IZ} = 0$, a za ulazni podatak $Q_3Q_2Q_1Q_0 = 1111$ izlazni napon je $v_{IZ} = 7,5V$. Prekidači povezuju donji kraj odgovarajućih otpornika $2R$ na napon V_{REF} kada je vrednost odgovarajućeg bita Q_i koji kontroliše odgovarajući prekidač na nivou logičke jedinice, odnosno na masu kada je vrednost odgovarajućeg bita $Q_i = 0$. Otpornosti prekidača su zanemarljive.

a) [20] U opštim brojevima odrediti zavisnost izlaznog napona v_{IZ} od binarnog broja sa ulaza $Q_3Q_2Q_1Q_0$, referentnog napona V_{REF} i otpornosti otpornika R i R_f .

b) [5] Izračunati otpornost otpornika R_f i polaritet referentnog napona V_{REF} (obrazložiti odgovor).

