

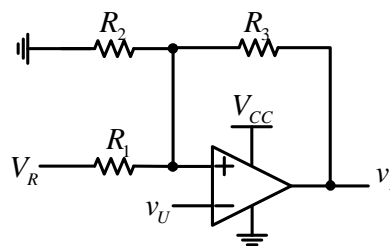
NAPOMENA:

Popuniti podatke na koricama vežbanke. Svaki zadatak početi na novoj stranici. Zadaci moraju biti čitko i uredno napisani. Zaokruživanjem rednog broja zadatka u tabeli na omotu vežbanke označiti koji su zadaci radeni.

1. a) [5] Objasniti konstrukciju I kola sa otvorenim drejnom. Šta je to “wired or” logika?
- b) [5] Objasniti realizaciju binarnog komparatora pomoću kola sa otvorenim drejnom.
- c) [5] Nacrtati konstrukciju i funkcionisanje jednog bita višebitnog bidirekcionog bafera.

2. a) [15] Nacrtati karakteristiku prenosa za kolo sa slike i izračunati vrednosti pragova okidanja, kao i širinu i centar histerezisa.
- b) [10] Dodavanjem kondenzatora od 10nF i otpornika od 10kΩ realizovati astabilni multivibrator i odrediti učestanost oscilovanja.
- c) [10] Za tačku b) nacrtati jedan ispod drugog vremenske dijagrame napona na kondenzatoru i izlazu komparatora u trajanju od 2 periode oscilovanja.

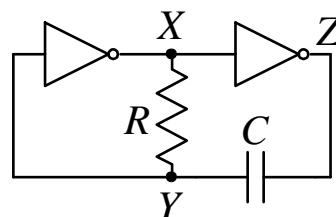
Poznato je $R_1 = R_2 = 10k\Omega$, $R_3 = 100k\Omega$, $V_R = 5V$, $V_{CC} = 5V$.



3. Realizovati prekidačku funkciju $Y = BA + CB$ korišćenjem:

- a) [12] minimalnog potrebnog broja I i ILI logičkih kola realizovanih pomoću serijske logike;
- b) [13] multiplexera 4/1 realizovanog pomoću serijske logike.

4. [25] Na slici je prikazano kolo astabilnog multivibratora. Za upotrebljena CMOS kola je poznato $V_{DD} = 5V$, $C = 5nF$, $R = 10k\Omega$. Invertori su bez zaštitnih dioda i mogu se smatrati idealnim sa naponom odlučivanja $V_{DD}/2$. Izračunati frekvenciju oscilovanja i nacrtati vremenske oblike naponskih signala u tačkama X, Y i Z u ustaljenom režimu rada.



Kolokvijum traje 2.5 sata.