

1. KOLOKVIJUM

1. a) [15] Ako je za jedan logički inverter $I_{OH}=5\text{mA}$, a $V_{IH}=3,5\text{V}$, pri $V_{DD}=5\text{V}$, odrediti maksimalnu vrednost otpornika koji je potrebno staviti na red sa LED diodom da bi inverter mogao da je upali. LED dioda se pali strujom od 2mA , a pad napona na njoj je $1,4\text{V}$.
- b) [10] Ako su dati parametri logičkog kola $V_{IH}=3,5\text{V}$, $V_{IL}=1,5\text{V}$, $I_{OH}=I_{OL}=3\text{mA}$, pri $V_{DD}=5\text{V}$, za koliko se promene margine šuma logičke jedinice i logičke nule ako se izlaz invertora preko otpornika vrednosti $R=2\text{k}\Omega$ poveže prema masi?

2. [25] Svaki od CMOS invertora prikazanih na slici ima idealnu prenosnu karakteristiku sa naponom praga $V_{DD}/2$ i napaja se sa $V_{DD}=5\text{V}$. Ekvivalentne ulazne kapacitivnosti drugog i trećeg invertora (gledano sleva) su $C_{UL}=10\text{pF}$. Na ulaz krajnjeg levog invertora je doveden napon v_{UL} , dok je izlaz krajnjeg desnog invertora povezan na magistralu podataka čija je ekvivalentna kapacitivnost prema masi $C_M=40\text{pF}$. Svaki od NMOS tranzistora koji čine invertore u provodnom režimu ima otpornost kanala $r_{dsNMOS}=50\Omega$, dok svaki od PMOS tranzistora koji čine invertore u provodnom režimu ima otpornost kanala $r_{dsPMOS}=100\Omega$. Ako se ulazni napon v_{UL} promeni sa logičke nule na logičku jedinicu u trenutku $t=0$, kao što je to prikazano na slici, izračunati i nacrtati vremenske oblike napona u tačkama X, Y i Z. Izračunati kašnjenje signala u tački Z u odnosu na ulazni signal.

