

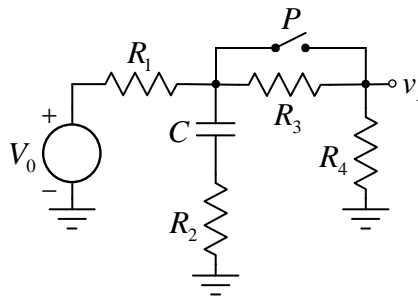
1. KOLOKVIJUM

1. a) [5] Nacrtati trouglazno, nebaferisano, standardno CMOS NI kolo. Objasniti kako se realizuju zaštite ulaza i izlaza od prenapona?

b) [5] Nacrtati šemu trostatičkog CMOS bafera u **integriranoj** tehnologiji i objasniti princip funkcionisanja.

c) [10] Ako je za jedan logički invertor $I_{OH} = 5\text{mA}$ a $V_{IH} = 4\text{V}$, pri $V_{DD} = 5\text{V}$, odrediti broj invertora koje treba povezati u paralelu da bi se upalila led dioda a da se pritom margina šuma logičke jedinice ne smanji za više od 50%. Led dioda se pali strujom od 10mA a pad napona na njoj je 1.4V.

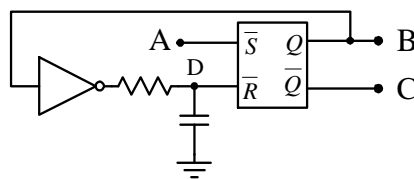
2. [30] U kolu sa slike naponski generator generiše konstantan napon $V_0 = 5\text{V}$. Za $t < 0$ kolo se nalazi u stacionarnom stanju i prekidač P je otvoren. Odrediti i nacrtati vremenski oblik napona $v_I(t)$, ako se u trenutku $t = 0$ prekidač P zatvori. Poznato je $R_1 = R_2 = 4.7\text{k}\Omega$, $R_3 = R_4 = 800\Omega$ i $C = 22\text{nF}$.



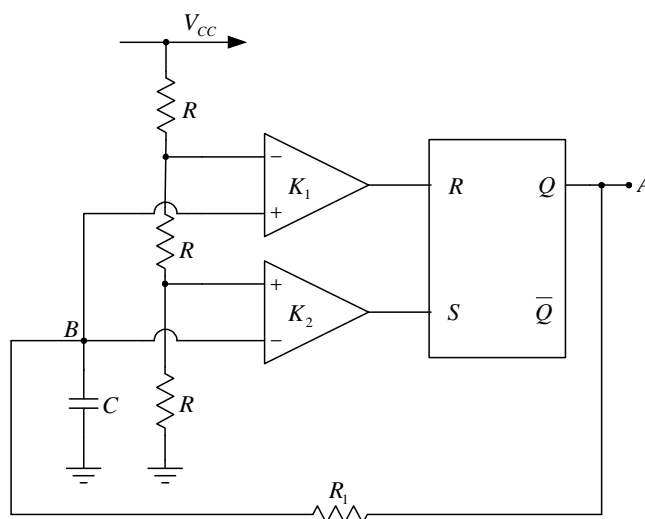
2. KOLOKVIJUM

1. Na slici je prikazano monostabilno kolo napravljeno od logičkih CMOS kola sa zaštitnim diodama. Ako je napajanje $V_{DD} = 5V$, a po ostalim karakteristikama logička kola se mogu smatrati idealnim:

- [10] Odrediti napone na izlazima logičkih kola i na kondenzatoru u stabilnom stanju. Poznato je: $R = 10\text{ k}\Omega$, $C_P = 1\mu\text{F}$.
- [10] Nacrtati vremenske dijagrame napona u tačkama A, B, C i D i odrediti trajanje kvazistabilnog stanja.



2. [30] U kolu sa slike diferencijalni komparatori i logička kola CMOS tipa koja sačinjavaju SR leč se napajaju sa $V_{CC} = 3V$. Ulazna otpornost komparatora teži beskonačnosti. Poznate su otpornosti otpornika: $R = 5\text{ k}\Omega$ i $R_1 = 2\text{ k}\Omega$, kao i kapacitivnost kondenzatora $C = 50\text{ nF}$. Odrediti i nacrtati vremenske dijagrame napona u tačkama A, B i na izlazima komparatora K_1 i K_2 kada se kolo nalazi u ustaljenom režimu (dovoljno dugo nakon uključenja napajanja). Kojom frekvencijom kolo osciluje?



Kolokvijum traje 60 minuta

3. KOLOKVIJUM

1. a) [15] Nacrtati principsku šemu A/D konvertora sa sukcesivnim aproksimacijama i objasniti način na koji funkcioniše.

b) [10] Ilustrovati rad četvorobitnog A/D konvertora sa sukcesivnim aproksimacijama pomoću vremenskog dijagrama izlaznog napona D/A konvertora koji se nalazi u sastavu pomenutog A/D konvertora. Na istom dijagramu naznačiti i vrednosti izlaznog digitalnog podatka A/D konvertora za svaku od perioda takta konverzije ako je vrednost ulaznog napona A/D konvertora:

$$\frac{3}{8}V_{PS} < V_{UL} < \frac{7}{16}V_{PS} \text{ (gde je } V_{PS} \text{ napon pune skale D/A konvertora).}$$

2. [25] Diodno-otpornom mrežom obezbeđeno je da NMOS tranzistori u kolu D/A konvertora sa slike rade kao prekidači kada su ulazni digitalni signali standardni CMOS signali (0–5V).

Odrediti vrednosti otpornika R_D , R_0 , R_1 , R_2 i R_3 ako se zahteva da maksimalna apsolutna vrednost izlaznog napona bude $|V_{max}| = 7V$. Poznato je: $V_{R1} = 10V$, $V_{R2} = -1V$, $R_S = 900\Omega$, otpornost NMOS tranzistora kada provode $r_{ON} = 100\Omega$, $R_f = 4k\Omega$. Sve ostale karakteristike svih komponenti su idealne.

