

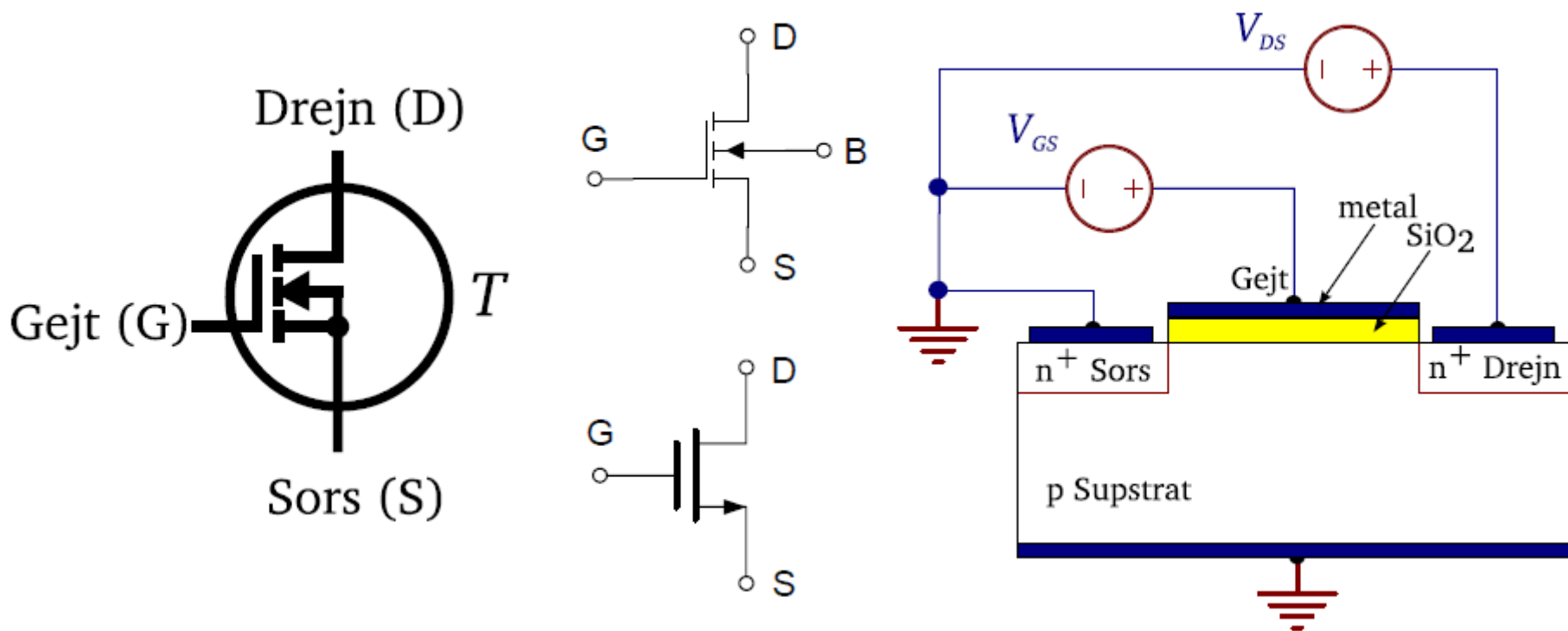
Osnove elektronike

III semestar

MOSFET
METAL OXIDE SEMICONDUCTOR
FIELD EFFECT TRANSISTOR

NMOS tranzistor

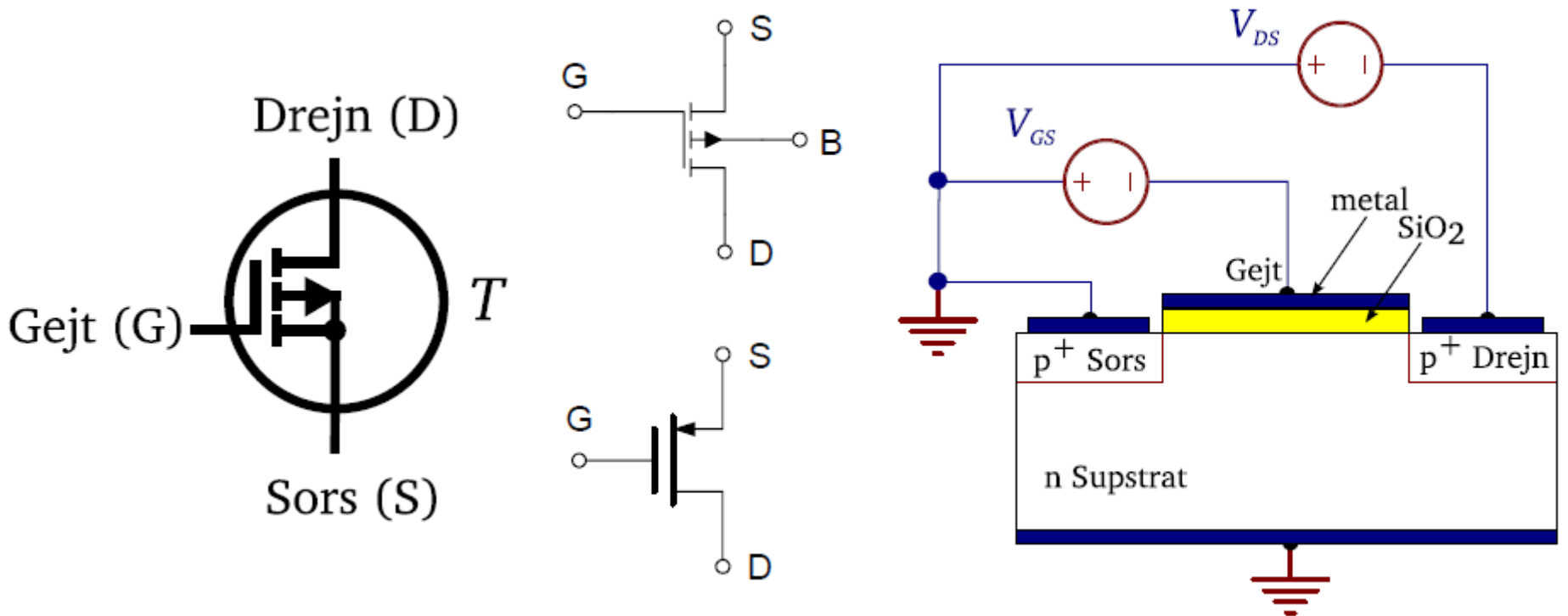
NMOS tranzistor se sastoji od dva simetrična pn spoja: supstrat-sors i supstrat-drejn između kojih se nalazi sloj silicijum dioksida kao električnog izolatora na kome se nalazi sloj metala (gejt), ispod koga se formira N-kanal u kome se kreću elektroni.



Elektrode su: drejn, gejt, sors i supstrat (drain, gate, source, bulk).

PMOS tranzistor

PMOS tranzistor se sastoji od dva simetrična pn spoja: sors-supstrat i drejn-supstrat između kojih se nalazi sloj silicijum dioksida kao električnog izolatora na kome se nalazi sloj metala (gejt), ispod koga se formira P-kanal u kome se kreću šupljine.



Elektrode su: drejn, gejt, sors i supstrat (drain, gate, source, bulk).

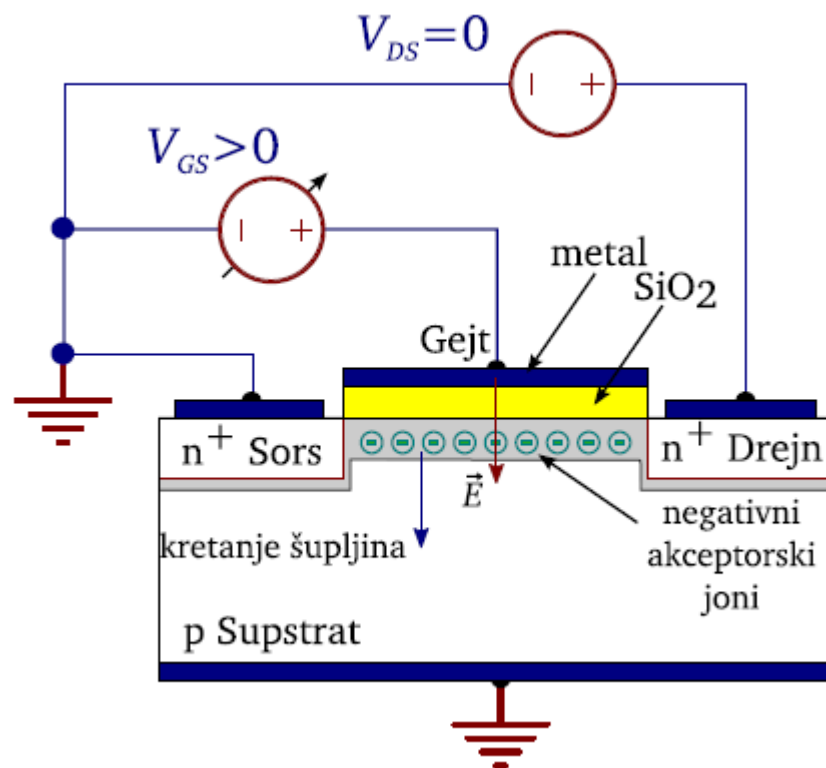
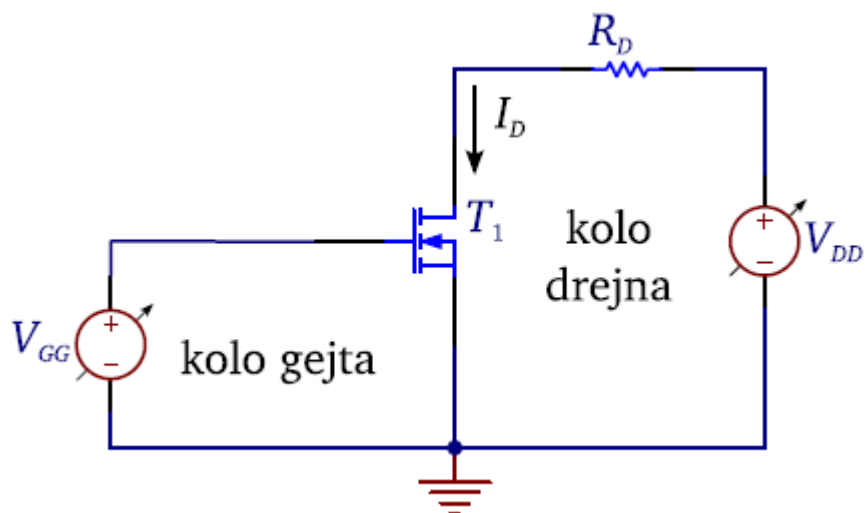
NMOS – Osiromašena oblast

Sledeća polarizacija NMOS tranzistora odbija šupljine prema dubini supstrata, dok za njima ostaju negativni akceptorski joni, formirajući osiromašenu oblast (*depletion layer*):

$$V_{GS} > 0$$

$$V_{DS} = 0$$

$$I_{DS} = 0$$



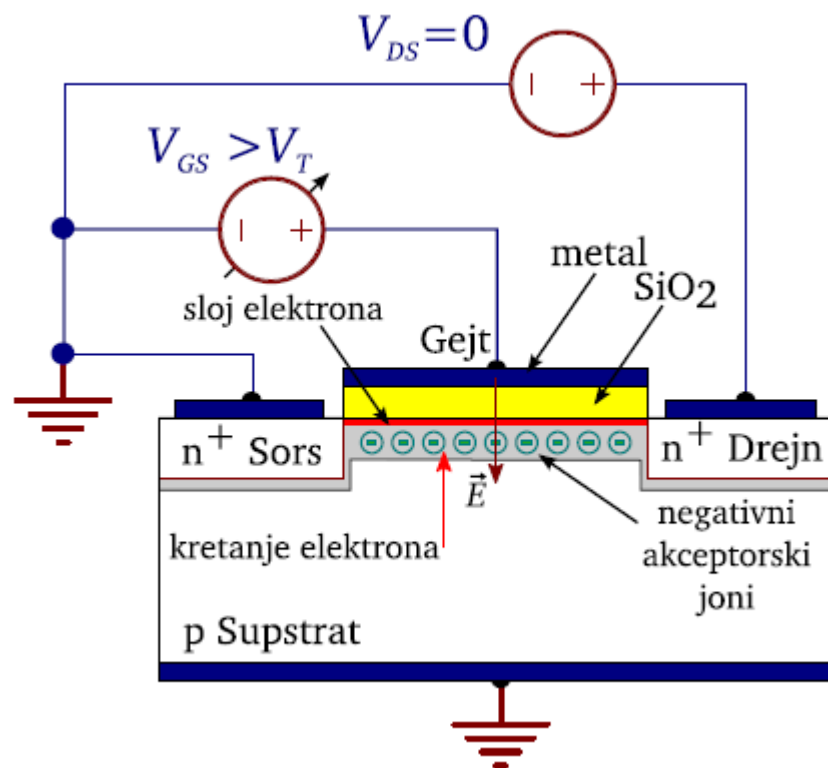
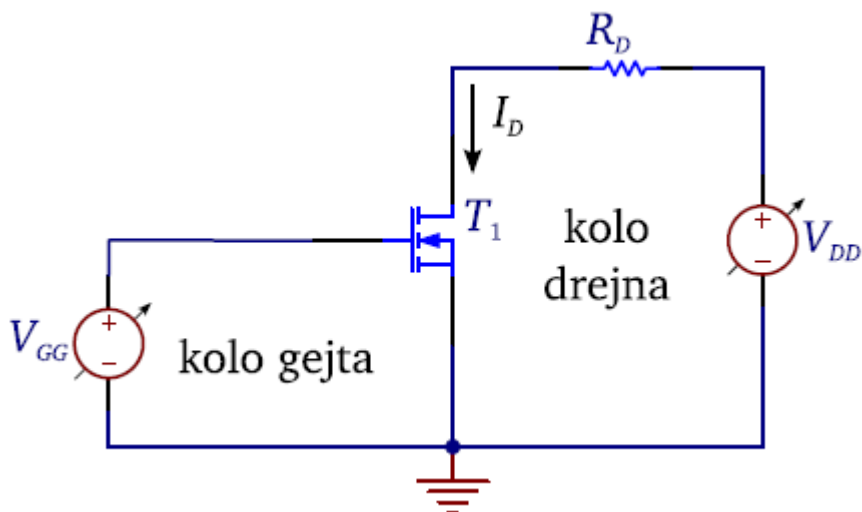
NMOS – Invertovana oblast

Sa daljim povećanjem napona na gejtu se privlače elektroni iz dubine supstrata, tako da se oni grupišu neposredno ispod silicijum dioksida, čime se formira sloj elektrona koji se naziva invertovani sloj (*inversion layer*), jer deluje kao da se supstrat neposredno ispod gejta invertovao iz p- u n-tip poluprovodnika.

$$V_{GS} > V_T > 0 \quad (\text{napon praga})$$

$$V_{DS} = 0 \quad (\text{N-kanal})$$

$$I_{DS} = 0$$



NMOS – Linearna oblast

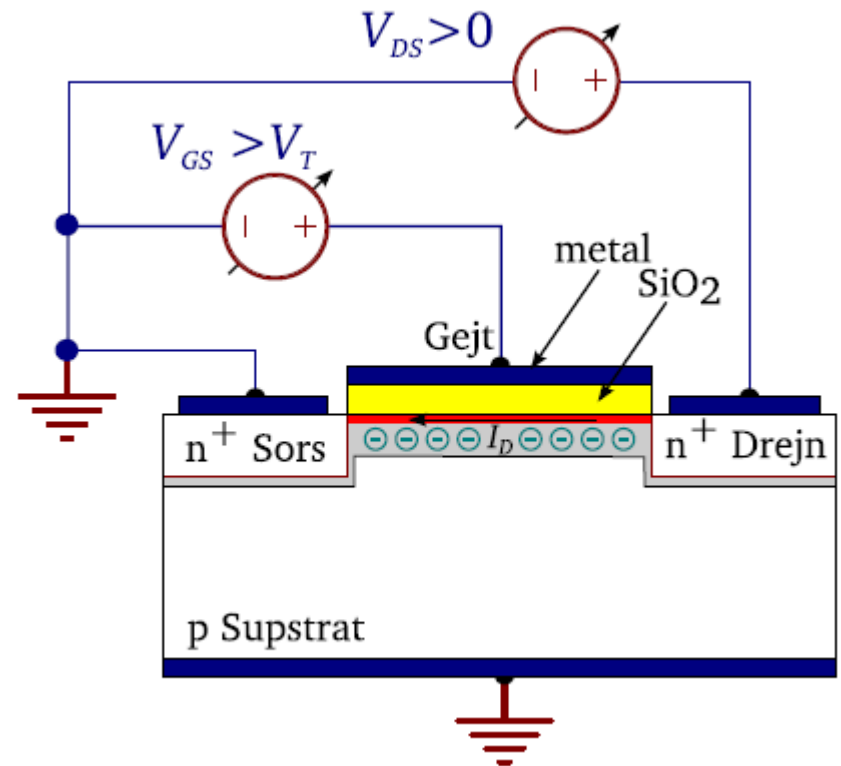
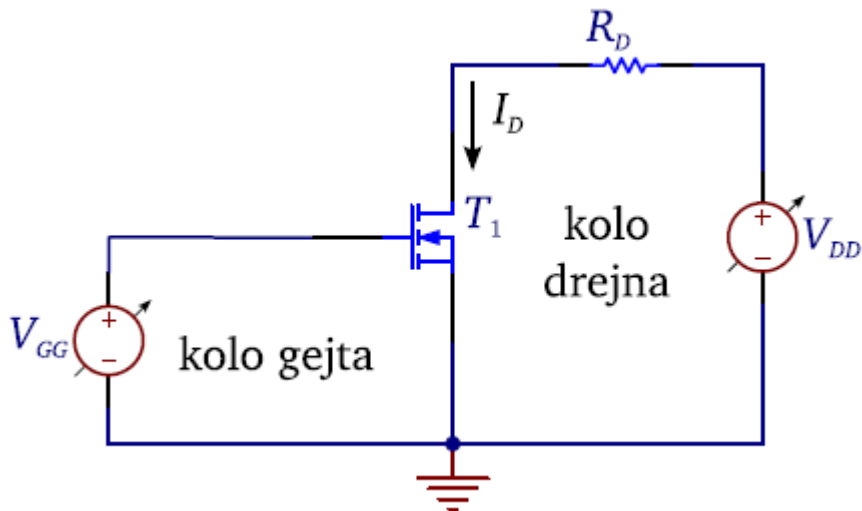
Sa daljim povećanjem napona na drejnu započinje provođenje struje elektrona unutar N-kanala NMOS tranzistora.

Maloj promeni napona na drejnu odgovara mala promena struje drejna, tako da NMOS tranzistor radi kao linearna otpornost zavisna od napona na gejtu.

$$V_{GS} > V_T > 0 \quad (\text{napon praga})$$

$$V_{DS} > 0 \quad (\text{N-kanal})$$

$$I_{DS} > 0 \quad (I_D > 0)$$



NMOS – Triodna oblast

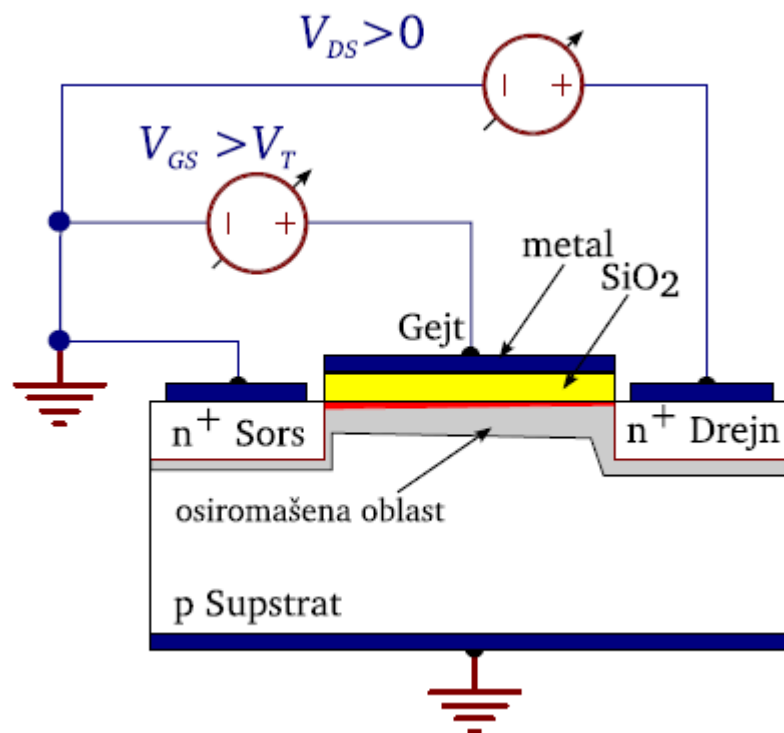
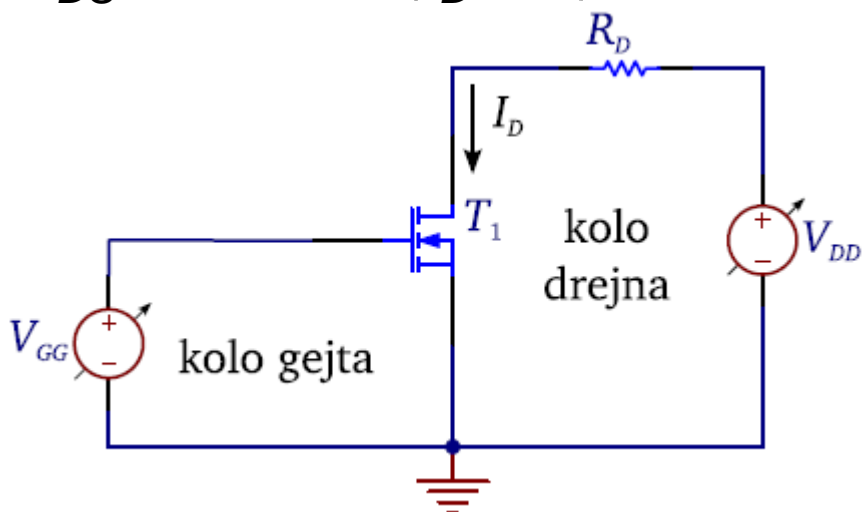
Sa daljim povećanjem napona na drejnu se povećava struja elektrona unutar N-kanala NMOS tranzistora, osiromašena oblast drejn-supstrat se širi i smanjuje se koncentracija elektrona u invertovanom sloju, neposredno uz drejn.

Maloj promeni napona na gejtu odgovara velika promena struje drejna, tako da NMOS tranzistor radi kao pojačavač.

$$V_{GS} > V_T > 0 \quad (\text{napon praga})$$

$$V_{DS} > 0 \quad (\text{N-kanal})$$

$$I_{DS} > 0 \quad (I_D > 0)$$



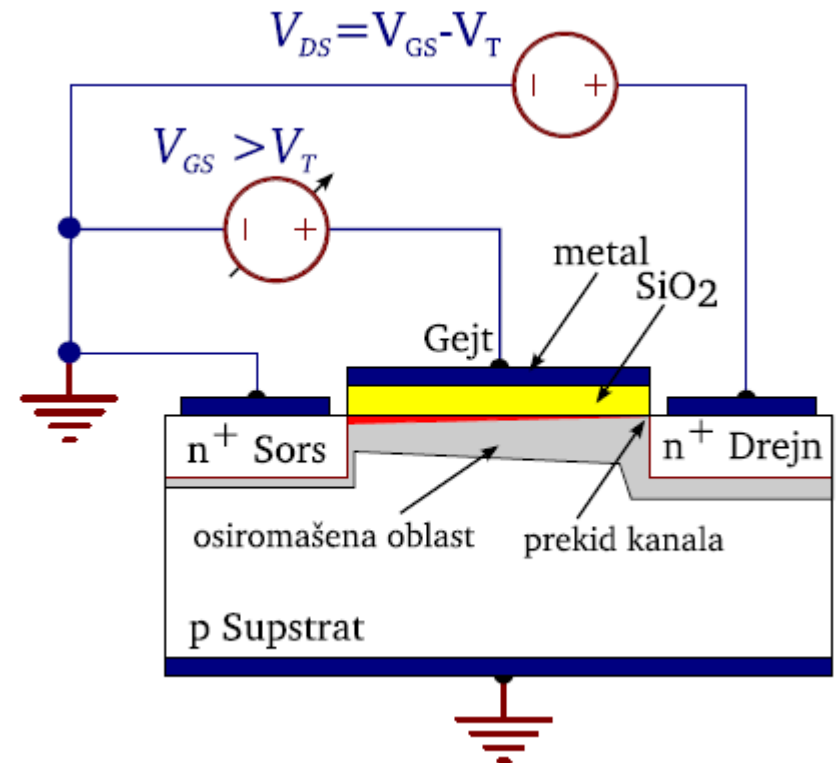
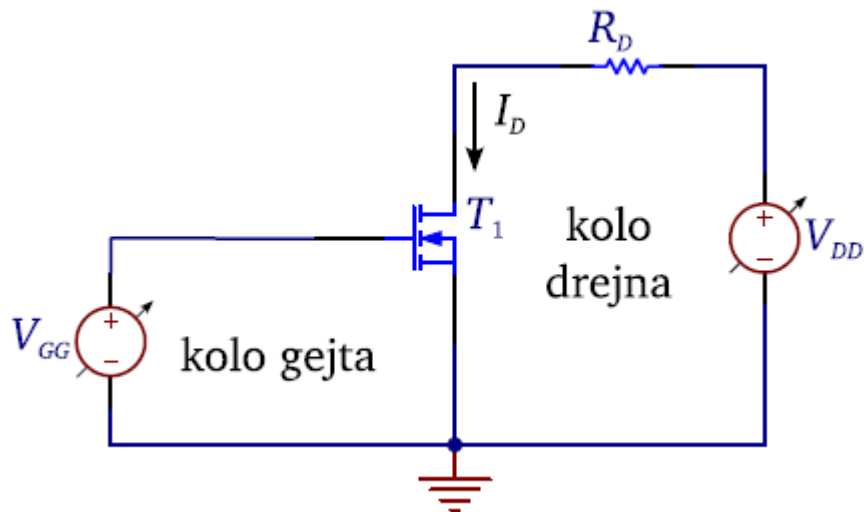
NMOS – Oblast zasićenja

Sa daljim povećanjem napona na drejnu skoro prestaje povećanje struja elektrona unutar N-kanala NMOS tranzistora i prekida se N-kanal na drejnu, kroz koji elektroni i dalje tunneliraju do drejna. Pri daljem povećanju napona na drejnu se skraćuje kanal i usled toga malo povećava struja drejna (Early-jev efekat).

$$V_{GS} > V_T \quad (\text{napon praga})$$

$$V_{DS} \geq V_{GS} - V_T \quad (\text{N-kanal})$$

$$I_{DS} > 0 \quad (I_D > 0)$$



PMOS – Linearna oblast

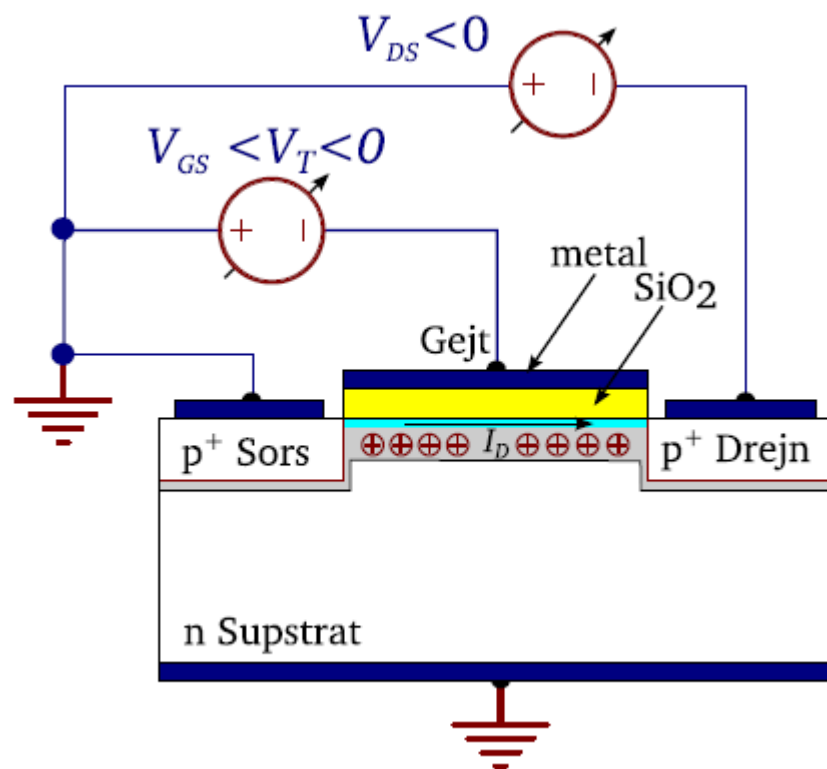
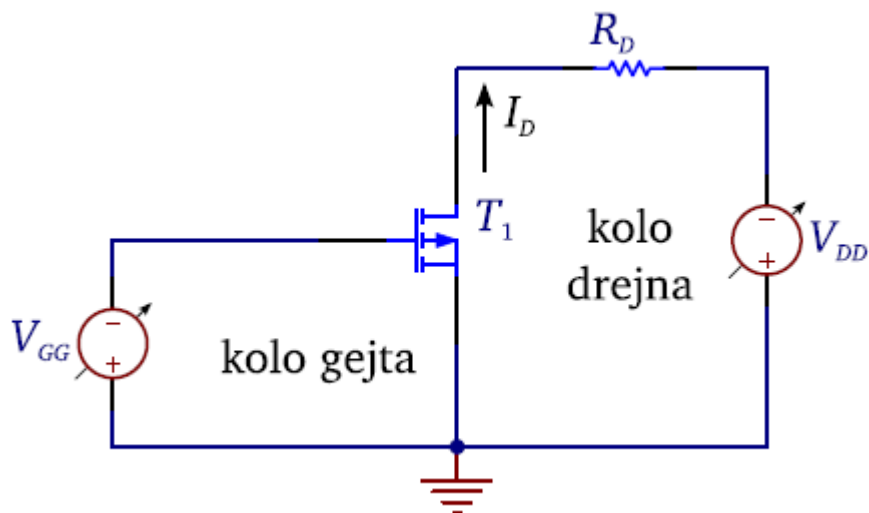
Sa daljim smanjenjem napona na drejnu započinje provođenje struje elektrona unutar P-kanala PMOS tranzistora.

Maloj promeni napona na drejnu odgovara mala promena struje drejna, tako da NMOS tranzistor radi kao linearna otpornost zavisna od napona na gejtu.

$$V_{GS} < V_T < 0 \quad (\text{napon praga})$$

$$V_{DS} < 0 \quad (\text{P-kanal})$$

$$I_{DS} < 0 \quad (I_D > 0)$$

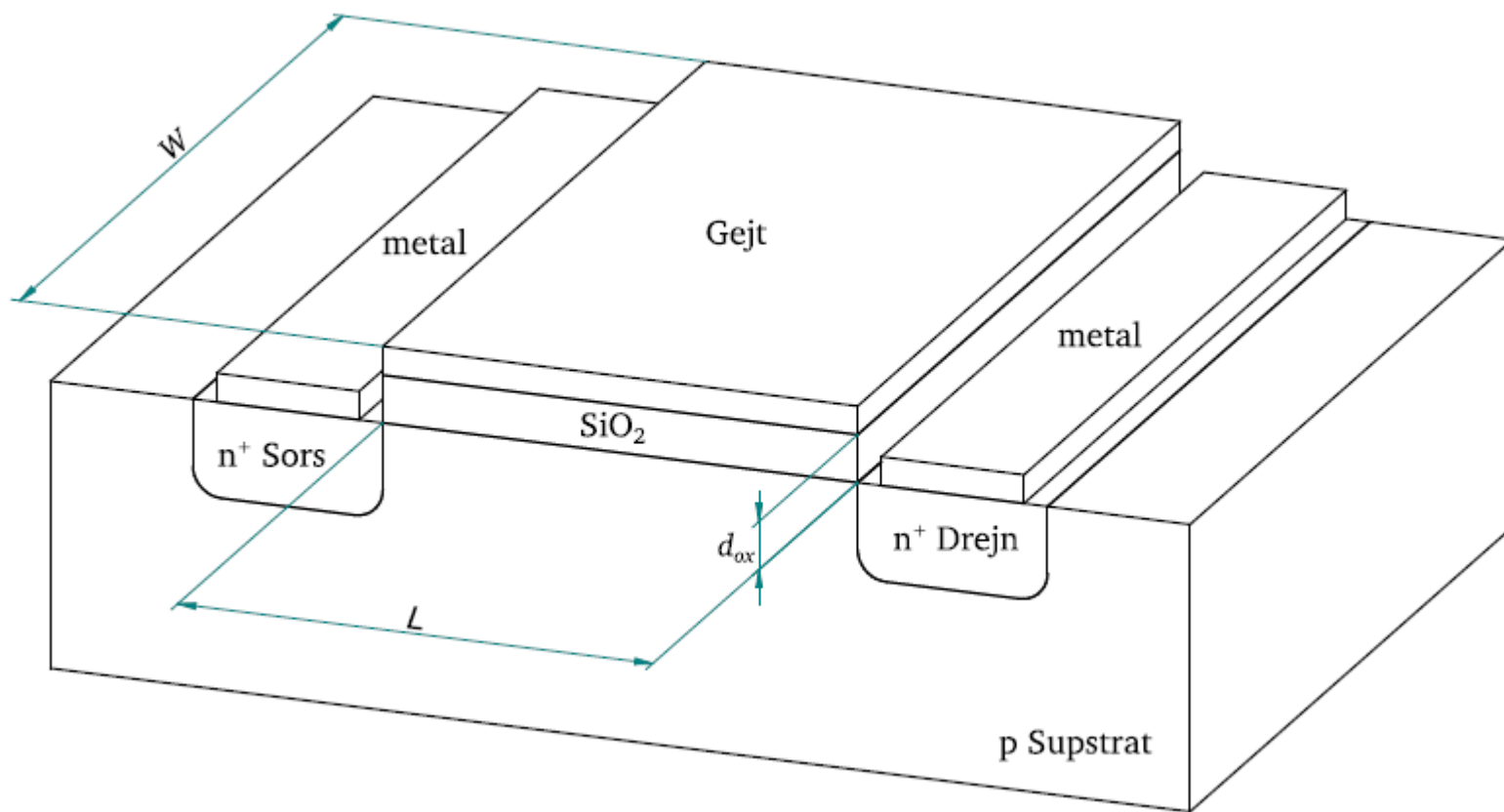


Geometrijski parametri

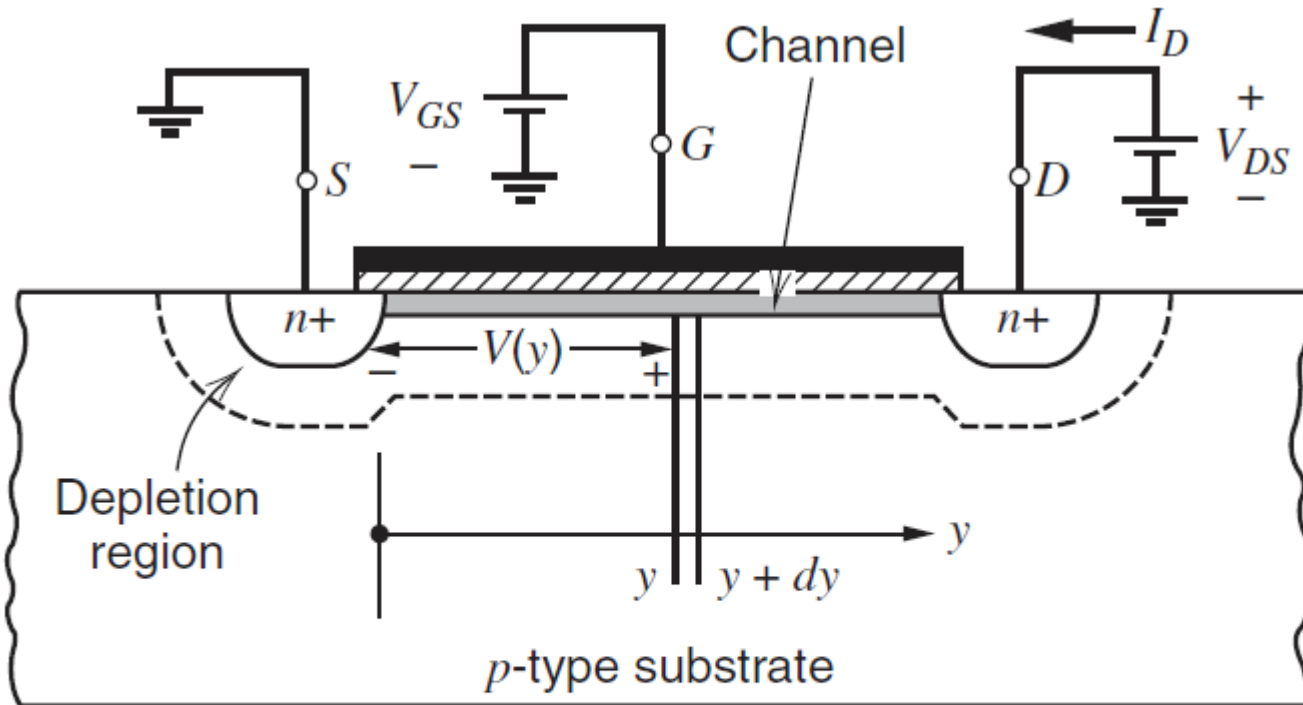
Dužina kanala ispod gejta je L .

Širina kanala ispod gejta je W .

Debljina sloja silicijum dioksida je d_{ox} .

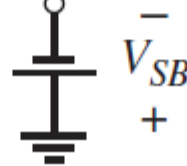


Struja drejna MOS tranzistora



$$C_{ox} = \frac{\epsilon_{ox}}{d_{ox}}$$

površinska
kapacitivnost
gejta



$Q_I(y)$ je površinsko
naelektrisanje ispod
gejta usled napona
između gejta i kanala

$$I_D = \frac{dQ}{dt}$$

$$dQ = Q_I W dy$$

$$Q_I(y) = C_{ox} [(V_{GS} - V_T) - V(y)]$$

Struja drejna MOS tranzistora

$$dt = \frac{dy}{v_d(y)}$$

Vremenski interval

$$I_D = WQI(y)v_d(y)$$

Struja drejna

$$v_d(y) = \mu_n \mathcal{E}(y)$$

Driftovska brzina

$$\mathcal{E}(y) = \frac{dV}{dy}$$

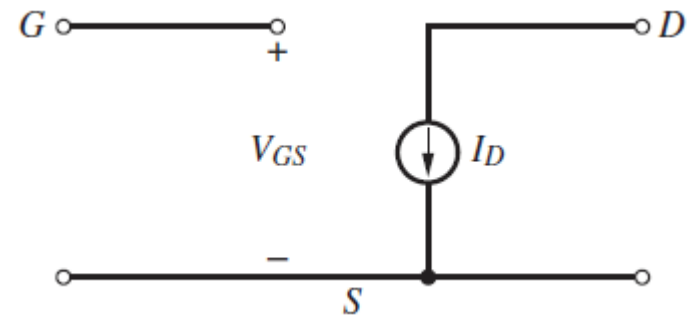
Električno polje

$$I_D = WC_{ox}[(V_{GS} - V_T) - V]\mu_n \frac{dV}{dy}$$

$$\int_0^L I_D dy = \int_0^{V_{DS}} \mu_n C_{ox} W [(V_{GS} - V_T) - V] dV$$

$$I_D L = \mu_n C_{ox} W \left[(V_{GS} - V_T) \int_0^{V_{DS}} dV - \int_0^{V_{DS}} V dV \right]$$

$$B = \frac{\mu_n C_{ox} W}{L}$$



Struja drejna u režimima rada NMOS tranzistora

Struja drejna u triodnom režimu NMOS: $0 \leq V_{DS} < V_{GS} - V_T$

$$I_D = B \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right] \quad B = \frac{\mu_n C_{ox} W}{L}$$

Struja drejna u režimu zasićenja NMOS: $0 \leq V_{GS} - V_T \leq V_{DS} \ll V_A$

$$I_D = \frac{B}{2} (V_{GS} - V_T)^2 \left(1 + \frac{V_{DS}}{V_A} \right) \quad I_D \approx \frac{B}{2} (V_{GS} - V_T)^2$$

Struja drejna u triodnom režimu PMOS: $V_{GS} - V_T < V_{DS} \leq 0$

$$I_D = B \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right] \quad B = \frac{\mu_p C_{ox} W}{L}$$

Struja drejna u režimu zasićenja PMOS: $V_A \ll V_{DS} \leq V_{GS} - V_T \leq 0$

$$I_D = \frac{B}{2} (V_{GS} - V_T)^2 \left(1 + \frac{V_{DS}}{V_A} \right) \quad I_D \approx \frac{B}{2} (V_{GS} - V_T)^2$$

Napon gejta u režimu zasićenja MOS tranzistora

Napon gejta u režimu zasićenja NMOS: $V_{DS} \geq V_{GS} - V_T \geq 0$

$$V_{GS} = V_T + \sqrt{\frac{2I_D}{B}}$$

$$V_{GS} > 0 \quad V_T > 0$$

$$I_D \approx \frac{B}{2} (V_{GS} - V_T)^2$$

$$B = \frac{\mu_n C_{ox} W}{L}$$

Napon gejta u režimu zasićenja PMOS: $V_{DS} \leq V_{GS} - V_T \leq 0$

$$V_{GS} = V_T - \sqrt{\frac{2I_D}{B}}$$

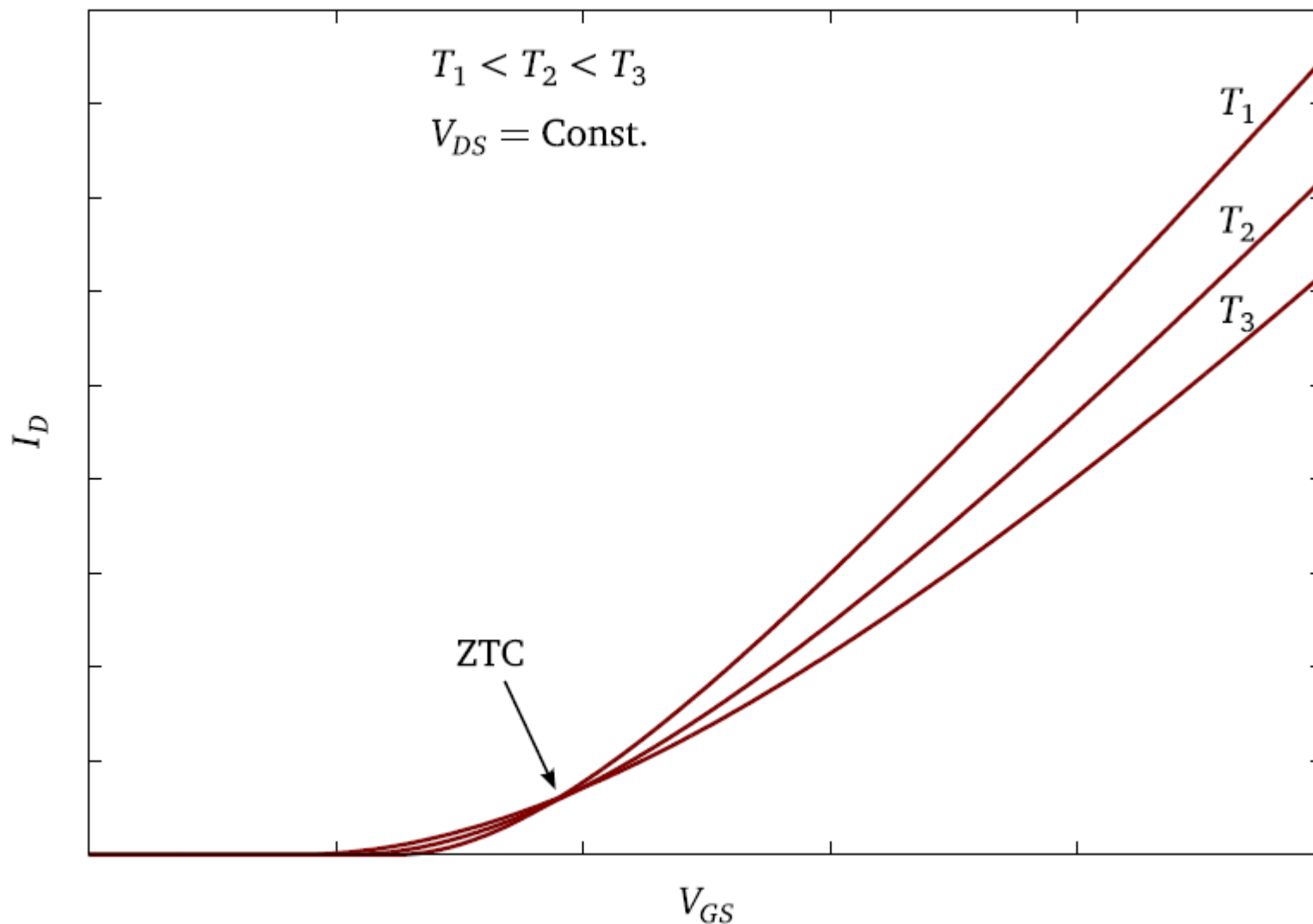
$$V_{GS} < 0 \quad V_T < 0$$

$$I_D \approx \frac{B}{2} (V_{GS} - V_T)^2$$

$$B = \frac{\mu_p C_{ox} W}{L}$$

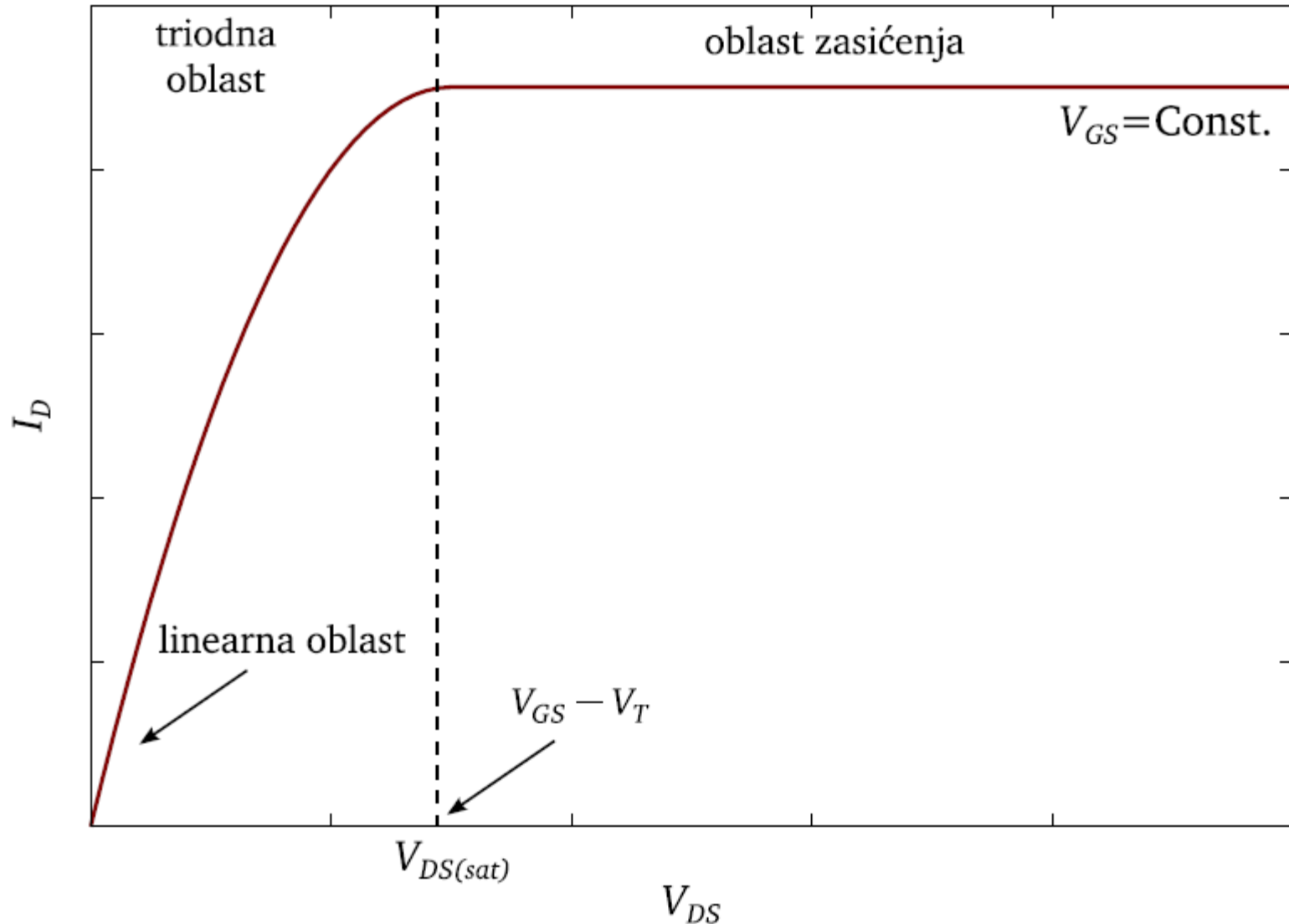
NMOS – Prenosna karakteristika

Crta se za konstantno V_{DS} . Sa porastom struje opadaju i napon praga i pokretljivost nosilaca u kanalu.



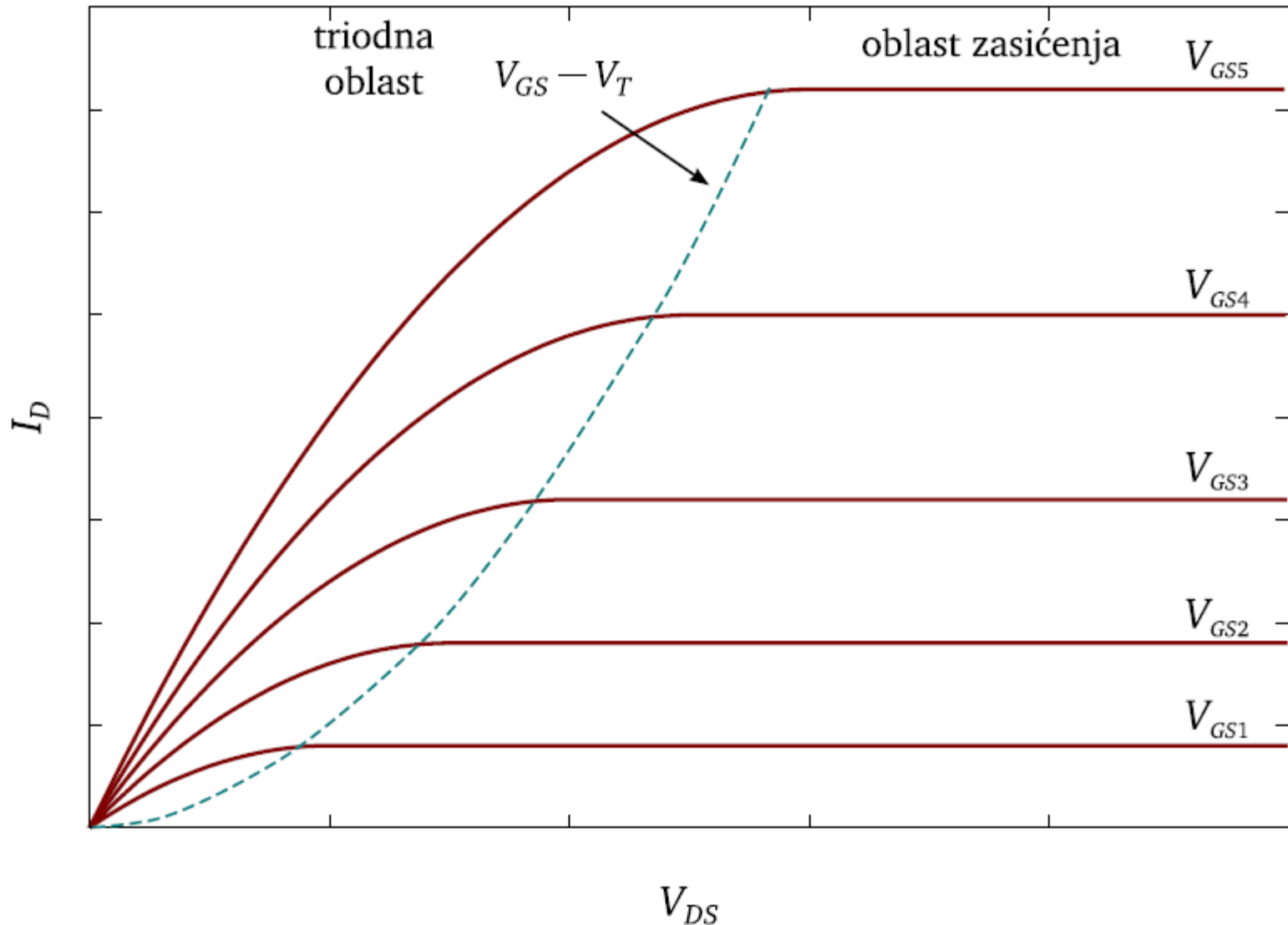
NMOS – Idealna izlazna karakteristika

$$V_{GS} > V_T > 0$$

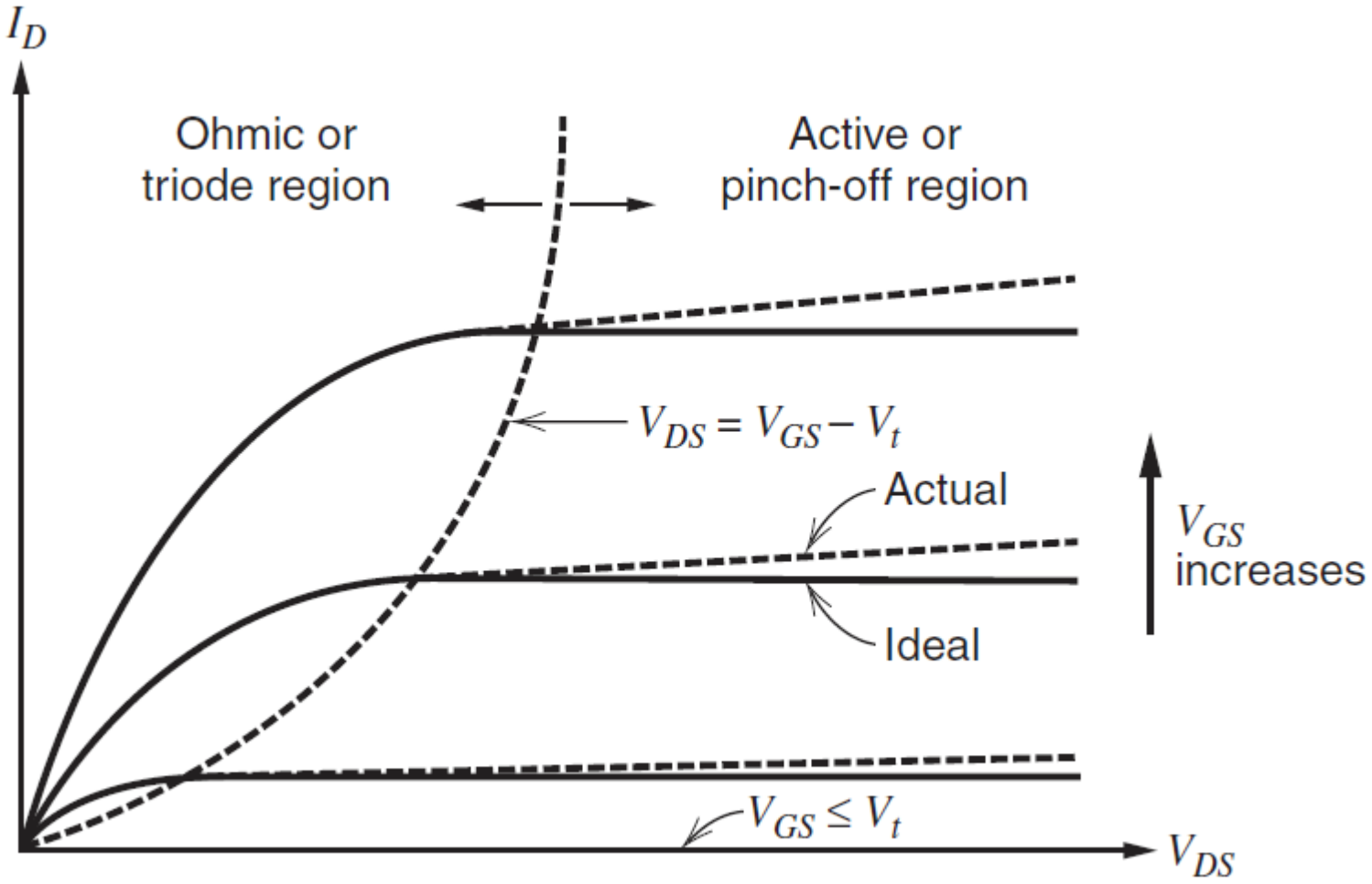


NMOS – Idealne izlazne karakteristike

$$V_{GS5} > V_{GS4} > V_{GS3} > V_{GS2} > V_{GS1} > V_T > 0$$

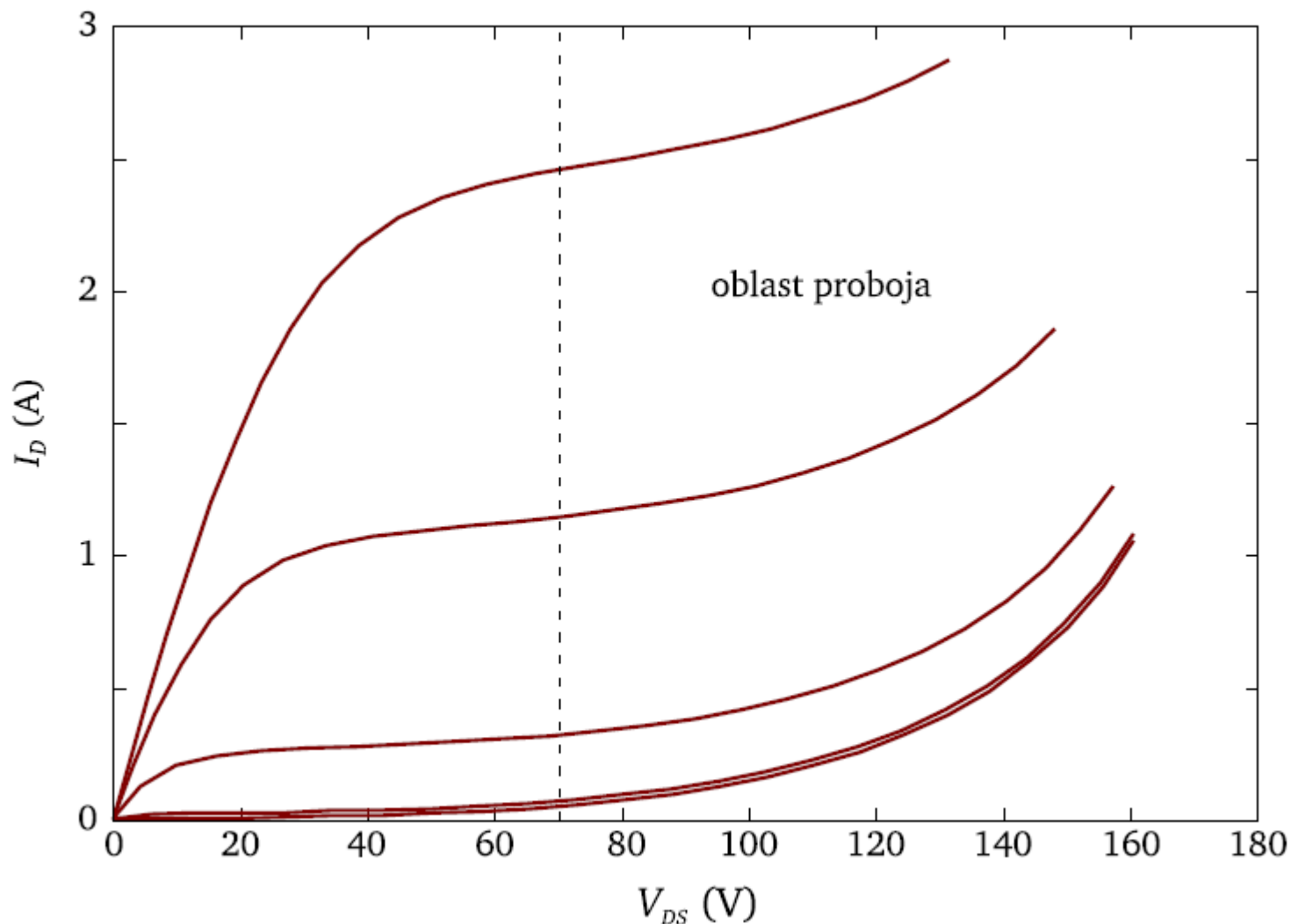


NMOS – Realne izlazne karakteristike

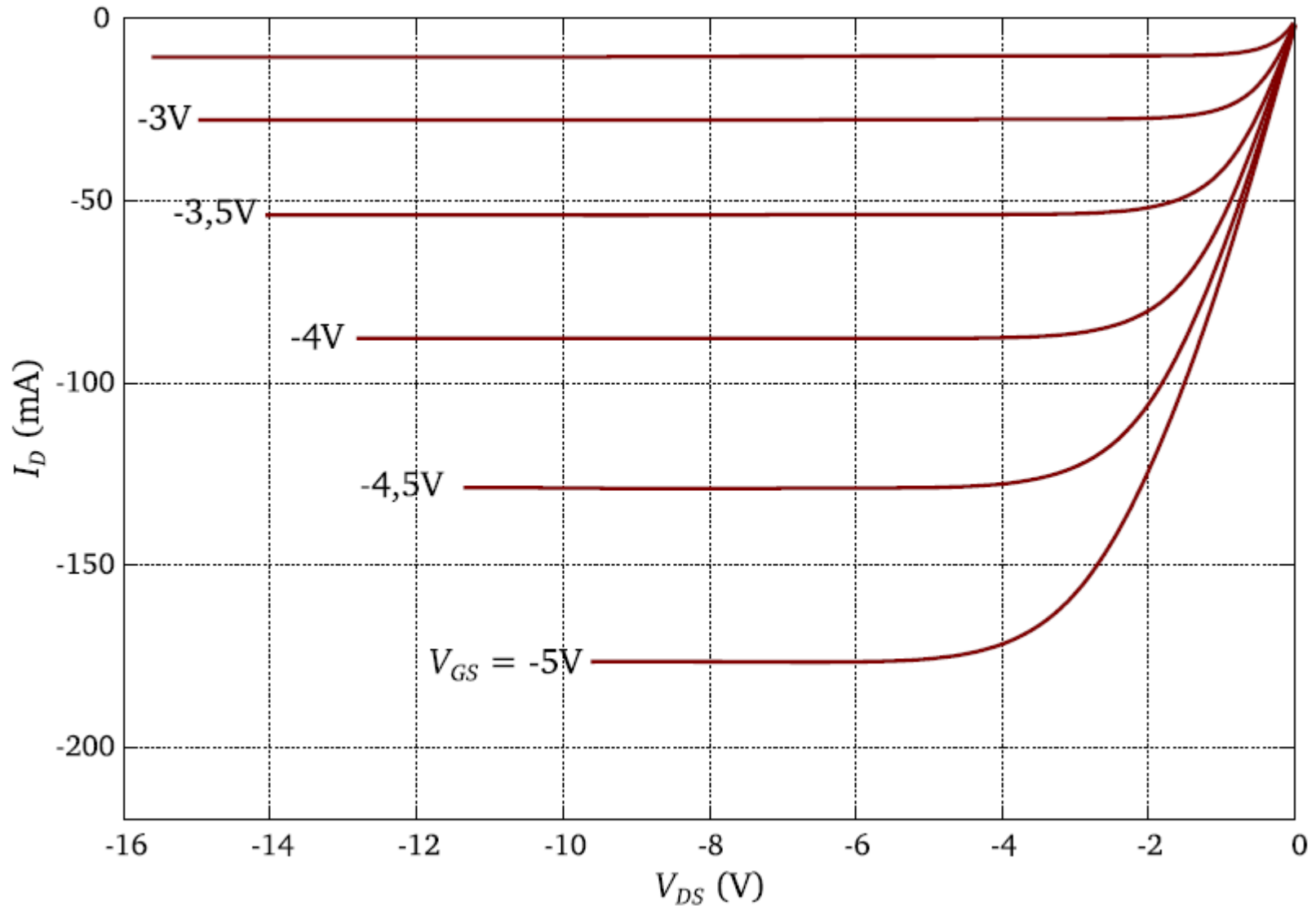


NMOS – Karakteristike u proboju

Sa povećanjem V_{DS} nastaje lavinski proboj inverzno polarisanog supstrat-drejn spoja i naglo raste struja drejna.



PMOS – Izlazne karakteristike



Rad u režimu malih signala

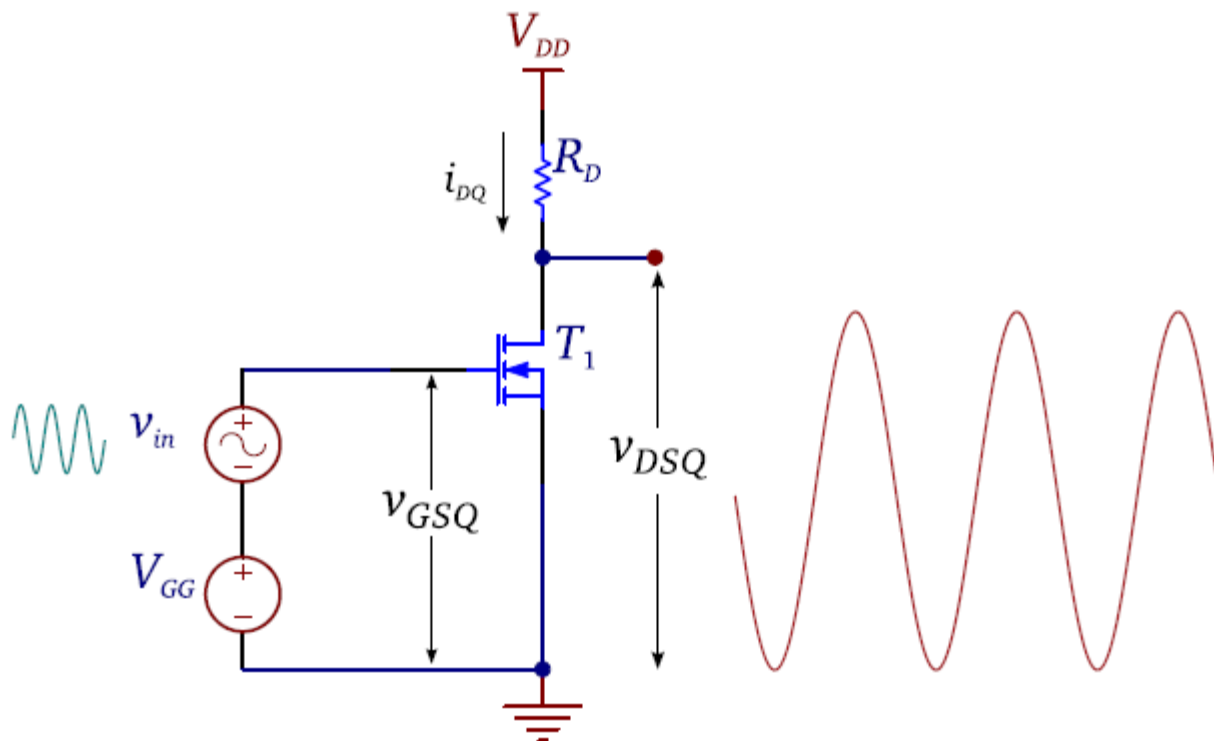
Mali signal u elektronici je naizmenični električni signal čija je amplituda mnogo manja od vrednosti jednosmernih napona i struja u kolu.

Trenutne vrednosti napona i struje u kolu će biti odgovarajuće zbiru jednosmerne i naizmenične komponente prema principu superpozicije.

$$v_{in} = V_{in} \sin(\omega t)$$

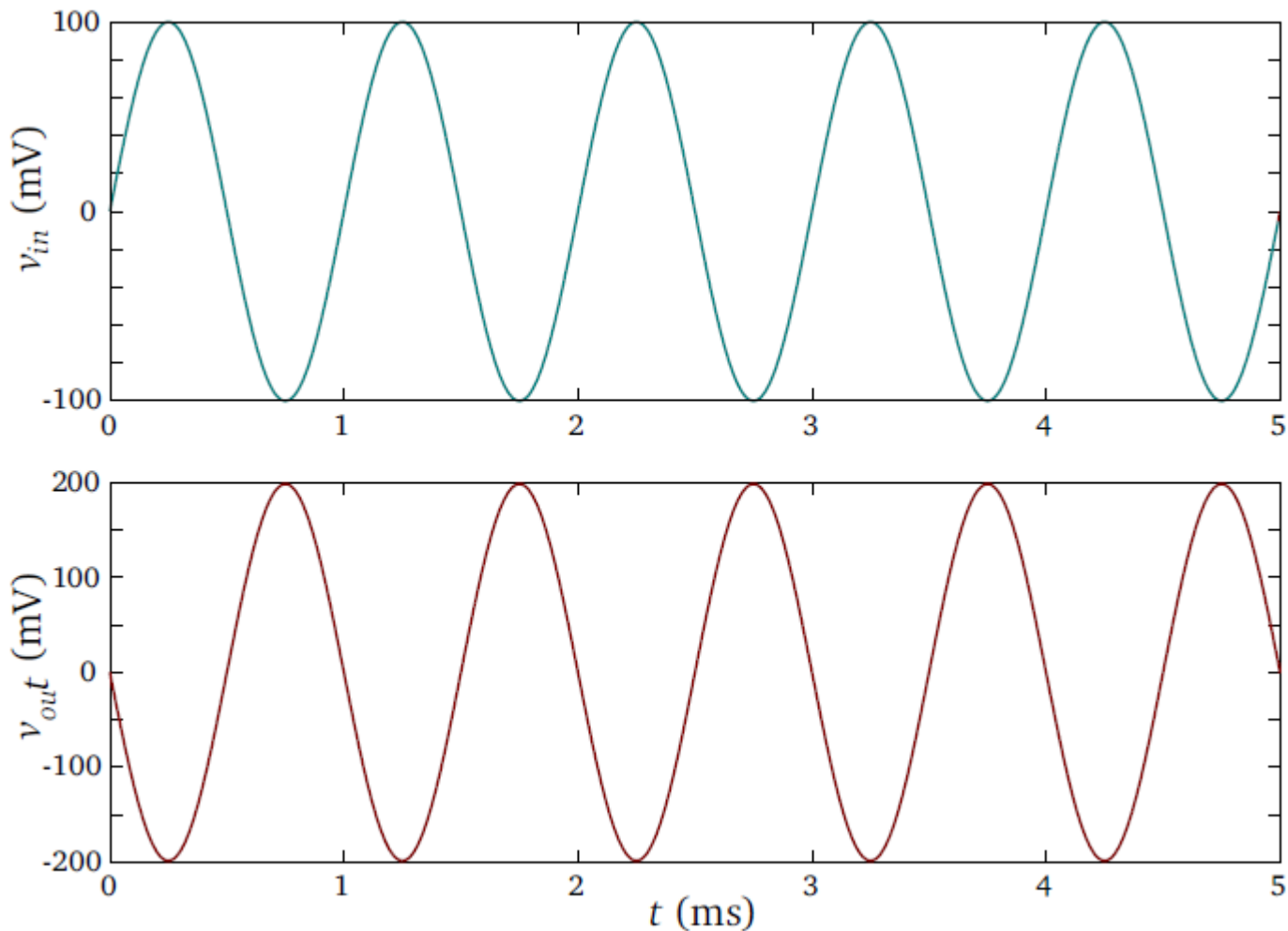
$$V_{in} \ll V_{GG}$$

$$v_{IN} = V_{GG} + v_{in}$$



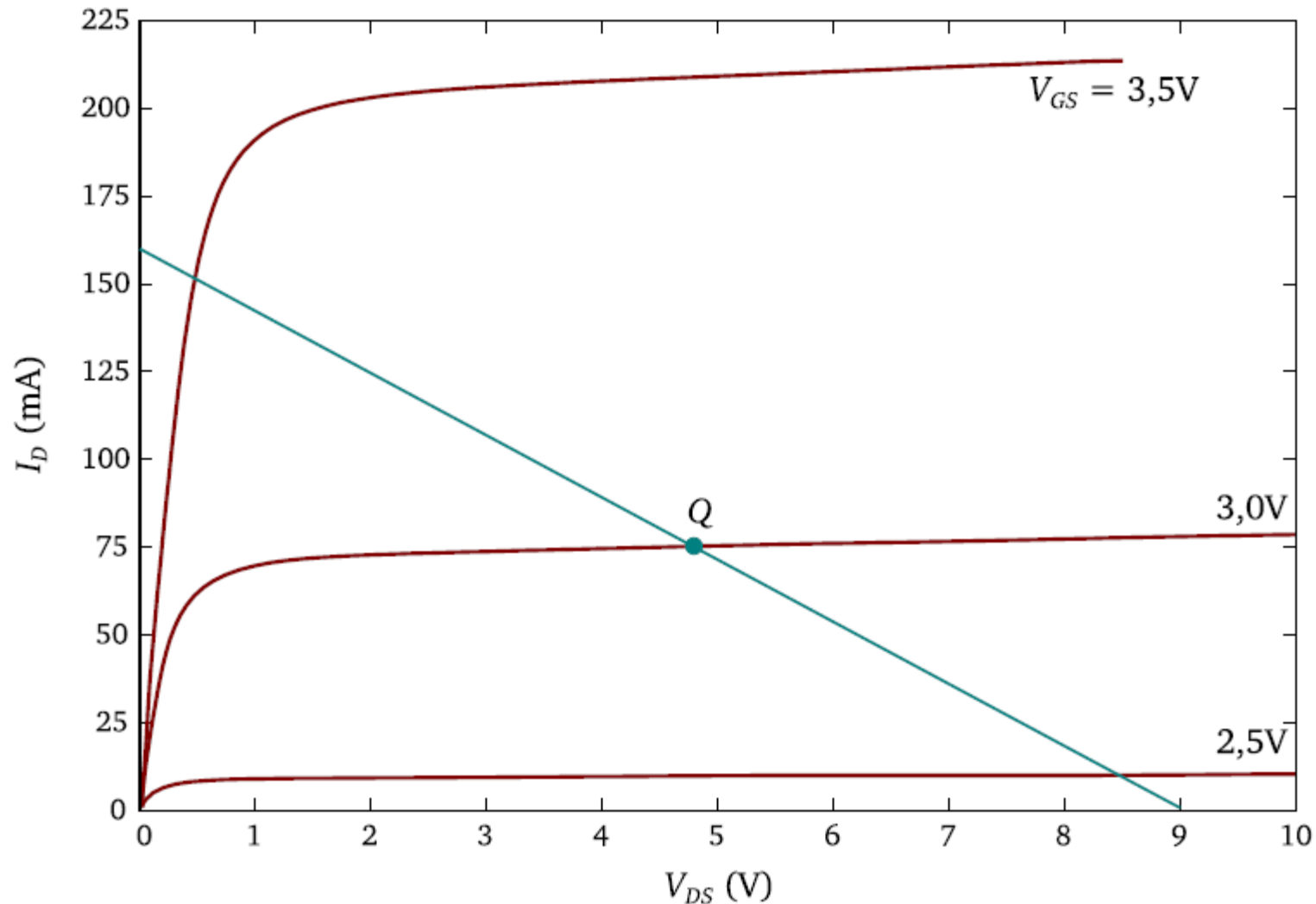
Vremenski dijagrami

Vremenski dijagrami naizmeničnog ulaznog i izlaznog signala su:

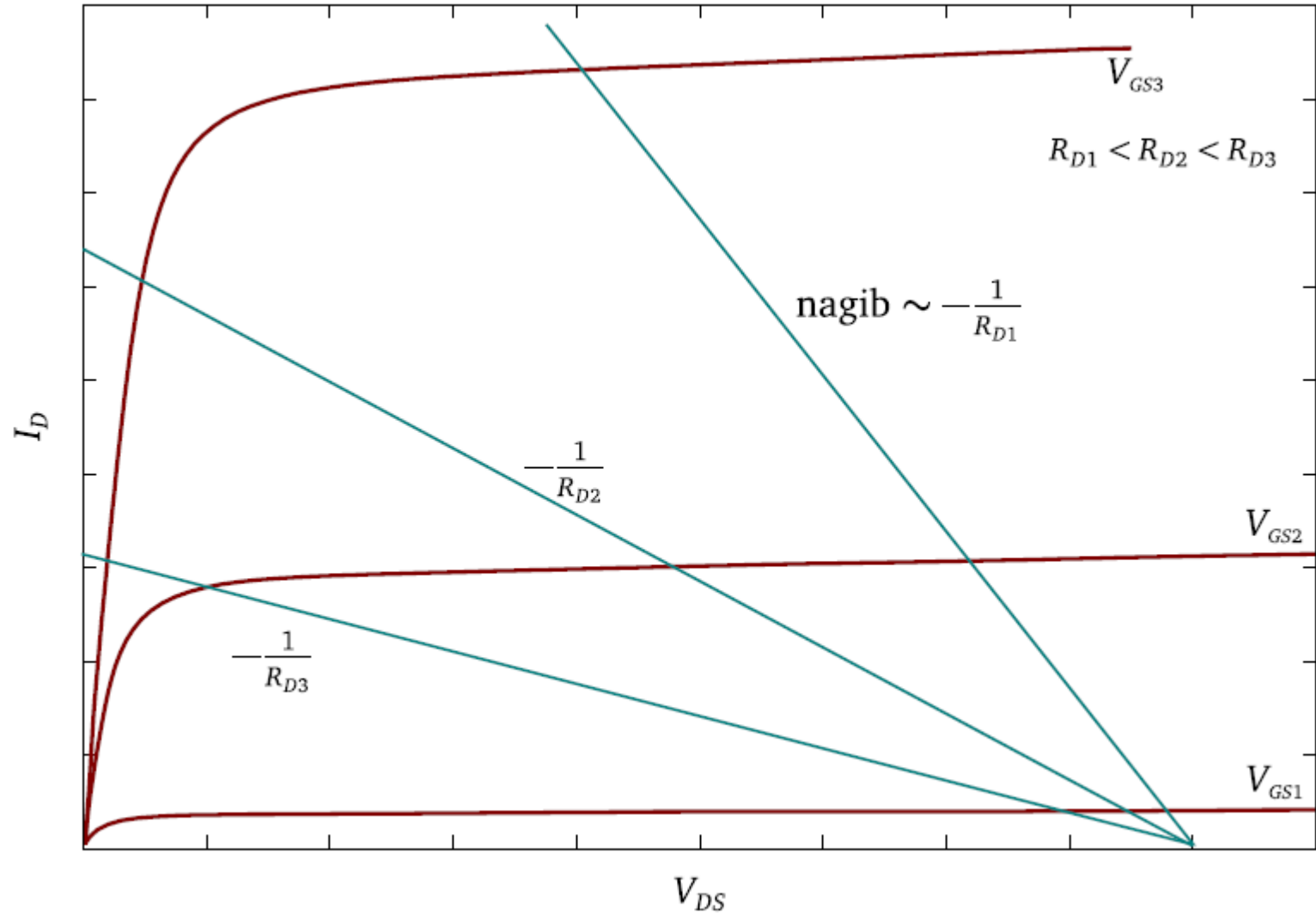


Izbor radne tačke

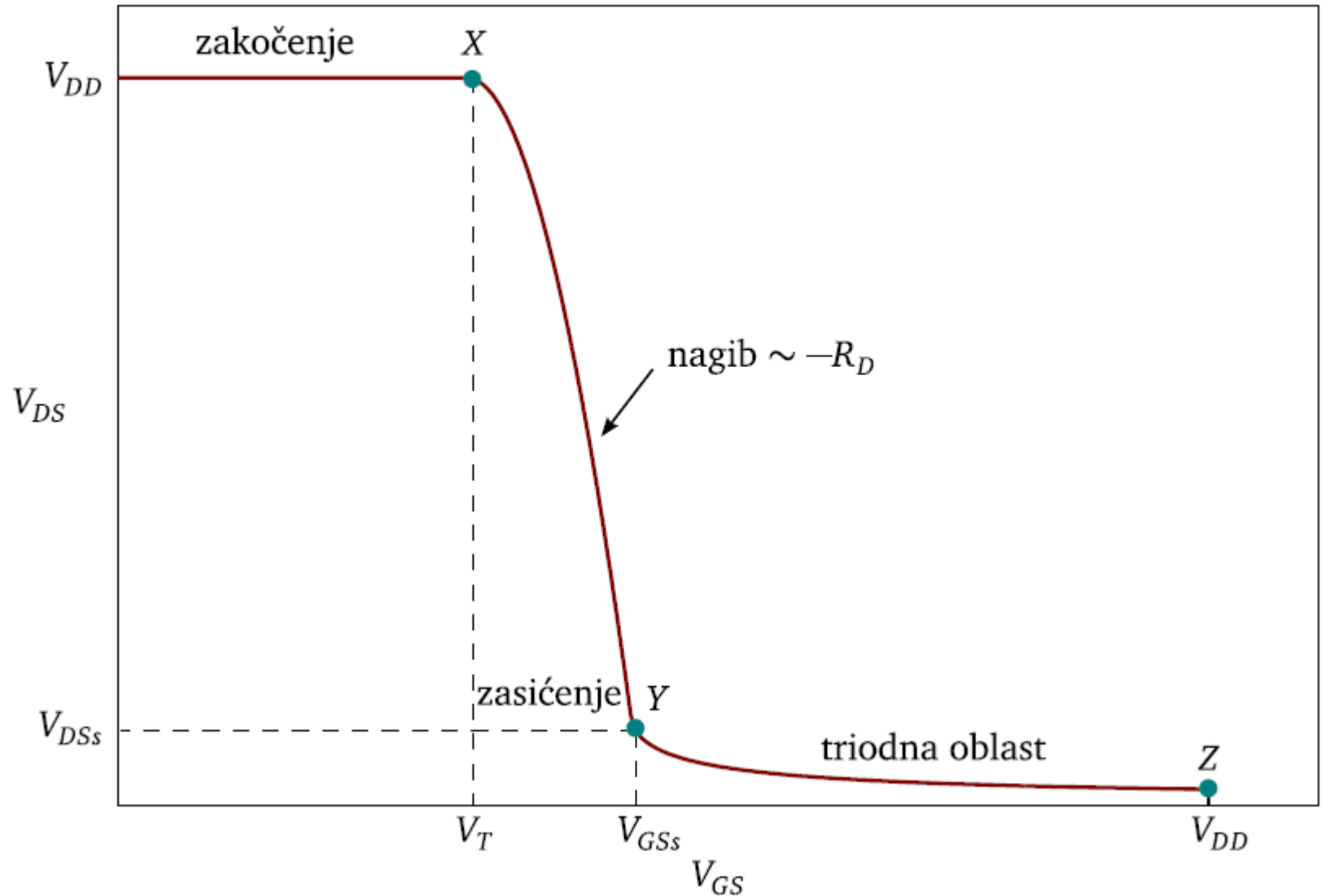
Radna tačka Q se postavlja približno na sredinu radne prave da bi se smanjila izobličenja.



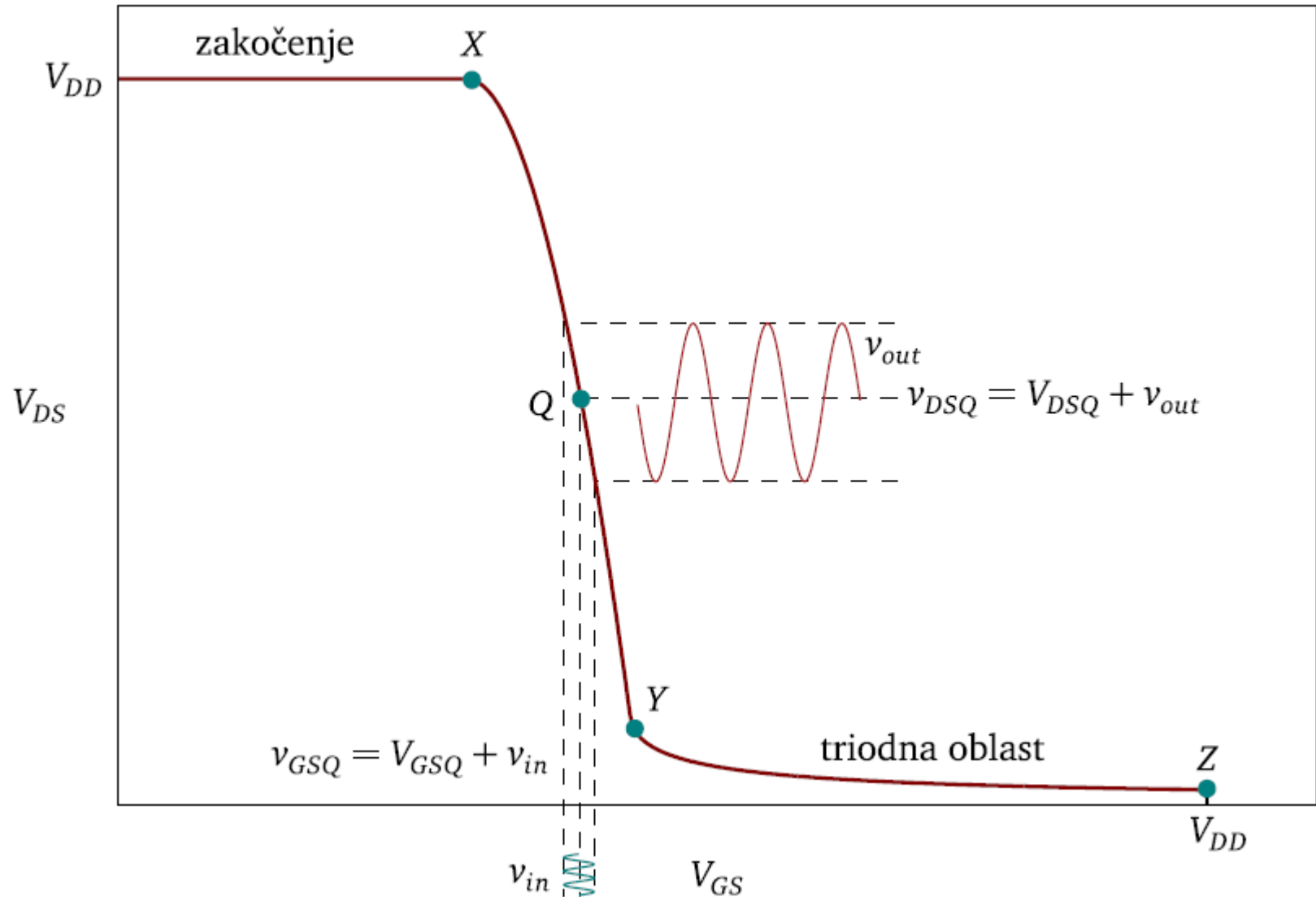
Nagib radne prave zavisi od R_D



Naponska prenosna karakteristika



Mali signali u okolini radne tačke



Transkonduktansa MOS tranzistora

Transkonduktansa NMOS tranzistora se definiše u mirnoj radnoj tački Q za male promene struje I_D i napona V_{GS} kao:

$$g_m = \left. \frac{\partial i_D}{\partial v_{GS}} \right|_{v_{DS} = \text{const}}$$

$$i_D = \frac{B}{2} (v_{GS} - V_T)^2 \left(1 + \frac{v_{DS}}{V_A} \right)$$

$$g_m = \left. \frac{B}{2} 2 (v_{GS} - V_T) \left(1 + \frac{v_{DS}}{V_A} \right) \right|_{v_{DS} = \text{const}}$$

$$g_m = B (V_{GSQ} - V_T) \left(1 + \frac{V_{DSQ}}{V_A} \right)$$

$$V_{GSQ} - V_T = \sqrt{\frac{2I_{DQ}}{B \left(1 + \frac{V_{DSQ}}{V_A} \right)}}$$

$$g_m = B \sqrt{\frac{2I_{DQ}}{B \left(1 + \frac{V_{DSQ}}{V_A} \right)}} \left(1 + \frac{V_{DSQ}}{V_A} \right)$$

$$g_m = \sqrt{2BI_{DQ} \left(1 + \frac{V_{DSQ}}{V_A} \right)}$$

$$g_m \approx \sqrt{2BI_{DQ}} \quad V_A \gg V_{DSQ}$$

Izlazna otpornost MOS tranzistora

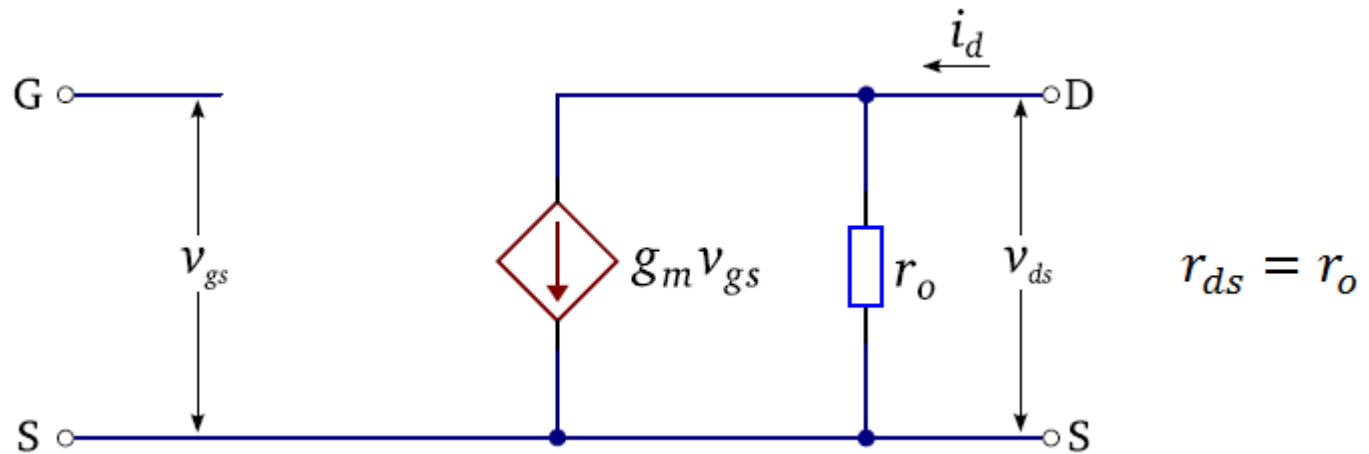
Izlazna otpornost NMOS tranzistora se definiše u mirnoj radnoj tački Q za male promene struje I_D i napona V_{DS} kao:

$$r_{ds} = \left. \frac{\partial v_{DS}}{\partial i_D} \right|_{v_{GS}=\text{const}} = \left. \left(\frac{\partial i_D}{\partial v_{DS}} \right)^{-1} \right|_{v_{GS}=\text{const}}$$
$$r_{ds} = \left. \left(\frac{\frac{B}{2} (v_{GS} - V_T)^2}{V_A} \right)^{-1} \right|_{v_{GS}=\text{const}} = \frac{V_A}{\frac{B}{2} (V_{GSQ} - V_T)^2}$$

$$r_{ds} = \frac{V_A \left(1 + \frac{V_{DSQ}}{V_A} \right)}{I_{DQ}} = \frac{V_A + V_{DSQ}}{I_{DQ}}$$

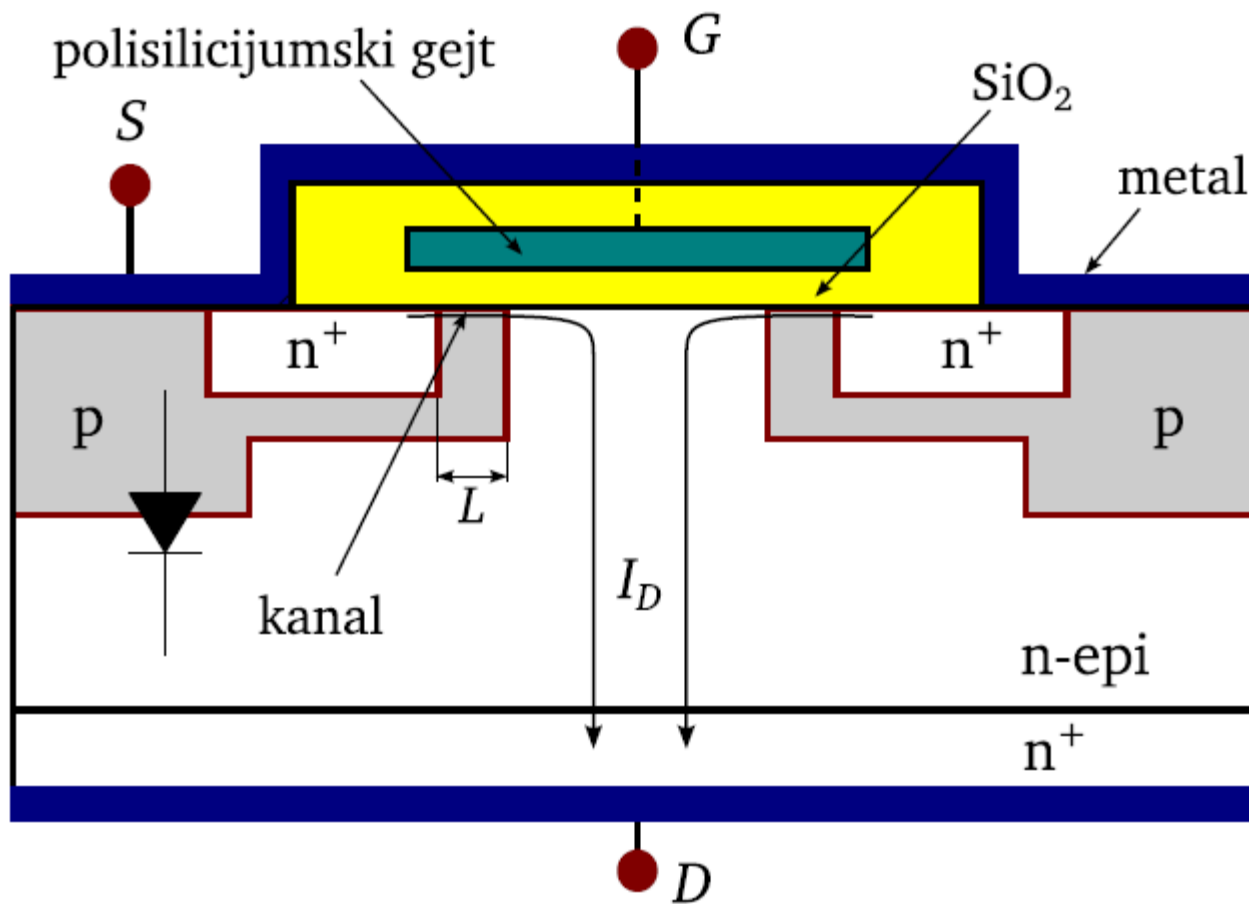
$$r_{ds} \approx \frac{V_A}{I_{DQ}} \quad V_A \gg V_{DSQ}$$

Model za male signale NMOS i PMOS tranzistora



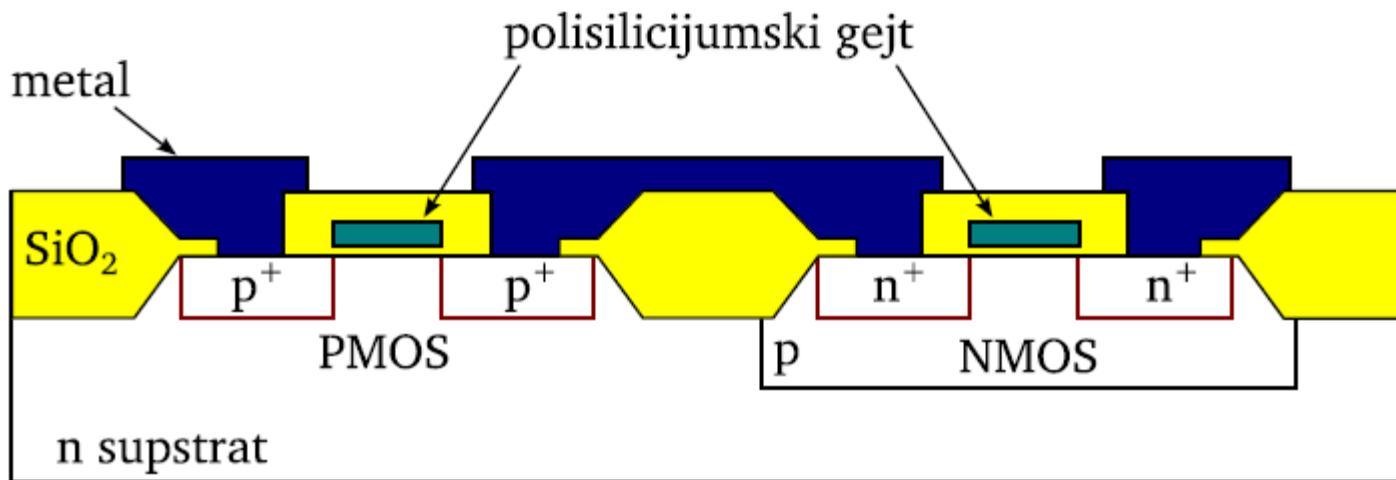
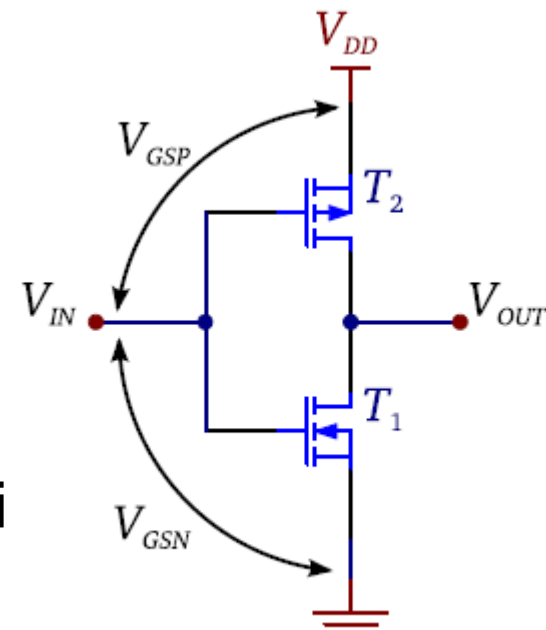
Fabrikacija diskretnog NMOS tranzistora

Protok struje kroz disretni tranzistor je najčešće vertikalalan, pošto se drejn nalazi sa strane suprotne od sorsa.



Fabrikacija integrisanih NMOS i PMOS tranzistora

NMOS i PMOS tranzistori se prave na istom integrisanom kolu (čipu), tako da se mogu formirati CMOS (*Complementary MOS*) kola. Izolacija između NMOS i PMOS tranzistora se postiže pomoću silicijum dioksida koji dublje zalazi u supstrat. U CMOS kolu su metalizacijom kratkospojeni drejnovi NMOS i PMOS tranzistora.

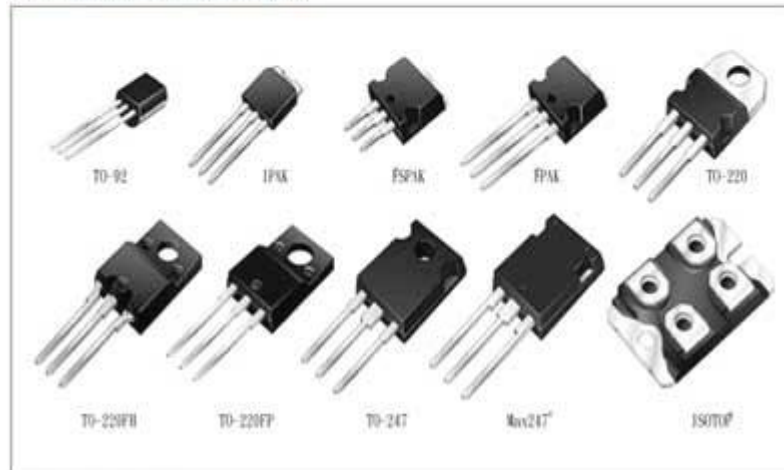


Izgledi različnih kućišta MOS tranzistora

Surface mounting packages



Through hole packages



Package images are not to scale

Osnove elektronike

III semestar

MOSFET
METAL OXIDE SEMICONDUCTOR
FIELD EFFECT TRANSISTOR