

Zadatak 10.1.

a) Za kolo DA konvertora sa Slike 10.1.1. odrediti vrednosti težinskih otpornika R_3, R_2, R_1 i R_0 tako da izlazni napon konvertora bude u opsegu od 0 do 3.75 V za vrednosti ulaza $Q_3Q_2Q_1Q_0$ 0000 odnosno 1111 respektivno. Definisati način funkcionisanja prekidača. Ako je poznato $R_d = 2 \text{ k}\Omega$, $R_f = 5 \text{ k}\Omega$ i ako su na raspolaganju naponi napajanja $\pm 10 \text{ V}$ odrediti vrednosti R_s, V_{ref1}, V_{ref2} .

b) Obezbediti dodavanjem otpornika da konvertor iz tačke a) bude bipolarni sa binarnim ofsetom tako da je ispuneno $V_{iz}(1000)=0$.

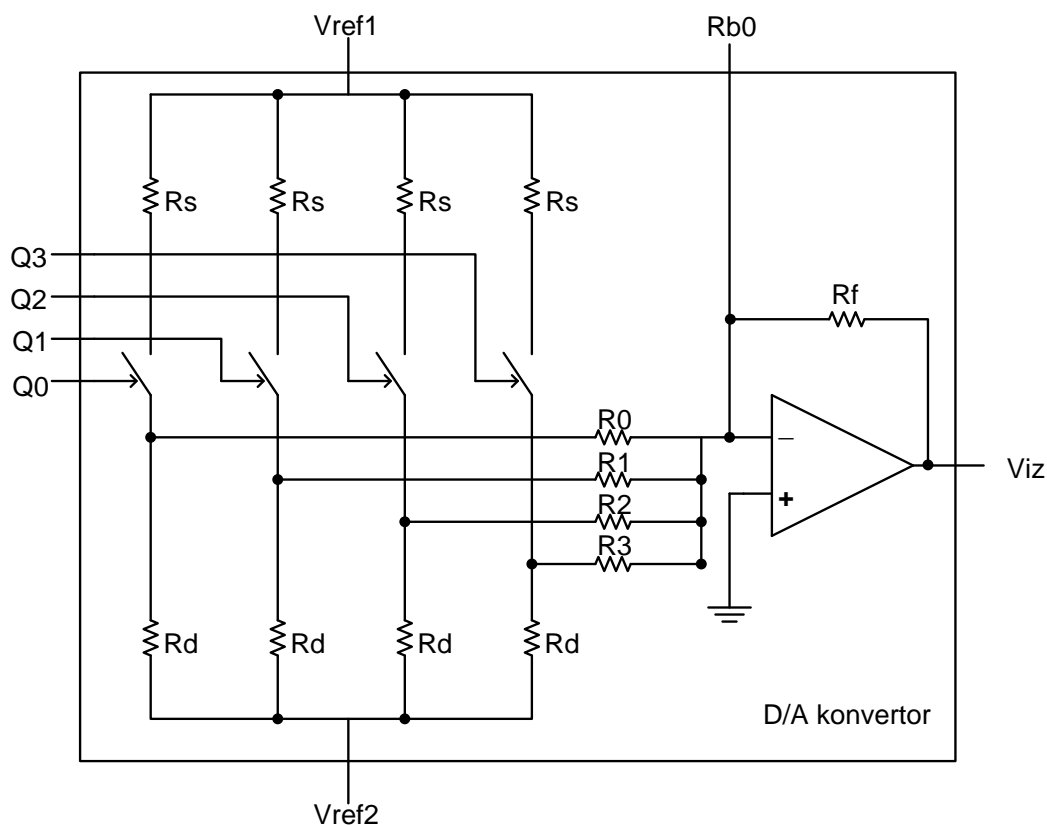
c) Ako je odstupanje težinskih otpornika iz tačke a) $\pm 1\%$ izračunati maksimalnu apsolutnu grešku konvertora i definisati pri kojoj vrednosti ulaza se ona javlja.

Ako se konvertor iz tačke a) koristi kao blok realizovati:

d) 12-bitni unipolarni DA konvertor.

e) 8-bitni bipolarni DA konvertor koji konvertuje ulazni digitalni podatak zadat u drugom komplementu u analogni napon.

Na raspolaganju su otpornici proizvoljnih vrednosti i idealni operacioni pojačavači.



Slika 10.1.1. Šema DA konvertora sa težinskom otpornom mrežom

REŠENJE:

a) Na početku je potrebno usvojiti način rada prekidača. Jedna opcija je da prekidač bude zatvoren ukoliko je odgovarajući digitalni podatak 0 ($Q_i = 0$) a otvoren u slučaju da se na ulazu nalazi logička jedinica ($Q_i = 1$). Moguće je usvojiti i obrnut način rada prekidača ali je onda potrebno odrediti ostale parametre kola u skladu sa tim. U prvom slučaju potrebno je obezbediti da pri zatvorenim prekidačima ne teče struja kroz težinske otpornike čime se obezbeđuje da napon na izlazu bude jednak 0. Da bi ovo bilo ispunjeno potrebno je da važi:

$$V_{ref1} \frac{R_d}{R_s + R_d} + V_{ref2} \frac{R_s}{R_s + R_d} = 0 \quad (10.1.1)$$

Kako su na raspolaganju samo napajanja iste apsolutne vrednosti ($|V_{ref1}| = |V_{ref2}|$) iz prethodne jednačine se može zaključiti da je $R_d = R_s$ i $V_{ref1} = -V_{ref2}$.

U slučaju kada je na ulazu podatak 1111 svi prekidači su otvoreni i na izlazu konvertora se nalazi napon:

$$V_{iz}(1111) = 3.75V = R_f (I_3 + I_2 + I_1 + I_0) \quad (10.1.2)$$

Pri čemu je $I_i = -\frac{V_{ref2}}{R_d + R_i}$ vrednost struje koja prolazi kroz težinski otpornik R_i . Za ispravan

rad DA konvertora potrebno je obezbediti da doprinos odgovarajućeg bita ulaznog podatka izlaznom naponu odgovara njegovoj težini u okviru ulaznog podatka. Kako se na ulazu nalazi podatak u binarnom kodu i kako na izlazni napon direktno utiču struje koje se generišu kao posledica otvaranja odgovarajućih prekidača (koje prolaze kroz težinske otpornike) potrebno je obezbediti odgovarajući odnos ovih struja. Naime potrebno je da važi:

$$I_3 = 2I_2 = 4I_1 = 8I_0 \quad (10.1.3)$$

Zamenom jednačine (10.1.3) u (10.1.2) dobija se:

$$V_{iz}(1111) = R_f 15I_0 \Rightarrow I_0 = \frac{V_{iz}(1111)}{15R_f} \quad (10.1.4)$$

Zamenom izraza za struju I_0 u jednačinu (10.1.4) dobija se:

$$-\frac{V_{ref2}}{R_d + R_0} = \frac{V_{iz}(1111)}{15R_f} \Rightarrow R_0 = -\frac{15R_f V_{ref2}}{V_{iz}(1111)} - R_d = 198k\Omega \quad (10.1.5)$$

Kako se na izlazu generiše pozitivan napon potrebno je da napon napajanja konvertora bude negativan odnosno $V_{ref2} = -10V$.

Na osnovu jednačine (10.1.5) i odnosa (10.1.3) dobijaju se vrednosti ostalih težinskih otpornika:

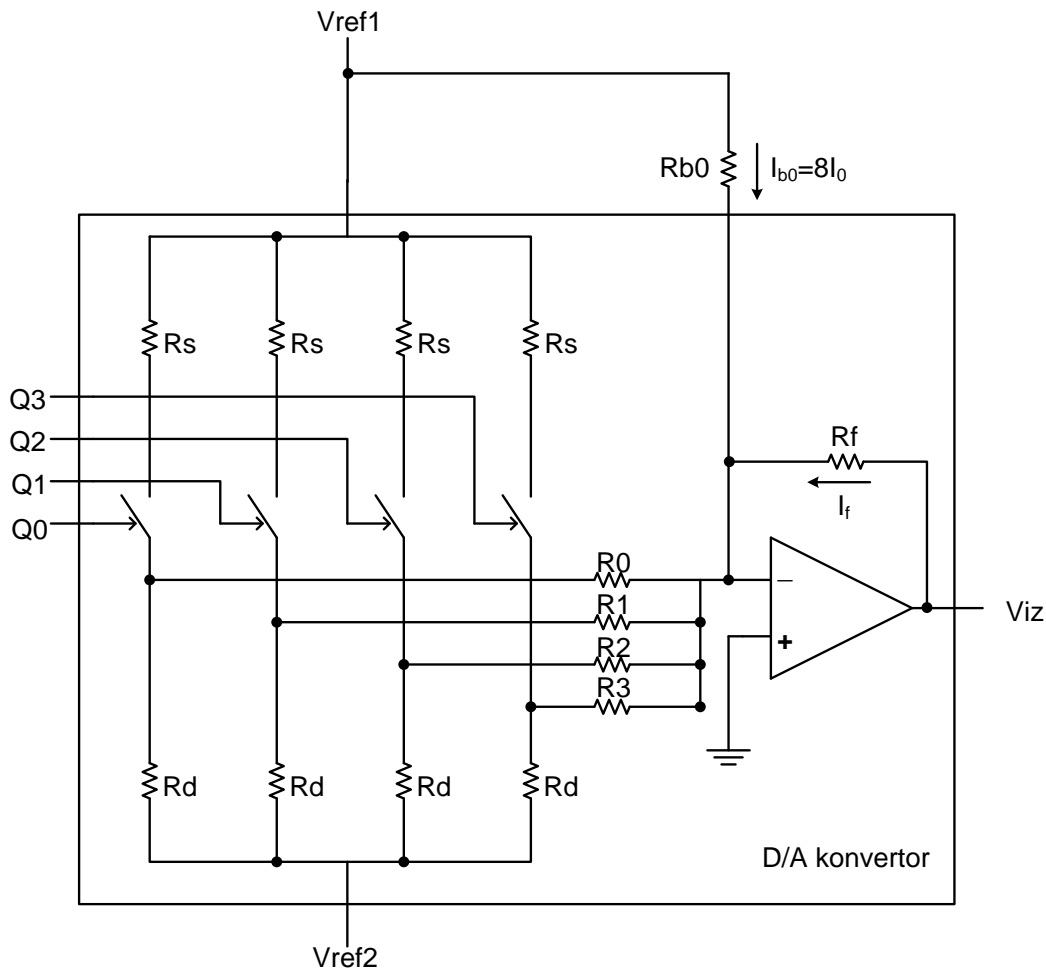
$$R_1 = \frac{V_{ref2}}{2I_0} - R_d = \frac{R_0 + R_d}{2} - R_d = \frac{R_0 - R_d}{2} = 98k\Omega$$

$$R_2 = \frac{R_0 + R_d}{4} - R_d = 48\text{k}\Omega$$

$$R_3 = \frac{R_0 + R_d}{8} - R_d = 23\text{k}\Omega$$

b) Na Slici 10.1.2. je prikazana realizacija bipolarnog konvertora dodavanjem otpornika R_{b0} . Kako bi se postiglo da $V_{iz}(1000)=0$ potrebno je obezbediti da u slučaju kada je na ulazu 1000 sva struja prolazi kroz otpornik R_{b0} . Na osnovu toga se određuje vrednost otpornika R_{b0} odnosno:

$$I_{b0} = \frac{V_{ref1}}{R_{b0}} = 8I_0 \Rightarrow R_{b0} = \frac{V_{ref1}}{8I_0} = 25\text{k}\Omega$$



Slika 10.1.2. Šema bipolarnog DA konvertora sa težinskom otpornom mrežom

c) Veća vrednost težinskog otpornika dovodi do smanjenja struje pri uključenju odgovarajućeg prekidača a samim tim i do smanjenja izlaznog napona. Najveća greška se pravi u slučaju kada je vrednost svih težinskih otpornika manja (ili veća, bitno je samo da sve

greške budu istog znaka) za 1% (maksimalno odstupanje) i kada su svi prekidači otvoreni (svi težinski otpornici utiču na izlaz). U tom slučaju važi:

$$\Delta V_{iz_{\max}} = V_{iz}'(1111) - V_{iz}(1111) = -V_{ref} 2R_f \sum_{i=0}^3 \frac{1}{R_d + R_i - \Delta R_i} + V_{ref} 2R_f \sum_{i=0}^3 \frac{1}{R_d + R_i}$$

$$\Delta V_{iz_{\max}} = -V_{ref} 2R_f \sum_{i=0}^3 \frac{\Delta R_i}{(R_d + R_i - \Delta R_i)(R_d + R_i)}$$

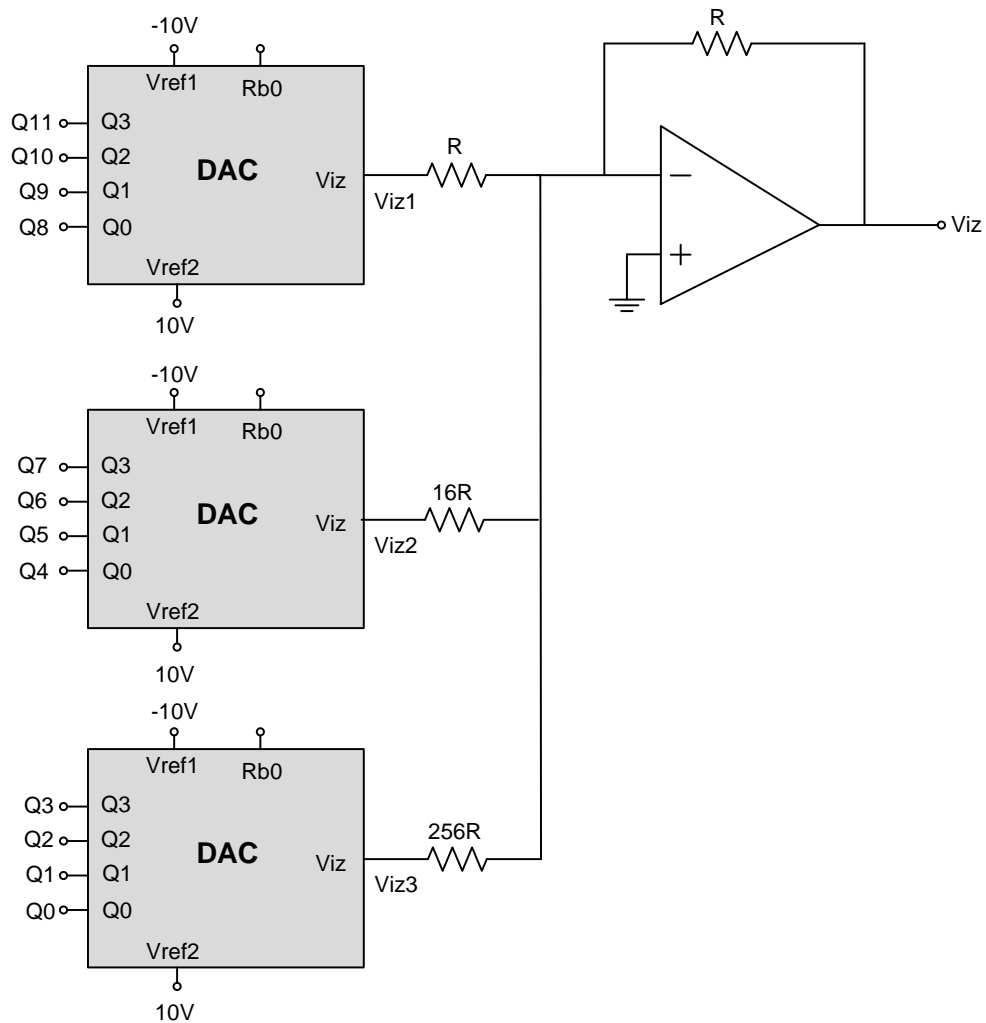
Kako je greška 1% radi lakšeg izračunavanja može se smatrati da je $\Delta R_i \ll R_i$ tako da konačni izraz za maksimalnu grešku iznosi:

$$\Delta V_{iz_{\max}} = -V_{ref} 2R_f \sum_{i=0}^3 \frac{\Delta R_i}{(R_d + R_i)^2} = 35.375 \text{mV}$$

d) Na Slici 10.1.3. je prikazana realizacija 12-bitnog unipolarnog DA konvertora dobijena pomoću blokova četvorobitnog konvertora projektovanog u tački a). Izlazi četvorobitnih konvertora se sabiraju pomoću kola analognog sabirača. Napon na izlazu ovog kola iznosi:

$$V_{iz} = -V_{iz1} - \frac{1}{16} V_{iz2} - \frac{1}{256} V_{iz3} \quad (10.1.6)$$

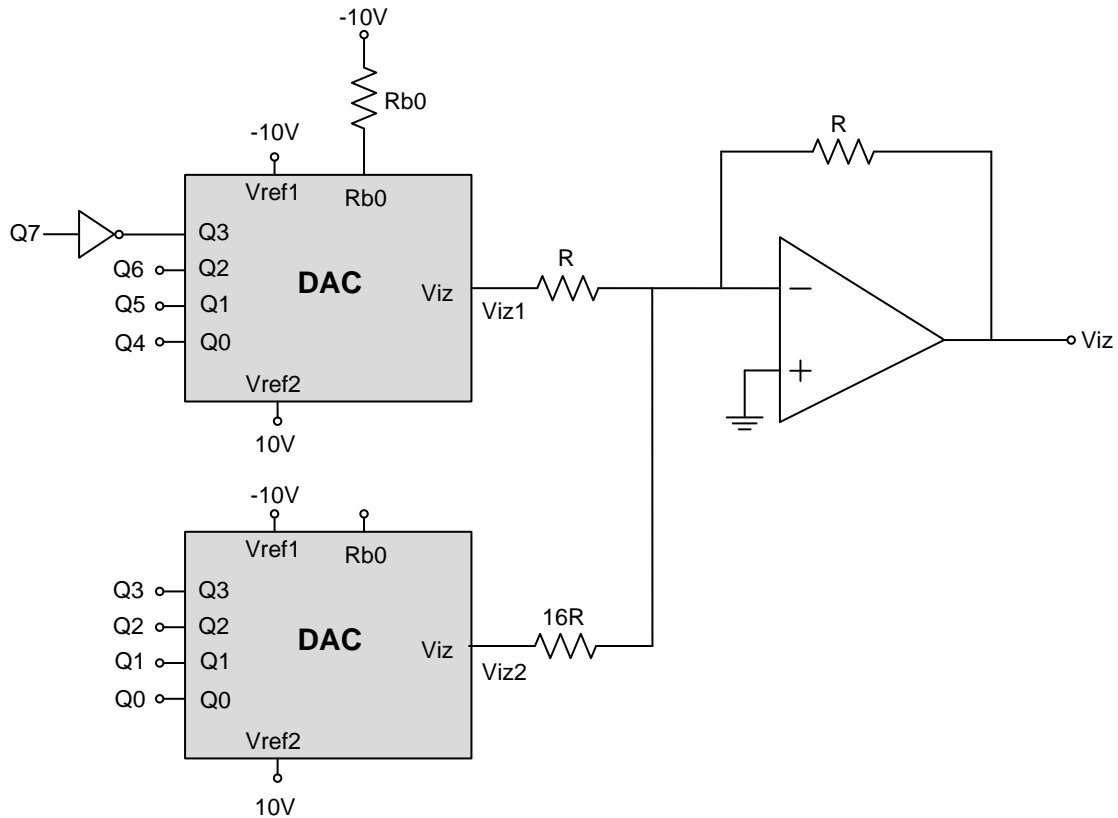
Kako je izlazni napon 12 bitnog konvertora invertovan u odnosu na izlazni napon 4-bitnih konvertora potrebno je izvršiti kompenzaciju promene znaka. Jedan od načina je dodavanje invertujućeg pojačavača sa jediničnim pojačanjem na izlaz 12-bitnog DA konvertora. Drugi način je prikazan na Slici 10.1.3. Naime napajanja 4-bitnih konvertora su invertovana tako da oni sad proizvode negativni analogni napon na izlazu pa je samim tim napon na izlazu 12-bitnog konvertora pozitivan.



Slika 10.1.3. Realizacija 12-bitnog unipolarnog DA konvertora

e) Binarni broj u drugom komplementu se vrlo lako prevodi u predstavu binarnog ofseta invertovanjem bita najveće težine. Konverzija označenog broja zadanog u binarnom ofsetu se realizuje dodavanjem otpornika R_{b0} kao što je prikazano u tački b). Kako je potrebno obezbediti da za vrednost ulaznog podatka 1000 0000 na izlazu bude generisano 0 V potrebno je dodati otpornik za binarni ofset samo na 4-bitni DA konvertor najveće težine. U tom slučaju je vrednost izlaznog napona data sa:

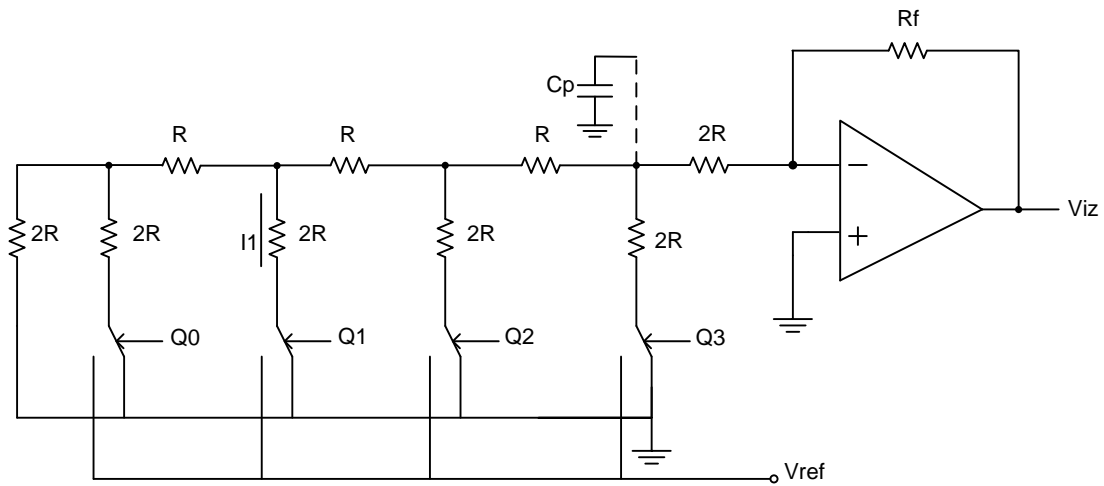
$$V_{iz} = -V_{iz1} - \frac{1}{16}V_{iz2} \quad (10.1.7)$$



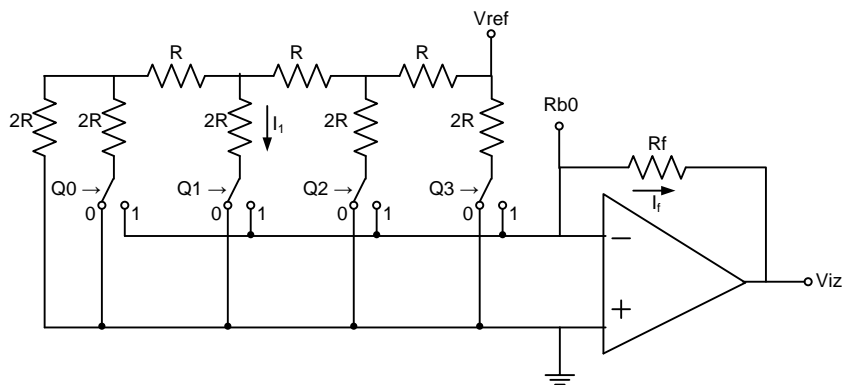
Slika 10.1.4. Realizacija 8-bitnog bipolarnog DA konvertora

Zadatak 10.2.

- a) Odrediti vrednosti svih otpornika i polaritet referentnog napona $|V_{ref1}| = 10V$ DA konvertora sa Slike 10.2.1. tako da bude zadovoljeno $V_{iz}(0000) = 0$ i $V_{iz}(1111) = 7.5V$. Poznato je $R_f = 12k\Omega$.
- b) Ako se konvertor sa Slike 10.2.1. poveže na izlaz brojača i ako prekidač kontrolisan signalom Q_I unosi kašnjenje $t_d = \frac{1}{2}T_{CLK}$ nacrtati dijagram zavisnosti izlaznog napona konvertora od vrednosti izlaza brojača ukoliko brojač broji sekvencu od 0000 do 1111. Period taktnih impulsa brojača je T_{CLK} . Da li je dijagram istog oblika ako brojač broji od 1111 do 0000?
- c) Ukoliko je na ulazu DA konvertora $Q_3Q_2Q_1Q_0 = 1010$ odrediti vrednost struje I_I .
- d) Ukoliko je ukupna parazitna kapacitivnost u čvoru 3 lestvičaste mreže C_P , odrediti oblik izlaznog napona konvertora pri promeni ulaza konvertora sa 0000 na 1000.
- e) Ponoviti prethodne tačke za konvertor sa Slike 10.2.2.



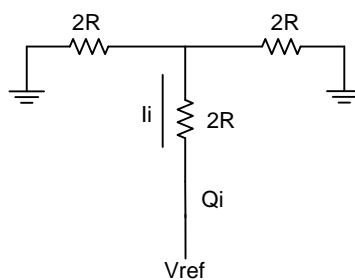
Slika 10.2.1. DA konvertor sa lestvičastom otpornom mrežom



Slika 10.2.2. DA konvertor sa kratkim vremenom postavljanja

REŠENJE:

a) Ekvivalentna otpornost koja se vidi iz svakog čvora lestvičaste mreže na sve tri strane je $2R$. U slučaju da je prekidač Q_i na V_{ref} dok su svi ostali prekidači na masi struja kroz i -tu granu se može naći posmatrajući ekvivalentnu šemu prikazanu na Slici 10.2.3.

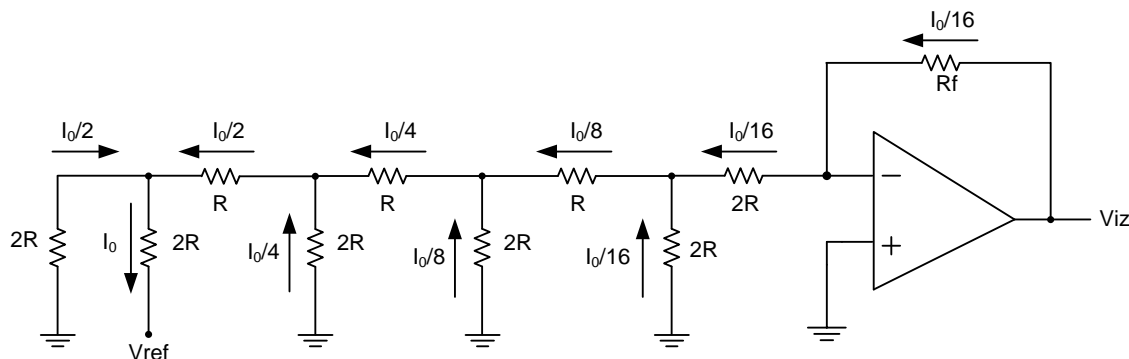


Slika 10.2.3. Ekvivalentna šema i -te grane konvertora u slučaju da su svi ostali prekidači na masi

Sa Slike 10.2.3. se jasno vidi da je u ovom slučaju struja kroz i -tu granu jednaka:

$$I_i = -\frac{V_{ref}}{3R} \quad (10.2.1.)$$

Deo struje koja protiče kroz prekidač prolazi kroz izlazni otpornik R_f stvarajući odgovarajući napon na izlazu. Koji deo struje prekidača će dospeti do izlaza zavisi od položaja prekidača u okviru lestvičaste mreže (bitske težine). Na Slici 10.2.4. je prikazano deljenje struje prekidača Q_0 do izlaza konvertora. Zbog osobina lestvičaste mreže da se iz svakog čvora vidi ista otpornost struja se u svakom čvoru deli na dva jednaka dela.



Slika 10.2.4. Doprinos struje I_0 izlaznoj struji DA konvertora

Doprinosi izlaznoj struji u slučaju kada je uključen samo i -ti prekidač su:

$$I_{f0} = \frac{I_0}{16}, I_{f1} = \frac{I_1}{8}, I_{f2} = \frac{I_2}{4}, I_{f3} = \frac{I_3}{2} \quad (10.2.2.)$$

Metodom superpozicije dolazi se do izraza za izlazni napon u slučaju kada su svi prekidači uključeni.

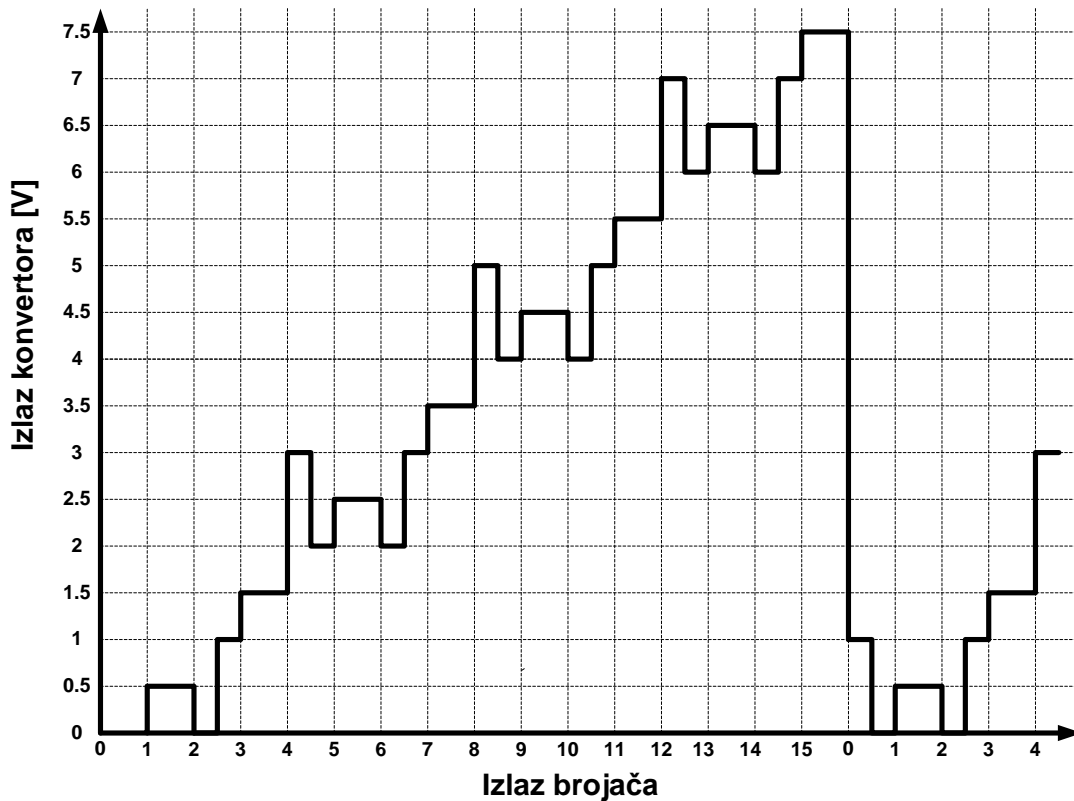
$$V_{iz}(1111) = R_f I_f = R_f \sum_{i=0}^3 I_{fi} = R_f I_0 \sum_{i=0}^3 \frac{1}{2^{i+1}} = R_f I_0 \frac{15}{16} \quad (10.2.3.)$$

Kako su struje koje protiču kroz prekidače u slučaju da je samo taj prekidač uključen jednake i iznose $I_0 = I_1 = I_2 = I_3 = -\frac{V_{ref}}{3R}$ to se zamenom ovog izraza u jednačinu 10.2.3. dobija:

$$V_{iz}(1111) = -\frac{5V_{ref}R_f}{16R} \quad (10.2.4.)$$

S obzirom da je po uslovu zadatka $V_{iz}(1111) = 7.5V$ može se zaključiti da je referentni napon negativnog znaka $V_{ref} = -10V$ i da je $\frac{R_f}{R} = 2.4 \Rightarrow R = 5k\Omega$.

b) Na Slici 10.2.5. je prikazan izlazni napon DA konvertora u zavisnosti od izlaza brojača. Kako prekidač kontrolisan bitom Q_1 brojača unosi kašnjenje na karakteristici prenosa se javljaju pozitivni i negativni gličevi. Na primer pri prelazu 0011 u 0100 na ulazu DA konvertora će se u prelaznom periodu pojaviti 0110 pošto prekidač Q_1 kasni sa isključivanjem što će prouzrokovati pozitivan glič prikazan na Slici 10.2.5. Gličevi se javljaju pri svakoj promeni vrednosti bita Q_1 . Gličevi neće biti istog oblika ukoliko brojač broji u nazad. U tom slučaju će se pri prelazu sa 0100 na 0011 pojaviti stanje 0101.



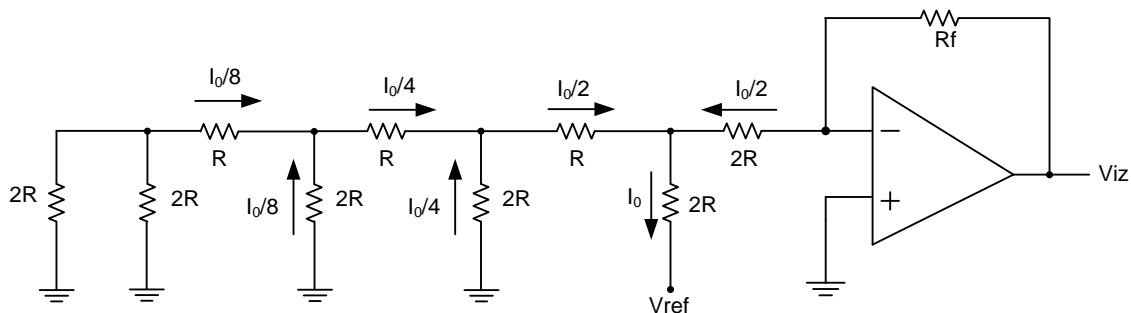
Slika 10.2.5. Izlaz DA konvertora u slučaju da prekidač kontrolisan bitom Q_1 unosi kašnjenje

c) Vrednost struje I_1 može se naći superpozicijom pomoću sledećeg izraza:

$$I_1(1010) = I_1(1000) + I_1(0010) \quad (10.2.5.)$$

Vrednost struje I_1 u slučaju da je uključen samo prekidač Q_1 izračunata je u tački a) tako da važi $I_1(0010) = I_0$. Vrednost struje I_1 u slučaju kada je uključen samo prekidač Q_3 može se naći pomoću Slike 10.2.6. odakle se vidi da je $I_1(1000) = -\frac{I_0}{8}$. Zamenom ovih vrednosti u jednačinu 10.2.5. dobija se konačni izraz za struju I_1 u slučaju kada je na ulazu DA konvertora 1010.

$$I_1(1010) = -\frac{I_0}{8} + I_0 = \frac{7}{8}I_0 = 0.583\text{mA}$$



Slika 10.2.6. Vrednost struje I_1 u slučaju da je uključen samo prekidač Q_3

d) Parazitne kapacitivnosti u čvorovima DA konvertora unose kašnjenje izlaza pri promeni ulaznih signala. Vrednost izlaznog napona direktno zavisi od promene napona u čvoru 3 lestvičaste mreže i data je izrazom:

$$v_{iz}(t) = -\frac{R_f}{2R} v_3(t) \quad (10.2.6.)$$

U slučaju da je ukupna parazitna kapacitivnost u čvoru 3 lestvičaste mreže C_p i da se ulaz menja DA konvertora menja sa 0000 na 1000 vrednost napona u čvoru 3 data je izrazom:

$$v_3(t) = V_3(\infty) + [V_3(0) - V_3(\infty)] \cdot e^{-\frac{t}{\tau}} \quad (10.2.7.)$$

Pri čemu je $V_3(0)$ vrednost napona u čvoru 3 kada je na ulazu konvertora 0000. U tom slučaju kroz lestvičastu mrežu ne protiče nikakva struja pa je ovaj napon jednak 0. $V_3(\infty)$ predstavlja vrednost napona u čvoru 3 kada je na ulazu 1000 u trenutku kada su završeni svi prelazni procesi. Prema tome dobija se da je $V_3(\infty) = \frac{V_{ref}}{3}$ (Slika 10.2.3.). Vremenska konstanta čvora 3 određena je ukupnom kapacitivnošću tog čvora i otpornošću koja se vidi iz njega.

$$\tau = R_3 C_3 \quad (10.2.8.)$$

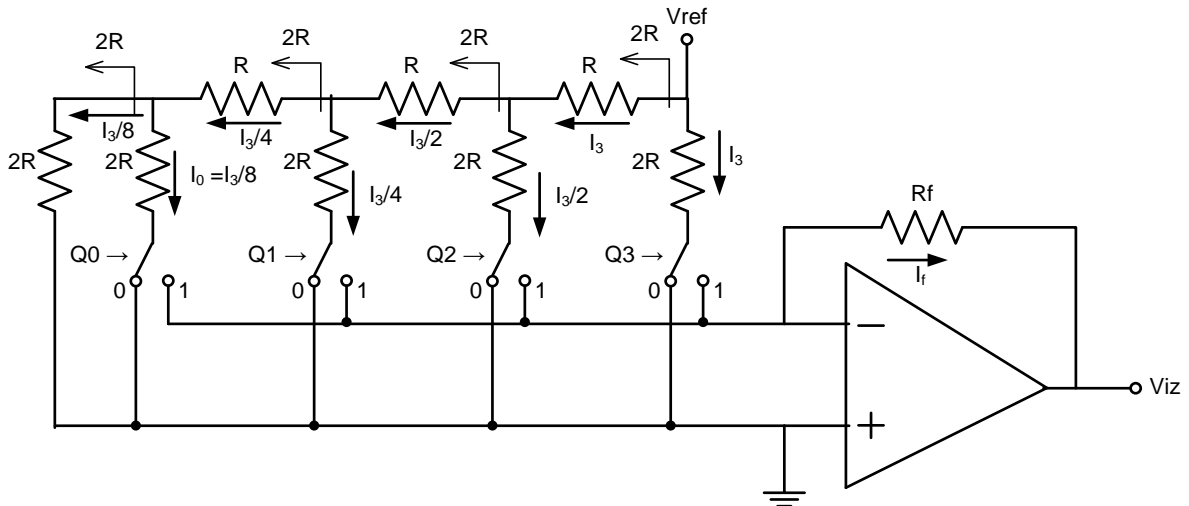
Po uslovu zadatka $C_3 = C_p$ dok se otpornost nalazi iz osobine lestvičaste mreže da se iz svakog njenog čvora u svakoj grani vidi otpornost $2R$. Odnosno važi $R_3 = 2R \parallel 2R \parallel 2R = \frac{2}{3} R$. Zamenom ovih vrednosti u izraz 10.2.8. a potom i u 10.2.7. dobija se izraz za napon $v_3(t)$.

$$v_3(t) = \frac{V_{ref}}{3} (1 - e^{-\frac{3t}{2RC_p}}) \quad (10.2.9.)$$

Na osnovu izraza 10.2.6. i 10.2.7. dobija se konačni izraz za vremenski oblik izlaznog napona:

$$v_{iz}(t) = -\frac{R_f}{6R} V_{ref} (1 - e^{-\frac{3t}{2RC_p}})$$

e) Kao što je pokazano u prethodnoj tački promene napona čvorova lestvičaste mreže dovode do pojave prelaznih procesa i kašnjenja izlaznog signala usled parazitnih kapacitivnosti čvorova. Konvertor sa Slike 10.2.2. predstavlja konvertor sa kratkim vremenom postavljanja kod koga su svi čvorovi lestvičaste mreže na konstantnom potencijalu nezavisno od vrednosti ulaznog digitalnog podataka.



Slika 10.2.7. Raspodela struja kod konvertora sa kratkim vremenom postavljanja

Struja koja protiče kroz granu 3 lestvičaste mreže iznosi $I_3 = \frac{V_{ref}}{2R}$. Ova struja se dalje deli kroz lestvičastu mrežu prema Slici 10.2.7. tako da se za struje kroz ostale grane dobija:

$$I_0 = \frac{I_1}{2} = \frac{I_2}{4} = \frac{I_3}{8} \quad (10.2.10.)$$

Struje kroz grane lestvičaste mreže su konstantne a prekidači samo određuju koje struje će proći kroz izlaznih otpornik R_f i generisati napon na izlazu. U slučaju da su svi prekidači uključeni važi:

$$V_{iz}(1111) = -R_f I_f(1111) = -R_f \sum_{i=0}^3 I_i = -R_f I_3 \sum_{i=0}^3 \frac{1}{2^i} = -R_f I_3 \frac{15}{8}$$

Zamenom izraza za I_3 dobija se vrednost izlaznog napona pune skale:

$$V_{iz}(1111) = -\frac{15V_{ref}}{16R} R_f = 7.5V \quad (10.2.11.)$$

Na osnovu izraza 10.2.11. se zaključuje da je referentni napon negativnog polariteta odnosno $V_{ref} = -10V$ i dobija se vrednost otpornika R lestvičaste mreže:

$$\frac{R_f}{R} = 0.8 \Rightarrow R = 15k$$

Dijagram izlaza DA konvertora u zavisnosti od ulaza brojača je identičan kao na Slici 10.2.5. iz tačke b).

Struja I_1 grane 1 ne zavisi od ulaza DA konvertora i uvek je jednaka:

$$I_1 = \frac{I_3}{4} = \frac{V_{ref}}{8R} = -83.33\mu A$$

Kako se potencijal čvora 3 ne menja u slučaju konvertora sa brzim vremenom postavljanja to izlazni napon neće zavisiti od parazitne kapacitivnosti čvora 3 i trenutno će se promeniti sa 0 na $V_{iz}(1000) = -\frac{V_{ref}}{2R} R_f = 4V$. U realnosti ova promena naravno neće biti trenutna pošto postoji parazitna kapacitivnost izlaznog čvora koja je ovom prilikom zanemarena.