

Kolokvijum traje 120 minuta. Dozvoljeno je korišćenje samo pribora za pisanje (hemijske ili grafitne olovke, penkale i sl. koji ne ostavljaju crveni trag) i neprogramabilnog kalkulatora. Nije dozvoljeno napuštanje sale tokom prvog sata. Napraviti razmak između tačaka a), b), c)...u zadatku i jasno označiti svaku tačku zadatka. Na naslovnoj strani vežbanke za zadatak koji nije rađen u odgovarajući kvadratić upisati X.

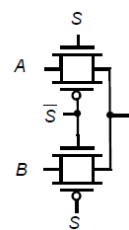
### 1. [24 poena] teorija

a) [8] Definisati faktor grananja na izlazu logičkog kola i objasniti šta bi se desilo ukoliko se prekorači. Odrediti margine smetnji i faktor grananja na izlazu NI kola iz 74LS familije čije specifikacije su date u tabeli 1.

b) [8] Složena kombinaciona mreža je relizovana korišćenjem NI kola iz 74LS familije čije specifikacije su date u tabeli 1, pri čemu nije iskorišćen po jedan ulaz 4 različita NI kola. Šta je potrebno uraditi sa neiskorišćenim ulazima tih NI kola da bi se obezbedio ispravan rad cele mreže? Nacrtati taj deo šeme i odrediti vrednosti elemenata koji su korišćeni. Smatrati da napon napajanja ima tipičnu vrednost za 74LS familiju logičkih kola.

		74LS00
LOW-level input voltage [V]	$V_{ILmax}$	0.8
LOW-level output voltage [V]	$V_{OLmax}$	0.5
HIGH-level input voltage [V]	$V_{IHmin}$	2.0
HIGH-level output voltage [V]	$V_{OHmin}$	2.7
LOW-level input current [ $\mu$ A]	$I_{ILmax}$	-400
LOW-level output current [mA]	$I_{OLmax}$	8
HIGH-level input current [ $\mu$ A]	$I_{IHmax}$	20
HIGH-level output current [mA]	$I_{OHmax}$	-0.4

Tabela 1.



Slika 1.c.

c) [8] Šta predstavlja kolo prikazano na slici 1.c)? Koja vrsta prekidača je korišćena u tom kolu i koje su njegove prednosti u odnosu na nMOS tranzistor kao prekidač?

### 2. [10 poena]

a) [3] Označeni broj  $-14.625_{10}$  predstaviti u drugom komplementu sa minimalnim potrebnim brojem bita.

b) [3] Nad označenim binarnim brojevima  $A = 011011$  i  $B = 101011$  izvršiti operaciju oduzimanja:  $A - B$ , ako je za smeštanje rezultata na raspolaganju 6 bita. Označiti sve bite pozajmice i odrediti da li je prilikom računanja došlo do prekoračenja.

c) [4] Izvršiti množenje označenih brojeva  $10.0101_2$  i  $100.01_2$  ako je za smeštanje rezultata predviđeno 10 bita.

### 3. [25 poena]

Potrebno je izvršiti sintezu mreže koja konvertuje broj u termometarskom kodu  $T (T_3T_2T_1T_0)$  u broj u prirodnom binarnom kodu  $B (B_2B_1B_0)$ . Termometarski kod je dobio ime po tome što liči na termometar. Validni kodovi su samo oni koji predstavljaju niz jedinica počev od  $T_0$ , pri čemu je vrednost broja određena brojem jedinica u zapisu (0111 je validan kod, 1011 nije validan kod). Smatrati da se na ulazu mreže ne mogu pojaviti nevalidni kodovi.

a) [6] Odrediti logičke funkcije za izlaz u zavisnosti od ulaza  $T_3T_2T_1T_0$ . Težiti da broj logičkih operacija bude minimalan.

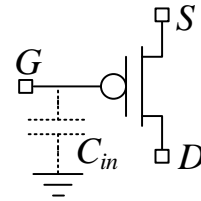
b) [4] Realizovati funkciju za izlazni bit najmanje težine kao jednostepeno statičko CMOS logičko kolo. Eventualne invertovane vrednosti signala realizovati kao poseban stepen.

c) [2] Realizovati funkciju za izlazni bit najmanje težine zamenom standardnih CMOS kola iz tačke b), kolima sa otvorenim drejnom i potrebnim *pull-up* otpornicima.

d) [5] Odrediti prelaz na ulazu pri kome se dobija najmanje kašnjenje izlaznog signala  $B_0$  u kolu iz tačke c) pri prelasku  $B_0$  sa logičke nule na logičku jedinicu i pri prelasku sa logičke jedinice na logičku nulu. Skicirati sve relevantne signale (nema potrebe računati izraze i tačne vrednosti!).

e) [8] Izvesti izraz za i izračunati energiju koja se crpi iz baterije za napajanje kola iz tačke c), pri prelazima iz tačke d). Izlaz  $B_0$  je opterećen kapacitivnim opterećenjem od  $C_{out} = 10$  pF.

Otpornosti svih NMOS tranzistora su jednake i iznose  $R_{NMOS} = 300 \Omega$ , a otpornosti svih PMOS tranzistora su  $R_{PMOS} = 500 \Omega$ . Napon napajanja je  $V_{DD} = 2,5$  V. Ulazna kapacitivnost svih tranzistora je  $C_{in} = 0,2$  pF (slika 3.1).



Slika 3.1 – Prikaz ekvivalentne ulazne kapacitivnosti tranzistora

#### 4. [25 poena]

a) [8] Korišćenjem što je moguće manjeg broja osnovnih logičkih kola, projektovati kombinacionu mrežu  $DEC\_SAT$ , koja na ulazu ima trobitni neoznačeni broj, a na izlazu ulazni broj umanjen za 1, i to ako je kontrolni signal  $D$  na logičkoj jedinici. Ako je signal  $D$  na logičkoj nuli, na izlaz se propušta neizmenjen broj sa ulaza. Ukoliko je rezultat oduzimanja manji od 0, izlaz se postavlja na vrednost 0. Logičke funkcije realizovati u formi proizvoda logičkih suma.

b) [7] Ispitati da li se u kolima iz tačke a) mogu desiti statički hazardi i pri kojim prelazima.

c) [10] Korišćenjem isključivo potrebnog broja blokova iz tačke a), realizovati mrežu koja od trobitnog broja  $A$  ( $A_2A_1A_0$ ) oduzima trobitni broj  $B$  ( $B_2B_1B_0$ ). Smatrati da je  $A \geq B$ .

#### 5. [16 poena]

a) [6] Korišćenjem isključivo potrebnog broja multipleksera 2 u 1, realizovati kombinacionu mrežu za kružni pomeraj četvorobitnog podatka  $A$  ( $A_3A_2A_1A_0$ ) za  $B$  ( $B_1B_0$ ) mesta ulevo. Primer: 1101 za 2 mesta – 0111.

b) [10] Realizovati kombinacionu mrežu koja generiše minimum i maksimum dva četvorobitna broja. Korišćenjem projektovanih blokova, realizovati kombinacionu mrežu koja sortira niz četvorobitnih brojeva ( $A[3:0]$ ,  $B[3:0]$ ,  $C[3:0]$ ,  $D[3:0]$ ) u rastućem poretku. U ovoj tački nisu na raspolaganju osnovna logička kola.