

Kolokvijum traje 150 minuta. Dozvoljeno je korišćenje samo pribora za pisanje (hemijske ili grafitne olovke, penkale i sl. koji ne ostavljaju crveni trag) i neprogramabilnog kalkulatora. Nije dozvoljeno napuštanje sale tokom prvog sata. Napraviti razmak između tačaka a), b), c)...u zadatku i jasno označiti svaku tačku zadatka. Na naslovnoj strani vežbanke za zadatak koji nije rađen u odgovarajući kvadratić upisati X.

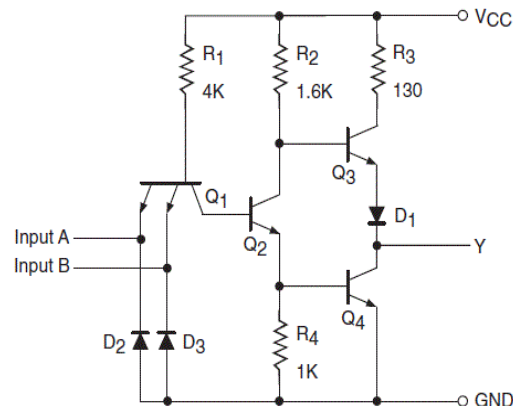
1. [24 poena] teorija

a) [6] Izlazni signal dvoulaznog NILI kola potrebno je dovesti na po jedan ulaz 7 dvoulaznih NILI kola. Ako su na raspolaganju samo NILI kola čiji je $fanout = 5$, predložiti šemu kojom se to može ostvariti tako da kašnjenje izlaznih signala cele kombinacione mreže bude približno jednako. Smatrati da svaki ulaz narednog kola povlači istu struju sa izlaza prethodnog kola.

b) [6] Kojoj familiji pripada logičko kolo prikazano na slici 1.1 i koja je njegova logička funkcija? Koja je uloga tranzistora Q_1 u tom kolu? Bez ulaženja u detaljnu analizu, izračunati tipične vrednosti logičke nule i logičke jedinice za ovo kolo.

c) [6] Navesti koje su najvažnije komponente dinamičke disipacije CMOS invertora, a zatim ukratko objasniti jednu od njih.

d) [6] Na slici 1.2 je prikazan simbol komponente MUX $4 \times 2/1$. Napisati tablicu istinitosti za ovu komponentu. Kada biste imali takav čip na laboratorijskoj vežbi, kako biste odredili pin na tom čipu na koji treba da dovedete selekcionu ulazni signal (ilustrovati slikom)?



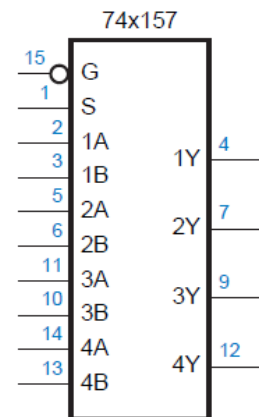
Slika 1.1

2. [10 poena]

a) [3] Označeni broj -23.5625_{10} predstaviti u drugom komplementu pomoću minimalnog potrebnog broja bita.

b) [3] Nad označenim binarnim brojevima $A = 001011$ i $B = 101011$ izvršiti sledeće operacije: $A+B$ i $A-B$, ako je za smeštanje rezultata na raspolaganju 6 bita. Označiti sve bite prenosa/pozajmice i odrediti da li je prilikom računanja došlo do prekoračenja.

c) [4] Izvršiti množenje označenih brojeva 10.0101_2 i 110.01_2 ako je za smeštanje rezultata predviđeno 10 bita.



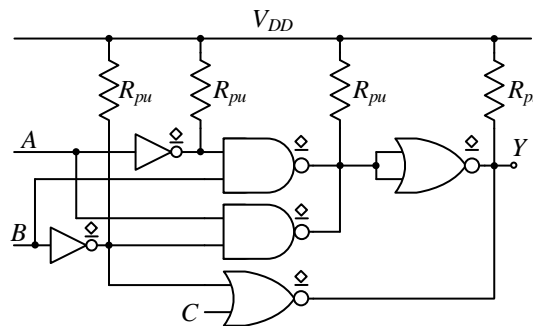
Slika 1.2

3. [31 poen]

a) [5] U kolu sa slike 3.1 korišćena su logička kola sa otvorenim drejnom. Odrediti i algebarski minimizovati logičku funkciju na izlazu Y.

b) [5] Nacrtati električnu šemu jednostepenog statičkog CMOS logičkog kola koje realizuje minimizovanu logičku funkciju Y. Eventualne komplementarne vrednosti signala generisati na odgovarajući način kao poseban stepen.

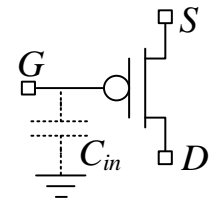
c) [10] Izvesti izraz za i izračunati kašnjenje logičke nule i kašnjenje logičke jedinice kola iz tačke b) za slučaj kada se menja ulaz A, a ostali ulazi su: $B = "1"$ i $C = "0"$.



Slika 3.1 – Kolo uz zadatak 3.a)

d) [11] Sve tranzistore iz *power-up* mreže izlaznog stepena kola iz tačke b) zameniti jednim *pull-up* otpornikom. Izvesti izraz za i izračunati srednju snagu koju izlazni stepen crpi iz baterije za napajanje ako su ulazi $A = "0"$ i $C = "0"$, a na ulaz B se dovodi periodična povorka impulsa učestanosti 10 MHz i faktora ispunjenosti 50% (trajanje napona logičke nule je jednako trajanju napona logičke jedinice).

Otpornosti svih NMOS tranzistora su jednake i iznose $R_{NMOS} = 100 \Omega$, a otpornosti svih PMOS tranzistora su $R_{PMOS} = 300 \Omega$. Napon napajanja je $V_{DD} = 2,5 \text{ V}$. Izlaz Y je opterećen kapacitivnim opterećenjem od $C_{out} = 10 \text{ pF}$. Ulazna kapacitivnost svih tranzistora je $C_{in} = 0,2 \text{ pF}$ (slika 3.2).



Slika 3.2 – Prikaz ekvivalentne ulazne kapacitivnosti tranzistora

4. [20 poena]

a) [10] Projektovati koder prioriteta 4 u 2, koji na ulazu ima 4-bitni podatak $I[3:0] = I_3I_2I_1I_0$, a na izlazu generiše dvobitni podatak $A[1:0] = A_1A_0$. Dodatno, kombinaciona mreža treba da generiše signal *IDLE* koji je na logičkoj jedinici ako ni jedan bit sa ulaza nije aktivan. Težiti da broj upotrebljenih logičkih kola bude minimalan. Nacrtati šemu.

b) [2] Ispitati da li u mreži iz tačke a) postoji mogućnost za pojavu statičkih hazarda. Obrazložiti.

c) [5] Realizovati mrežu iz tačke a) korišćenjem što manjeg broja dvoulaznih NILI logičkih kola. Nacrtati šemu.

d) [3] Realizovati logičku funkciju za izlaz A_0 pomoću lukap tabele (*look-up table*).

5. [15 poena]

Ako su B_0, B_1, B_2 i B_3 4-bitni neoznačeni binarni brojevi, projektovati kombinacionu mrežu koja na izlazu generiše dve minimalne vrednosti sa ulaza. Na primer, ako su ulazi $B_0 = 2, B_1 = 12, B_2 = 5$ i $B_3 = 7$, izlazi su $Min = 2$ i $Submin = 5$. U ovom zadatku nije dozvoljeno korišćenje osnovnih logičkih kola.