

Kolokvijum traje 2.5 sata. Dozvoljeno je korišćenje samo pribora za pisanje i neprogramabilnog kalkulatora. Nije dozvoljeno napuštanje sale tokom prvog sata. Napraviti razmak između tačaka a), b), c)...u zadatku i jasno označiti svaku tačku zadatka. Na naslovnoj strani vežbanke za zadatak koji nije rađen u odgovarajući kvadratić upisati X.

1. [24 poena] teorija

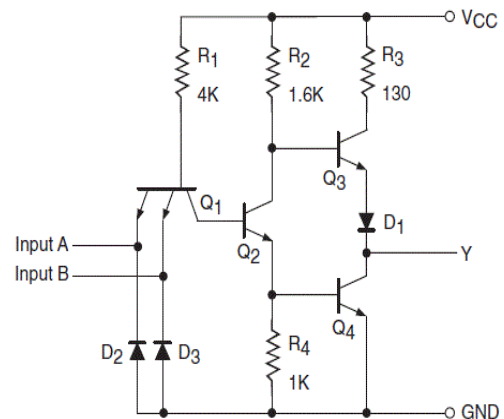
a) [6] U tabeli su prikazane statičke karakteristike NI logičkog kola iz 74HC familije. Odrediti margine šuma i maksimalni *fanout* ovog logičkog kola ako se na njegov izlaz vežu ista takva kola.

Sym.	Parameter	Test Conditions ⁽¹⁾	Min.	Typ. ⁽²⁾	Max.	Unit	
V_{IH}	Input HIGH level	Guaranteed logic HIGH level	3.15	—	—	V	
V_{IL}	Input LOW level	Guaranteed logic LOW level	—	—	1.35	V	
I_{IH}	Input HIGH current	$V_{CC} = \text{Max.}, V_I = V_{CC}$	—	—	1	μA	
I_{IL}	Input LOW current	$V_{CC} = \text{Max.}, V_I = 0 \text{ V}$	—	—	-1	μA	
V_{IK}	Clamp diode voltage	$V_{CC} = \text{Min.}, I_N = -18 \text{ mA}$	—	-0.7	-1.2	V	
I_{IOS}	Short-circuit current	$V_{CC} = \text{Max.}, V_O = \text{GND}$	—	—	-35	mA	
V_{OH}	Output HIGH voltage	$V_{CC} = \text{Min.}, V_{IN} = V_{IL}$	$I_{OH} = -20 \mu\text{A}$	4.4	4.499	—	V
			$I_{OH} = -4 \text{ mA}$	3.84	4.3	—	V
V_{OL}	Output LOW voltage	$V_{CC} = \text{Min.}, V_{IN} = V_{IH}$	$I_{OL} = 20 \mu\text{A}$	—	.001	0.1	V
			$I_{OL} = 4 \text{ mA}$		0.17	0.33	

b) [6] Kojoj familiji pripada logičko kolo prikazano na slici 1. i koja je njegova logička funkcija? Koja je uloga dioda D_2 i D_3 u tom kolu? Bez ulaženja u detaljnu analizu, izračunati tipične vrednosti logičke nule i logičke jedinice za ovo kolo.

c) [6] Ako modifikujemo šemu kola prikazanog na slici 1. tako što uklonimo granu sa R_3 , Q_3 i D_1 , šta ćemo dobiti? Nacrtati simbol tog kola, a zatim navesti jednu njegovu primenu.

d) [6] Ako pretpostavimo da su za realizaciju digitalnog sistema u vašem mobilnom telefonu korišćena CMOS logička kola, zbog čega se prazni baterija telefona kada ga ne koristite? Ukratko objasniti koje struje dovode do toga.



Slika 1

2. [12 poena]

a) [2] Neoznačeni broj 25.3125_{10} predstaviti u drugom komplementu sa proizvoljnim brojem bita.

b) [3] Za brojeve $A = -32_{10}$ i $B = 8_{10}$ koje je potrebno predstaviti kao označene binarne brojeve u drugom komplementu odrediti minimalne moguće brojeve bita $nbitA_{min}$ i $nbitB_{min}$ dovoljne za predstavu ovih brojeva, a zatim predstaviti broj A na $nbitA_{min}$ i broj B na $nbitB_{min}$ bita.

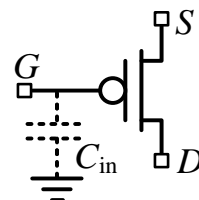
c) [3] Nad binarnim brojevima iz tačke b) izvršiti sledeće operacije: $A+B$ i $A-B$ ako je za smeštanje rezultata na raspolaganju $nbitA_{min}$ bita. Označiti sve bite prenosa i odrediti da li je prilikom računanja došlo do prekoračenja.

d) [4] Izvršiti množenje označenih brojeva 11.111_2 i 10.101_2 ako je za smeštanje rezultata na raspolaganju 9 bita.

3. [34 poena]

Potrebno je izvršiti sintezu mreže *BIN2GREY* koja konvertuje neoznačeni trobitni broj $A_2A_1A_0$ u prirodnom binarnom kodu u broj u Grejovom binarnom kodu $G_2G_1G_0$, na nekoliko različitih načina.

Otpornosti svih NMOS tranzistora su jednake i iznose $R_{NMOS} = 100 \Omega$, a otpornosti svih PMOS tranzistora su $R_{PMOS} = 200 \Omega$. Napon napajanja je $V_{DD} = 2,5 \text{ V}$. Svi izlazi G_2 , G_1 i G_0 su opterećeni kapacitivnim opterećenjem od $C_{out} = 12,5 \text{ pF}$. Ulazna kapacitivnost svih tranzistora je $C_{in} = 0,2 \text{ pF}$ (slika X).



Slika X – Prikaz ekvivalentne ulazne kapacitivnosti tranzistora

- [5] Algebarskom minimizacijom odrediti logičke funkcije izlaza konvertora iz prirodnog u Grejov binarni kod.
- [5] Nacrtati električnu šemu jednostepenog statičkog CMOS logičkog kola koje realizuje logičku funkciju za izlaz G_0 . Eventualne komplementarne vrednosti signala generisati na odgovarajući način kao poseban stepen.
- [10] Ako se umesto cele PMOS mreže izlaznog stepena kola iz tačke b) stavi jedan *pull-up* otpornik otpornosti $R_{pu} = 800 \Omega$, odrediti minimalni napon logičke nule koji se može pojaviti na izlazu tako napravljenog logičkog kola. Za tako napravljeno logičko kolo, naći izraz za struju kroz bateriju za napajanje u slučajevima kada se izlaz menja sa logičke nule na logičku jedinicu i kada se izlaz menja sa logičke jedinice na logičku nulu. Izračunati ukupnu snagu koja se crpi iz baterije za napajanje ako su ulazi A_2 i A_1 fiksirani na napon logičke nule, a na ulaz A_0 se dovodi periodična povorka impulsa učestanosti 10 MHz i faktora ispunjenosti 50% (trajanje napona logičke nule je jednako trajanju napona logičke jedinice).
- [6] Nacrtati električnu šemu jednostepenog statičkog CMOS dvoulaznog NI logičkog kola, a zatim realizovati logičku funkciju G_0 isključivo korišćenjem dvoulaznih NI logičkih kola.
- [8] Izračunati kašnjenje logičke nule t_{pHL} realizacije iz tačke d) za proizvoljni prelaz na ulazu. Kašnjenje računati kao zbir pojedinačnih kašnjenja logičkih kola na putanji od ulaza do izlaza.

4. [15 poena]

- [9] Projektovati kombinacionu mrežu koja 4-bitni označeni broj $A[3:0] = A_3A_2A_1A_0$ predstavljen u drugom komplementu konvertuje u 4-bitni broj $B[3:0] = B_3B_2B_1B_0$ predstavljen u kodu znak i apsolutna vrednost. Na raspolaganju su samo osnovna logička kola. Težiti da broj upotrebljenih kola bude minimalan. Nacrtati šemu. Smatrati da se na ulazu ne mogu pojaviti nevalidne vrednosti.
- [6] Ispitati mogućnost pojave statičkih hazarda pri realizaciji funkcija iz tačke a). Kašnjenja svih logičkih kola su jednaka.

5. [15 poena]

Ako su A , B i C 4-bitni označeni binarni brojevi predstavljeni u drugom komplementu, projektovati kombinacionu mrežu koja na izlazu generiše 5-bitni označeni binarni broj Y , tako da važi $Y = \min(2|A-B|, B/2, C)$. U ovom zadatku nije dozvoljeno korišćenje osnovnih logičkih kola, osim eventualno invertora.