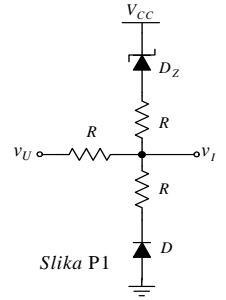
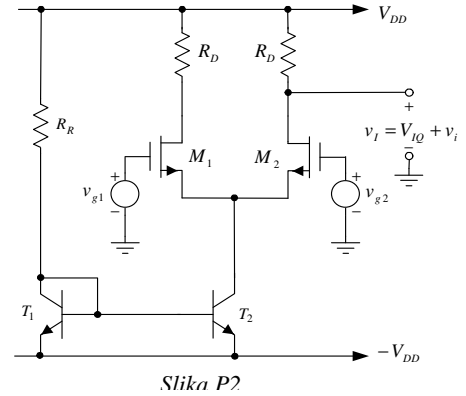


Ispit traje 3 sata. Studenti koji su položili kolokvijum rade zadatke 3, 4 i 5 u trajanju od 2 sata. Na ispitu je dozvoljeno korišćenje samo pribora za pisanje i neprogramabilnog kalkulatora. Nije dozvoljeno napuštanje ispita tokom prvog sata. Nije dozvoljeno iznošenje zadatka do kraja ispita. Svaki zadatak početi na novoj strani. Napraviti razmak između tačaka i jasno označiti svaku tačku zadatka.

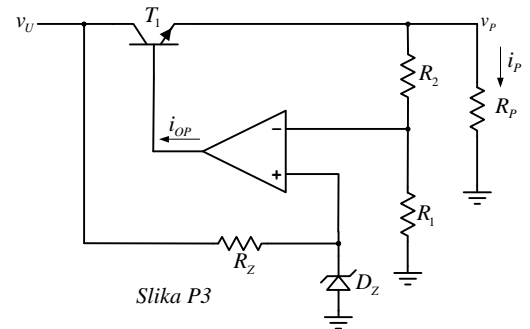
- 1.
- a) (7 poena) Nacrtaťi uzdužni presek PN spoja u otvorenom kolu i odgovarajućim grafičkim simbolima predstaviti vezane jone i slobodne nosioce naelektrisanja. Ispod ovog crteža pomoću dijagrama, jedan ispod drugog, predstaviti raspodelu gustine vezanog naelektrisanja q u oblasti prostornog tovara, raspodelu potencijala v duž PN spoja i raspodelu jačine električnog polja k . Opisati mehanizam uspostavljanja ravnotežnog stanja kod PN spoja u otvorenom kolu.
- b) (13 poena) Odrediti i grafički predstaviti zavisnost izlaznog napona od ulaznog napona $v_I = f(v_U)$ kola sa slike P1. Ulazni napon se nalazi u opsegu $-10 \text{ V} \leq v_U \leq 10 \text{ V}$. Poznato je: $V_D=0 \text{ V}$, $V_Z=3 \text{ V}$, $V_{CC}=12 \text{ V}$.



- 2.
- Na slici P2 prikazan je diferencijalni pojačavač sa NMOS i bipolarnim tranzistorima.
- a) (6 poena) Odrediti vrednost otpornosti R_R tako da vrednost izlaznog napona u mirnoj radnoj tački iznosi $V_{IQ}=5 \text{ V}$.
- b) (6 poena) Predstaviti pojačavač ekvivalentnom polovinom kola za male signale pri pobudi signalom srednje vrednosti (zajedničkim signalom) i izvesti izraz za pojačanje signala srednje vrednosti ($A_s=v_I/v_s$ ($v_s=v_{g1}=v_{g2}$)).
- d) (4 poena) Za pojačavač sa sl.P2 izračunati vrednosti pojačanja signala srednje vrednosti.
- e) (4 poena) Odrediti minimalnu vrednost signala srednje vrednosti za koju bipolarni tranzistori rade u aktivnom režimu.
- Poznato je: $V_{DD}=10 \text{ V}$, $\beta=\infty$, $V_{BE}=0.7 \text{ V}$, $V_{CES}=0.2 \text{ V}$, $r_{ce1}=\infty$, $r_{ce2}=50 \text{ k}\Omega$, $R_D=5 \text{ k}\Omega$, $V_P=3 \text{ V}$ i $k_n=2 \text{ mA/V}^2$, $r_{ds1,2}=\infty$.

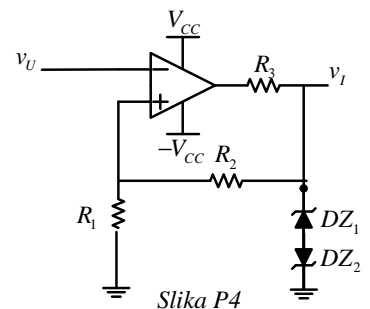


- 3.
- a) (6 poena) Nacrtaťi električnu šemu diferencijatora koji koristi jedan operacioni pojačavač. Ako se na ulaz ovog kola dovede signal $v_U=10 \cdot \sin 2t$ izvesti izraz za signal na izlazu. Operacioni pojačavač je idealan.
- b) (14 poena) Na slici P3 prikazano je kolo koje generiše konstantan napon v_P na potrošaču R_P kada se ulazni napon v_U i otpornost potrošača R_P menjaju u ograničenom opsegu. Poznato je $R_Z=1 \text{ k}\Omega$, $R_1=1 \text{ k}\Omega$, $R_2=2 \text{ k}\Omega$, $v_U=12 \text{ V}$, $V_Z=3 \text{ V}$, $i_{Z \text{ min}}=3 \text{ mA}$, $V_{BE}=0.7 \text{ V}$, $V_{CES}=0.2 \text{ V}$, $\beta=99$, $i_{OP \text{ max}}=2 \text{ mA}$. Struja kroz otpornike R_1 i R_2 može se zanemariti u odnosu na struju potrošača i_P .



- b1) Izračunati vrednost izlaznog napona v_P . Pretpostaviti da tranzistor radi u aktivnom režimu.
- b2) Izračunati minimalnu vrednost ulaznog napona v_U tako da kolo sa sl. P3 vrši zadatu funkciju.
- b3) Izračunati maksimalnu vrednost otpornosti otpornika R_Z tako da kolo sa sl. P3 vrši zadatu funkciju.
- b4) Izračunati maksimalno dozvoljenu vrednost struje potrošača i_P tako da kolo sa sl. P3 vrši zadatu funkciju.

- 4.
- a) (6 poena) Pomoću grafičkog simbola predstaviti dvoulazno isključivo (ekskluzivno) ILI i dvoulazno isključivo (ekskluzivno) NILI logičko kolo. Analitički i tabelarno predstaviti funkcije ovih logičkih kola.
- b) (14 poena) Za komparator sa pozitivnom povratnom spregom čija je šema data na slici P4 izračunati vrednosti pragova okidanja i grafički predstaviti karakteristiku prenosa $v_I=f(v_U)$. Na crtežu označiti vrednosti napona na ulazi i izlaz kola u karakterističnim tačkama.
- Poznato je: $R_1=10 \text{ k}\Omega$, $R_2=20 \text{ k}\Omega$, $R_3=1 \text{ k}\Omega$, $V_D=0.7 \text{ V}$, $V_Z=9.3 \text{ V}$, $V_{CC}=15 \text{ V}$. Smatrati da je operacioni pojačavač idealan.



- 5.
- a) (8 poena) Nacrtaťi šemu 4-bitnog pomeračkog registra sa serijskim ulazom i paralelnim izlazom. Kao memorijske elemente koristiti D flipflopove sa okidanjem na usponsku ivicu. Ako se na ulaz registra dovede povorka bita $D_3D_2D_1D_0=1100$ sinhronizovano sa taktnim signalom, pomoću talasnih oblika signala predstaviti izlaz registra tokom 4 taktne intervala.
- b) (12 poena) Projektovati kombinacionu mrežu koja ima ulaze za podatke D_1 i D_0 , kontrolne ulaze C_1 i C_0 i izlaz Y . Kontrolni ulazi određuju koji od ulaza za podatke se prosleđuje na izlaz mreže, na način prikazan u sledećoj tabeli:
- b1) Predstaviti rad kombinacione mreže pomoću kombinacione tablice.
- b2) Korišćenjem minimalnog broja osnovnih logičkih kola realizovati kombinacionu mrežu.

C1	C0	Y
0	0	0
0	1	D0
1	x	D1