

Elementi elektronike – OKTOBAR 2017 - REŠENJA

3.

a) Kolo se može pojednostaviti primenom Tevenenove teoreme na deo kola povezan na bazu tranzistora. Ekvivalentni Tevenenov generator ima parametre

$$V_T = v_B + \frac{V_{CC} - v_B}{R_1 + R_2} R_2,$$

$$R_T = R_1 \parallel R_2.$$

Uz pretpostavku da tranzistor radi u aktivnom režimu, može se pisati

$$I_C = \beta I_B,$$

$$I_E = (1 + \beta) I_B,$$

$$V_T - R_T I_B - V_{BE} - (1 + \beta) I_B R_3 = 0.$$

Na osnovu gornjih izraza dobija se tražena zavisnost struje diode D od napona v_B

$$i_D = I_C = \frac{\beta}{R_T + (1 + \beta) R_3} \left(v_B + \frac{V_{CC} - v_B}{R_1 + R_2} R_2 - V_{BE} \right).$$

b) Zamenom zadatih vrednosti $v_B = 0$ V i $i_D = 3$ mA u prethodni izraz za struju diode dobija se

$$R_3 = 90 \Omega.$$

4.

$$a) I_D = \frac{k_n}{2} (V_{GS} - V_P)^2 \wedge V_{GS} = \frac{R_{G1}}{R_{G1} + R_{G2}} 2V_{DD} - R_S I_D \wedge I_D = 2 \text{ mA} \Rightarrow R_{G2} = 22 \text{ k}\Omega \quad g_m = \sqrt{2k_n I_D} = 2 \text{ mS}$$

$$b) v_{gs} = -v_g \quad i_d = g_m v_{gs}$$

Za izlazni čvor (drejn) v_P se može pisati jednačina potencijala čvorova:

$$i_D + \frac{v_p - v_g}{r_i} + \frac{v_P}{R_D} = 0 \Rightarrow -g_m v_g + \frac{v_p - v_g}{r_i} + \frac{v_P}{R_D} = 0$$

$$A_V = \frac{v_p}{v_g} = \frac{\frac{g_m}{r_i} + \frac{1}{R_D}}{\frac{1}{r_i} + \frac{1}{R_D}} = 8.2$$

Ulagana otpornost se dobija iz jednačine potencijala čvorova za ulazni čvor (sors) v_g :

$$-g_m v_{gs} + \frac{v_g}{R_S} + \frac{v_g - v_p}{r_i} - i_g = 0 \Rightarrow g_m v_g + \frac{v_g}{R_S} + \frac{v_g - v_p}{r_i} - i_g = 0$$

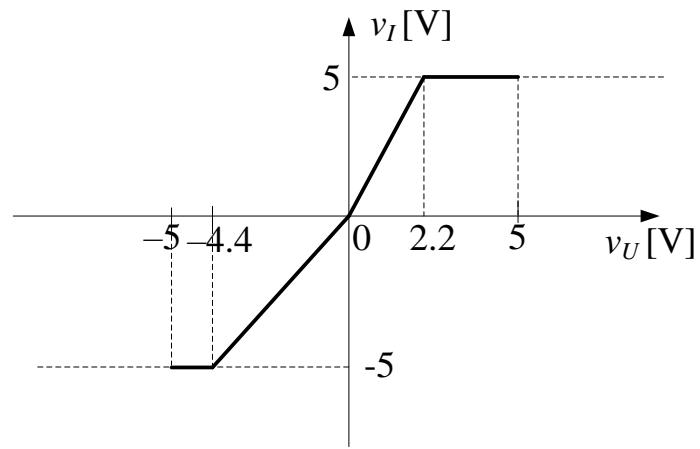
$$\Rightarrow i_g = g_m v_g + \frac{v_g}{R_S} + \frac{v_g - A_V v_g}{r_i} \Rightarrow R_U = \frac{1}{g_m + \frac{1}{R_S} + \frac{1 - A_V}{r_i}} = 543.48 \Omega$$

Izlazna otpornost se dobija direktno sa šeme za male signale i iznosi:

$$R_I = R_D \parallel r_i = 4 \text{ k}\Omega.$$

7.

$$v_I = \begin{cases} -(V_{CC} - V_D) & v_U \leq -(V_{CC} - V_D) \\ v_U & -(V_{CC} - V_D) < v_U \leq 0 \\ 2v_U & 0 \leq v_U < \frac{V_{CC} - V_D}{2} \\ V_{CC} - V_D & v_U \geq \frac{V_{CC} - V_D}{2} \end{cases} \quad \begin{array}{ll} \text{D1 on, D2 off; OP neg. zas.} \\ \text{D1 on, D2 off} \\ \text{D1 off, D2 on} \\ \text{D1 off, D2 on; OP poz. zas.} \end{array}$$

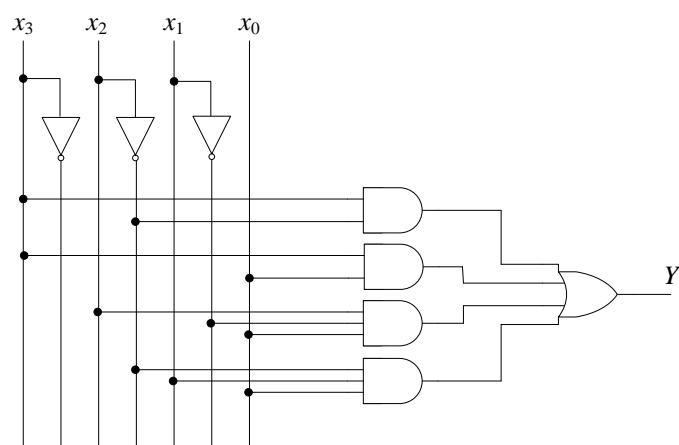
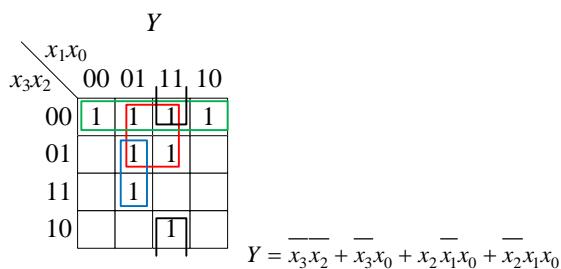


8.

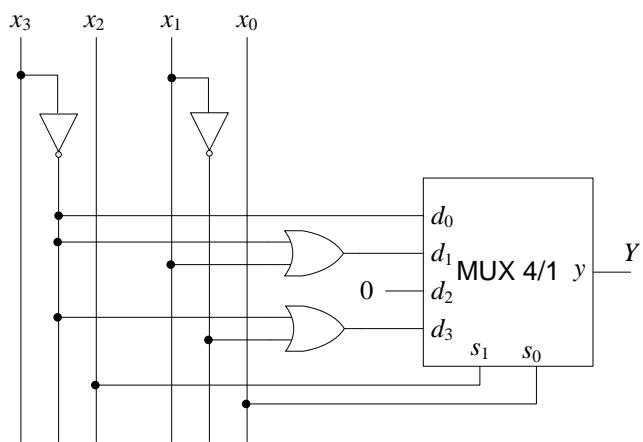
a)

x_3	x_2	x_1	x_0	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

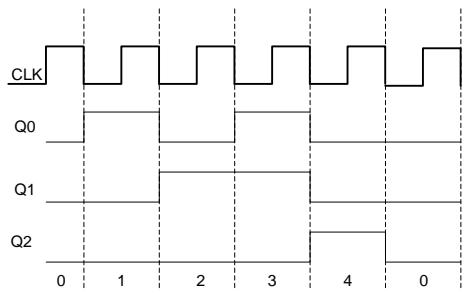
b)



c) kako bi bio potreban što manji broj dodatnih logičkih kola, na kontrolne ulaze multipleksera dovode se ulazni signali koji se u zapisu logičke funkcije pojavljuju najviše puta, u ovom slučaju x_2 i x_0 (po tri puta).



9.



Moduo brojanja brojača je 5.