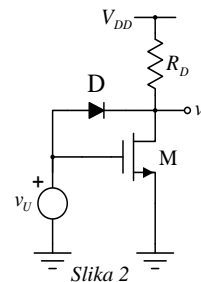


Ispit traje 3 sata. Studenti koji su položili kolokvijum rade zadatke 4-8 u trajanju od 2 sata. Na ispitu je dozvoljeno korišćenje samo pribora za pisanje i neprogramabilnog kalkulatora. Nije dozvoljeno napuštanje ispita tokom prvog sata. Nije dozvoljeno iznošenje zadatka do kraja ispita. Svaki zadatak početi na novoj strani. Napraviti razmak između tačaka i jasno označiti svaku tačku zadatka. Na naslovnoj strani vežbanke za zadatak koji nije raden u odgovarajući kvadratić upisati X. Ako je položen kolokvijum na naslovnoj strani u kvadratiće za zadatke 1-3 upisati KOLOKVIJUM. Za prolaz je potrebno 51 poen uz uslov da se na zadacima označenim sa * (teorija) dobije više od 10 poena, odnosno više od 6 poena za studente koji su položili kolokvijum.

1.* (11 poena)

- 4p Grafički i analitički predstaviti statičku strujno-naponsku karakteristiku diode koja se aproksimira izlomljeno linearnim modelom. Nacrtati ekvivalentno kolo (model) navedene diode.
- 4p Nacrtati električnu šemu polutalasnog (jednostranog) usmerača. Izvesti izraz za srednju vrednost napona na izlazu posmatranog usmerača ako se pretpostavi da je dioda idealna i da ima napon provođenja $V_D=0$.
- 3p Grafički predstaviti prenosnu strujno-naponsku karakteristiku P kanalnog MOSFET tranzistora (PMOS), navesti uslove za rad ovog tranzistora u oblasti zasićenja i napisati izraz za struju drejna kada tranzistor radi u oblasti zasićenja.



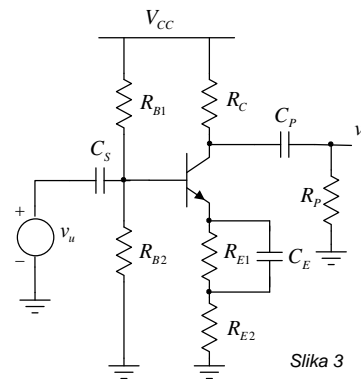
2. (14 poena)

Određiti i grafički predstaviti karakteristiku prenosa $v_I=f(v_U)$ kola sa slike 2. Poznato je: $V_{DD}=4\text{ V}$, $R_D=1.7\text{ k}\Omega$, $V_T=2\text{ V}$, $k_n=2\text{ mA/V}^2$, $V_D=0.7\text{ V}$, a ulazni napon se kreće u opsegu $0\text{ V} < v_U < V_{DD}$.

3. (15 poena)

Na slici 3 prikazan je pojačavač sa bipolarnim tranzistorom u konfiguraciji sa zajedničkim emitorom. Odrediti vrednost otpornosti R_{E1} tako da pojačavač ima naponsko pojačanje $A_v = -20$.

Poznato je: $R_{B1} = 50\text{ k}\Omega$, $R_{B2} = 50\text{ k}\Omega$, $R_{E2} = 100\Omega$, $\beta = 100$, $R_p = 5\text{ k}\Omega$, $R_C = 10\text{ k}\Omega$, $V_T = 25\text{ mV}$, $V_{CC} = 12\text{ V}$, $V_{BE} = 0.7\text{ V}$, $C_E \rightarrow \infty$, $C_S \rightarrow \infty$, $C_P \rightarrow \infty$.



(dovde 1 kolokvijum)

4.* (11 poena)

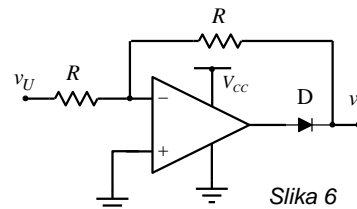
- 6p Nacrtati električnu šemu CMOS logičkog invertora. Grafički predstaviti karakteristiku prenosa ovog kola. Na crtežu označiti vrednosti napona u karakterističnim tačkama. Rečima navesti šta predstavljaju navedeni naponi. Korišćenjem oznaka sa ovog crteža napisati izraze za margine šuma.
- 5p Nacrtati električnu šemu trougla CMOS NILI kola. Navesti prednosti CMOS u odnosu na NMOS logička kola.

5.* (9 poena)

- 5p Pomoću blok šeme predstaviti operacioni pojačavač navodeći nazive osnovnih pojačavačkih stepena. Navesti osnovne karakteristike koje treba da ima diferencijalni pojačavački stepen (diferencijalni pojačavač).
- 4p Nacrtati ekvivalentno kolo realnog operacionog pojačavača. Izvesti izraz za naponsko pojačanje ovog pojačavača ako je na njegov izlaz povezan potrošač otpornosti R_p .

6. (14 poena)

Određiti i grafički predstaviti funkciju prenosa $v_I=f(v_U)$ kola sa slike 6. U ovom kolu se koristi idealni operacioni pojačavač koji se napaja iz izvora napajanja jednog polariteta. Poznato je: $V_{CC} = 5\text{ V}$, $R = 10\text{ k}\Omega$ i $V_D = 0.6\text{ V}$.



7. (12 poena)

Potrebno je projektovati kombinacionu mrežu na čiji ulaz se dovodi četvorobitni binarni broj cX , pri čemu je c jednobitni kontrolni signal a X trobitni binarni broj $x_2x_1x_0$, a na čijem se izlazu generiše četvorobitni binarni broj $Y(y_3y_2y_1y_0)$. Ako je $c = 0$, tada je $Y = X$, a ako je $c = 1$ tada je $Y = 8 - X$.

- 3p Popuniti kombinacionu tablicu za mrežu koja obavlja zadatu funkciju.
- 4p Realizovati kombinacionu mrežu korišćenjem osnovnih logičkih kola sa proizvoljnim brojem ulaza.
- 5p Realizovati kombinacionu mrežu korišćenjem samo dvoulaznih NI logičkih kola.

8. (14 poena)

Korišćenjem potrebnog broja ivičnih D flipflopova sa okidanjem na uzlaznu ivicu signala takta i asinhronim setom aktivnim na niskom nivou (D flipflop povezati da radi kao T flipflop), realizovati asinhroni brojač unazad sa sekvencom 7-6-5-4-3. Vremenskim dijagramom signala na izlazima svih flipflopova ilustrovati rad ovog brojača. Smatrati da je početno stanje brojača 7.