

Ispit traje 3 sata. Studenti koji su položili kolokvijum rade zadatke 5-8 u trajanju od 2 sata. Na ispitu je dozvoljeno korišćenje samo pribora za pisanje i neprogramabilnog kalkulatora. Nije dozvoljeno napaštanje ispita tokom prvog sata. Nije dozvoljeno iznošenje zadatka do kraja ispita. Svaki zadatak početi na novoj strani, napraviti razmak između tačaka u zadatku i jasno označiti svaku tačku zadatka. Na naslovnoj strani vežbanke za zadatak koji nije rađen u odgovarajući kvadratič upisati X. Ako je položen kolokvijum na naslovnoj strani u kvadratiće za zadatke 1-4 upisati Kolokvijum. Za prolaz je potrebno 51 poen uz uslov da se na zadacima označenim sa * (teorija) dobije 9 i više poena, odnosno 5 i više poena za studente koji su položili kolokvijum.

1. *(8 poena)

a) (6p) Nacrtati uzdužni presek *pn* spoja, izvršiti njegovu inverznu polarizaciju i pomoću odgovarajućih grafičkih simbola prikazati vezane jone i slobodne nosioce nanelektrisanja. Analitički i grafički predstaviti strujno-naponsku karakteristiku inverzno polarisanog *pn* spoja. Navesti nosioce struje kod inverzno polarisanog *pn* spoja.

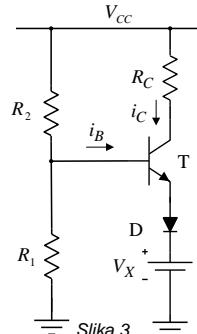
b) (2p) Napisati izraz za kapacitivnost inverzno polarisanog *pn* spoja i navesti značenje veličina u ovom izrazu.

2. *(8 poena)

a) (4 p) Izvršiti polarizaciju P kanalnog MOSFET tranzistora pomoću jedne baterije i četiri otpornika. Nacrtati električnu šemu kola.

b) (2 p) Napisati uslove za rad tranzistora u oblasti zasićenja.

c) (2 p) Izložiti postupak određivanja jednosmernih napona i struja u kolu.



Slika 3

3. (12 poena) U kolu sa slike 3 dioda je idealna i ima $V_D = 0.6 \text{ V}$. Poznato je $\beta=100$, $V_{BE}=V_{BES}=V_{BET}=0.7 \text{ V}$,

$V_{CES} = 0.2 \text{ V}$, $R_1 = 2 \text{ k}\Omega$, $R_2 = 1 \text{ k}\Omega$ i $R_C = 20 \Omega$. Napon baterije je $V_X = 2 \text{ V}$. Odrediti i nacrtati

karakteristike $i_B=f(V_{CC})$ i $i_C=f(V_{CC})$ ako se napon napajanja menja u granicama

$0 \leq V_{CC} \leq 12 \text{ V}$.

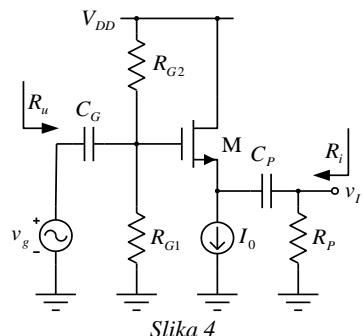
4. (12 poena) Na slici 4 prikazan je jednostepeni pojačavač sa MOSFET tranzistorom u konfiguraciji sa zajedničkim drejnom.

a) (3p) Odrediti napon sorsa u odsustvu malog pobudnog signala v_g .

b) (6p) Nacrtati ekvivalentnu šemu pojačavača za male signale i izvesti izraze za naponsko pojačanje i ulaznu i izlaznu otpornost ovog pojačavača.

c) (3p) Izračunati vrednosti parametara pojačavača iz tačke (b).

Poznato je: $V_{DD} = 12 \text{ V}$, $R_{G1} = 80 \text{ k}\Omega$, $R_{G2} = 40 \text{ k}\Omega$, $R_P = 4 \text{ k}\Omega$, $V_t = 1 \text{ V}$, $k_n = 10 \text{ mA/V}^2$, $I_0 = 10 \text{ mA}$, $C_G = C_P = \infty$.



Slika 4

5. *(14 poena)

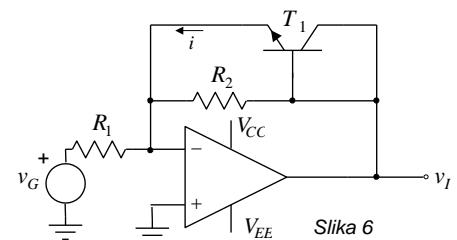
a) (4 p) Pokazati kako se od JK flipflop sa okidanjem na silaznu ivicu dolazi do T flipflop. Rad T flipflop predstaviti pomoću funkcionalne tablice.

b) (5 p) Na raspolaganju su T flipflopovi sa okidanjem na silaznu ivicu i ulazom za reset aktivnim na niskom nivou. Korišćenjem navedenih flipflopova realizovati asinhroni brojač koji broji unapred i ima osnovu brojanja 5.

c) (5 p) Na raspolaganju su T flipflopovi sa okidanjem na silaznu ivicu i ulazom za reset aktivnim na niskom nivou. Korišćenjem navedenih flipflopova realizovati asinhroni brojač koji broji unazad i ima osnovu brojanja 5.

6. (15 poena)

Odrediti i nacrtati karakteristike prenosa $v_I = f(v_G)$ i $i = f(v_G)$ kola sa slike 6 ako se ulazni napon v_G menja u granicama $-3\text{V} \leq v_G \leq 3\text{V}$. Smatrati da je operacioni pojačavač idealan i da se napaja iz dve baterije za napajanje $V_{CC} = -V_{EE} = 12 \text{ V}$. Parametri bipolarnog tranzistora su: $V_{BE}=V_{BET}=0.7 \text{ V}$ i $\beta \rightarrow \infty$. Poznato je $R_1 = 1 \text{ k}\Omega$ i $R_2 = 5 \text{ k}\Omega$.



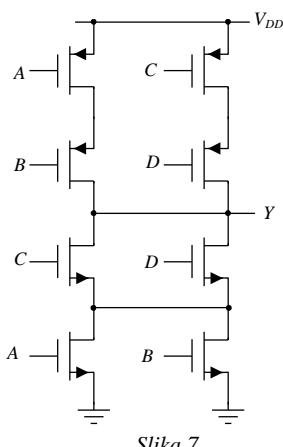
Slika 6

7. (16 poena)

a) (10 p) Odrediti logičku funkciju Y koju obavlja četvoroulazno CMOS logičko kolo sa slike 7.

Funkciju predstaviti u obliku $Y = \overline{f(A, B, C, D)}$

b) (6 p) Korišćenjem kola sa slike i minimalnog broja dodatnih invertora, realizovati logičku funkciju $Y = a \oplus b$.



Slika 7

8. (15 poena) Logičku funkciju $Y = \overline{AC} + \overline{ABC}$ realizovati pomoću:

a) (8p) multipleksera sa proizvoljnim brojem ulaza,

b) (7p) multipleksera 4/1 i logičkog invertora.