

Elementi elektronike – JANUAR 2021 - REŠENJA

3.

a) Ako pretpostavimo da vode obe diode i tranzistor, dobija se da je napon na bazi tranzistora:

$$V_B = V_{CC} - |V_{BE}| = 9.3V$$

veći od napona na katodi diode D2

$$V_{CC} - 2V_D = 8.6V$$

pa bi onda struja dioda bila negativna. Stoga vodi samo transistor u DAR-u (pošto kolo treba da radi kao strujni izvor), a diode su zakočene, pa tada važi da je:

$$I_0 = \beta \cdot I_B$$

a stuja baze je:

$$I_B = \frac{V_{CC} - V_{EB}}{R_2}$$

pa je struja potrošača

$$I_0 = \beta \frac{V_{CC} - V_{EB}}{R_2} = \frac{911.4V}{R_2}$$

b) Maksimalan napon na potrošaču je određen ulaskom tranzistora u zasićenje:

$$V_{Pmax} = V_{CC} - |V_{CES}| = 9.8V$$

Takođe važi da je:

$$V_{Pmax} = R_{Pmax} I_0 = R_{Pmax} \cdot \beta \frac{V_{CC} - V_{EB}}{R_2}$$

odakle se dobija da je:

$$R_{Pmax} = \frac{V_{Pmax}}{\beta \frac{V_{CC} - V_{EB}}{R_2}} = \frac{R_2}{93}$$

c) Struja strujnog izvora je $I_0 = 98 \text{ mA}$, a maksimalna otpornost potrošača je $R_{Pmax} = 100 \Omega$.

4.

a) Uz pretpostavku da tranzistor radi u režimu zasićenja struja drejna je

$$I_D = \frac{k_n}{2} (V_{SG} - V_t)^2.$$

Na osnovu slike 2 može se pisati

$$V_{SG} = (I_0 - I_D) R_{G1},$$

odakle sledi

$$I_D = \frac{k_n}{2} ((I_0 - I_D) R_{G1} - V_t)^2.$$

Iz prethodne kvadratne jednačine dobijaju se dva rešenja

$$I_{D1} = 5.0625 \text{ mA} \text{ i } I_{D2} = 4 \text{ mA}.$$

Prvo rešenje je nemoguće jer struja drejna ne može da bude veća od struje strujnog izvora, tako da kao jedino validno rešenje ostaje

$$I_D = 4 \text{ mA}.$$

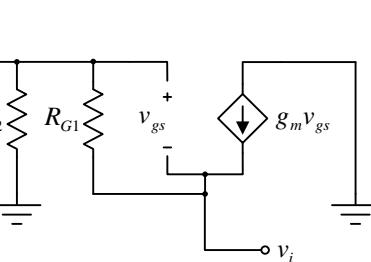
b) Na slici 2.1 prikazano je ekvivalentno kolo pojačavača za male signale. Za čvor v_i se može pisati

$$g_m v_{gs} + \frac{v_{gs}}{R_{G1}} = 0.$$

Jedino rešenje ove jednačine je

$$v_{gs} = 0,$$

odakle sledi da je



Slika 2.1

$$v_i = v_g,$$

što znači da je naponsko pojačanje pojačavača

$$A_v = 1.$$

Ulagana otpornost pojačavača je

$$R_u = R_{G2}.$$

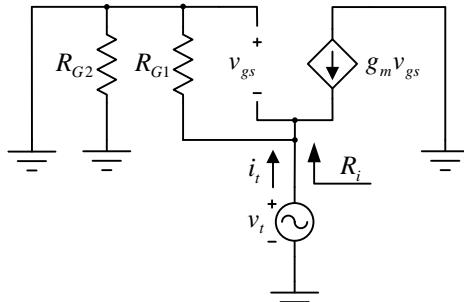
Izlazna otpornost pojačavača se određuje na osnovu ekvivalentnog kola prikazanog na slici 2.2, za koje se mogu pisati jednačine

$$g_m v_{gs} + v_{gs} / R_{G1} + i_t = 0,$$

$$v_{gs} = -v_t,$$

$$i_t = g_m v_t + v_t / R_{G1} = (g_m + 1/R_{G1}) v_t,$$

$$R_i = \frac{1}{(g_m + 1/R_{G1})} = \frac{R_{G1}}{1 + g_m R_{G1}}$$



Slika 2.2

Transkonduktansa u modelu tranzistora za male signale je

$$g_m = \sqrt{2k_n I_D} = 4 \text{ mS},$$

a traženi parametri pojačavača su

$$A_v = 1, R_u = 4 \text{ k}\Omega, R_i = 235 \Omega.$$

7.

Sa slike 3 se uočava da je

$$v_{UOP}^+ = \frac{R_2}{R_1 + R_2} v_U + \frac{R_1}{R_1 + R_2} v_I = \frac{2}{3} v_U + \frac{1}{3} v_I$$

$$v_{UOP}^- = V_R .$$

Ako je izlaz operacionog pojačavača u pozitivnom zasićenju

$$v_{IOP} = V_{CC} = 15 \text{ V} ,$$

tada Zener dioda DZ1 provodi u proboru, dok Zener dioda DZ2 provodi kao obična dioda, tako da je napon na izlazu komparatora v_I na visokom naponskom nivou

$$V_{OH} = V_Z + V_D = 10 \text{ V} .$$

Uslov koji mora biti ispunjen da bi operacioni pojačavač bio u pozitivnom zasićenju glasi

$$\frac{2}{3} v_U + \frac{1}{3} v_I > V_R ,$$

odnosno

$$v_U > \frac{3V_R - v_I}{2} = -5 \text{ V} .$$

Vrednost donjeg praga diskriminacije komparatora je

$$V_{TL} = -5 \text{ V} .$$

Ako je izlaz operacionog pojačavača u negativnom zasićenju

$$v_{IOP} = -V_{CC} = -15 \text{ V} ,$$

tada Zener dioda DZ2 provodi u proboru, dok Zener dioda DZ1 provodi kao obična dioda, tako da je napon na izlazu komparatora v_I na niskom naponskom nivou

$$V_{OL} = -(V_Z + V_D) = -10 \text{ V} .$$

Uslov koji mora biti ispunjen da bi operacioni pojačavač bio u negativnom zasićenju glasi

$$\frac{2}{3} v_U + \frac{1}{3} v_I < V_R ,$$

odnosno

$$v_U < \frac{3V_R - v_I}{2} = 5 \text{ V} .$$

Vrednost gornjeg praga diskriminacije komparatora je

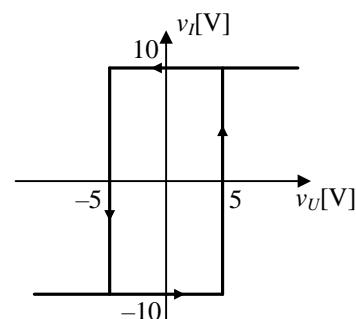
$$V_{TH} = 5 \text{ V} .$$

Širina i centar histerezisa su

$$V_{TW} = 10 \text{ V} \text{ i } V_{TC} = 0 \text{ V} .$$

Karakteristika prenosa komparatora prikazana je na slici 3.1.

Slika 3.1



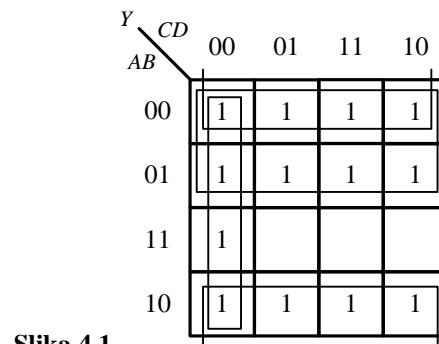
8.

Tabela istinitosti logičkog kola data je u sledećoj tabeli

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	1
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Karnoova mapa dobijena na osnovu tabele istinitosti je prikazana na slici 4.1, zajedno sa uočenim konturama koje obuhvataju sve logičke jedinice. Na osnovu Karnoove mape dolazi se do minimalne forme logičke funkcije

$$Y = \overline{A} + \overline{B} + \overline{CD}.$$

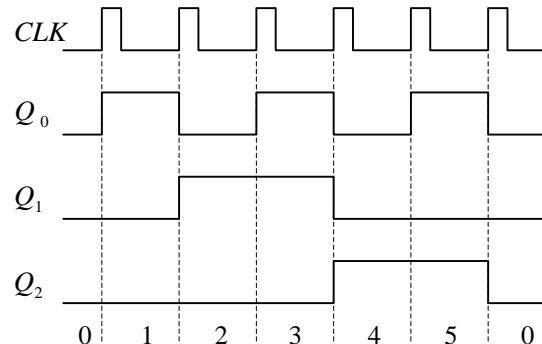


Slika 4.1

9.

Vremenski dijagram signala kod sinhronog brojača sa slike 5 prikazan je na slici 5.1.

Osnova brojanja ovog brojača je 6.



Slika 5.1