

Elementi elektronike

20.01.2011.

Ispit traje 3 sata. Studenti koji su položili kolokvijum rade zadatke 4-9 u trajanju od 2 sata. Na ispitu je dozvoljeno korišćenje samo pribora za pisanje i neprogramabilnog kalkulatora. Nije dozvoljeno napaštanje ispita tokom prvog sata. Nije dozvoljeno iznošenje zadatka do kraja ispita. Svaki zadatak početi na novoj strani. Napraviti razmak između tačaka i jasno označiti svaku tačku zadatka.

1. (10 poena)

a) (5 poena) Izvršiti polarizaciju N-kanalnog JFET tranzistora sa jednom baterijom. Navesti uslove za rad tranzistora u oblasti zasićenja. Izneti postupak određivanja struje drenja I_D ako tranzistor radi u oblasti zasićenja.

b) (5 poena) Polazeći od odgovarajuće strujno-naponske karakteristike JFET tranzistora izvesti izraze za parametre koji se koriste u modelu JFET tranzistora za male signale. Nacrtati električnu šemu modela JFET tranzistora za male signale.

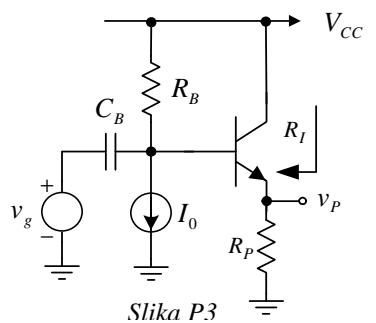
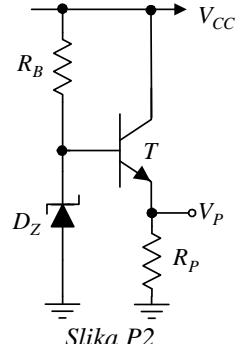
2. (12 poena)

Na slici P2 prikazan je stabilizator napona sa Zener diodom. Poznato je: $V_{CC}=20$ V, $R_p=1$ k Ω , $R_B=10$ k Ω , $\beta=100$, $V_{BE}=0.6$ V, $V_Z=5.6$ V pri $I_Z>I_{Zmin}=0.2$ mA.

a) (2 poena) Odrediti vrednost napona na izlazu stabilizatora V_P .

b) (6 poena) Odrediti maksimalnu vrednost otpornosti R_{Bmax} za koju kolo radi kao stabilizator napona.

c) (4 poena) Odrediti minimalnu vrednost potrošača R_{Pmin} za koju kolo radi kao stabilizator napona.



3. (18 poena)

Na slici P3 prikazan je pojačavač sa zajedničkim kolektorom. Poznato je: $V_{CC}=12$ V, $R_p=1$ k Ω , $\beta=30$, $V_{BE}=0.7$ V, $V_T=25$ mV, $I_0=1$ mA, $C_B=\infty$ i $r_i=\infty$.

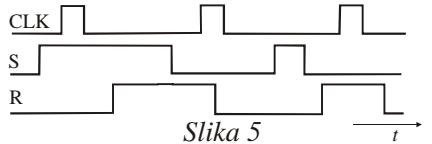
a) (4 poena) Odrediti vrednost otpornosti R_B tako da izlazni napon u mirnoj radnoj tački ima vrednost $V_P=6$ V.

b) (12 poena) Nacrtati šemu pojačavača sa sl. P3 za male signale i izvesti izraze za naponsko pojačanje i izlaznu otpornost.

c) (2 poena) Izračunati vrednosti naponskog pojačanja i izlazne otpornosti pojačavača sa slike P3.

4. (7 poena) Nacrtati električnu šemu komparatora sa pozitivnom povratnom spregom (Šmitov komparator). Na raspolaganju su idealan operacioni pojačavač koji se napaja iz izvora napajanja $+V_{CC}$ i $-V_{CC}$ i dva otpornika R_1 i R_2 . Izvesti izraze za pragove diskriminacije (okidanja) i grafički predstaviti funkciju prenosa kola.

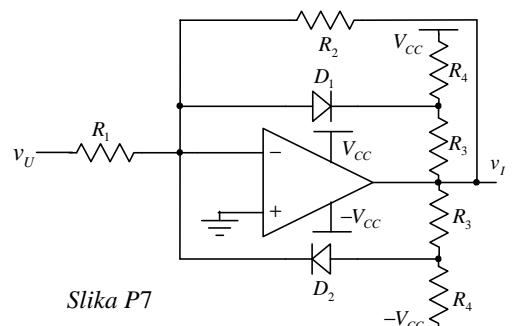
5. (7 poena) Nacrtati uprošćenu električnu šemu SR flipflop-a sa okidanjem na usponsku ivicu. Rad flipflop-a predstaviti pomoću funkcionalne tablice. Ako se na ulaz flipflop-a dovedu signali sa slike P5, preko vremenskih dijagrama predstaviti izlaze flipflop-a.



6. (7 poena) Nacrtati šemu i izvesti izraz za pojačanje pojačavača sa reakcijom A_r . Pojačavač je realizovan korišćenjem operacionog pojačavača koji ima pojačanje otvorenog kola A, a funkcija prenosa kola povratne sprege je β . Navesti uslov koji mora biti zadovoljen da bi povratna sprega bila negativna. Čemu je jedнако pojačanje A_r ako je ostvarena jaka negativna reakcija?

7. (13 poena)

Odrediti i nacrtati karakteristiku prenosa $v_I=f(v_U)$ kola sa slike P7. Upotrebljeni operacioni pojačavač je idealan i napaja se dvostrano sa V_{CC} i $-V_{CC}$. Poznato je: $V_{CC}=12$ V, $V_D=0$ V, $R_1=R_2=R_3=1$ k Ω , $R_4=2$ k Ω .



8. (13 poena)

a) (5 poena) Odrediti kombinacionu tabelu za mrežu na čiji ulaz ABCD se dovode binarno kodovani decimalni brojevi a izlaz Y je jednak jedinici ukoliko su najmanje dva susedna ulazna bita jednaka 1 (smatrali da su biti A i D takođe susedni).

b) (5 poena) Realizovati mrežu korišćenjem minimalnog broja logičkih kola.

c) (3 poena) Realizovati mrežu korišćenjem minimalnog broja NI logičkih kola.

9. (13 poena)

Nacrtati vremenske oblike signala na izlazima svih flipflopova u kolu sa slike P9. Prepostaviti da su u početnom trenutku svi flipflopovi bili resetovani.

