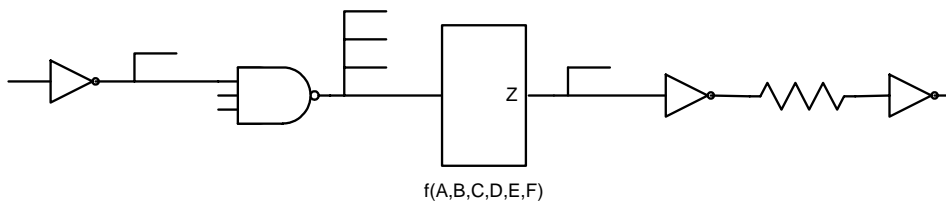


Tehnološki podaci za 250 nm rezoluciju: $\lambda = 0,12 \mu\text{m}$; $V_{DD} = 2,5 \text{ V}$; $C_{ox} = 6 \text{ fF}/\mu\text{m}^2$; $C_{ndiff} = 1,7 \text{ fF}/\mu\text{m}^2$; $C_{pdiff} = 2 \text{ fF}/\mu\text{m}^2$; $C_{m1} = 35 \text{ aF}/\mu\text{m}^2$; $C_{m2} = 15 \text{ aF}/\mu\text{m}^2$; $R_{ndiff} = 5 \Omega/\square$; $R_{pdoff} = 4 \Omega/\square$; $R_{poly} = 4 \Omega/\square$; $R_{m1\square} = R_{m2\square} = 70 \text{ m}\Omega/\square$; $|V_T| = 0,5 \text{ V}$; $k'_n = 125 \mu\text{A}/\text{V}^2$; $k'_p = -25 \mu\text{A}/\text{V}^2$; $C_{Apoly-sub} = 101 \text{ aF}/\mu\text{m}^2$

1. a) [8] Nacrtaťi električnu šemu jedne ćelije dvofaznog dinamičkog MS flipflopa sa tranzistorima za očuvanje nivoa logičke jedinice. Naznačiti veličine svih tranzistora u ćeliji i obrazložiti izbor.
- b) [8] Nacrtaťi stik dijagram i proceniti površinu ćelije. Obrazložiti izbor slojeva.
- c) [4] Šta su osnovne prednosti, a šta mane uvođenja dvofaznog takta u odnosu na pseudojednofazni takt u sekvencijalnim kolima?

2. a) [8] Nacrtaťi električnu šemu komplementarnog CMOS kola, odgovarajuće grafove i odrediti zajedničku Ojlerovu putanju logičkog kola koje realizuje funkciju $Z = (ABC + F)E + D$.

b) [37] Odrediti veličine tranzistora na kritičnoj putanji prikazanoj na slici 1, tako da kašnjenje bude minimalno. Kolo označeno sa $f(A,B,C,D,E,F)$ na slici je CMOS logičko kolo iz tačke a). Dimenzije poslednjeg invertora su $W_N = 8\lambda$, $W_P = 16\lambda$, a pobuđuje ga pretposlednji invertor preko 5 cm dugačke i $0.4 \mu\text{m}$ široke linije polisilicijuma. Sve ostale veze se mogu tretirati kao kratke.



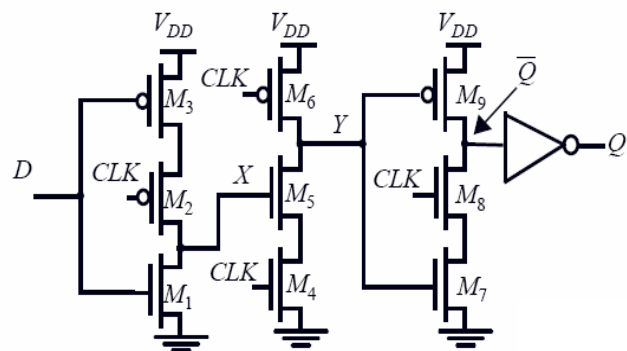
Slika 1.

3. a) [7] Nacrtaťi lejtout dva kondenzatora čije su kapacitivnosti u odnosu 1:2 (što preciznije). Kratko obrazložiti.

c) [8] Navesti kako se izvodi skaliranje prema modelu konstantnih polja, a zatim objasniti kakav je uticaj takvog skaliranja na kapacitivnosti veza u integrisanom kolu.

4. a) [12] U čemu je osnovna razlika između statičkih i dinamičkih logičkih kola? Navesti najvažnije osobine komplementarnih CMOS, pseudo nMOS, prekidačkih i dinamičkih logičkih kola (po jednu rečenicu).

b) [8] Koja realizacija flipflopa je prikazana na slici 2? Objasniti prednosti ove realizacije.



Slika 2.

Ispit traje tri sata.