

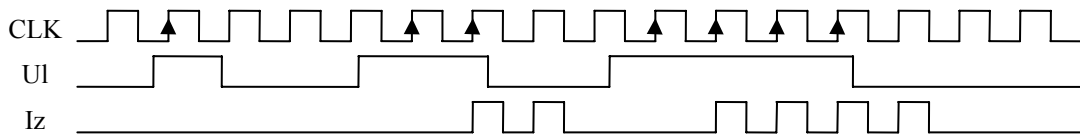
VII DEO

SINTEZA SEKVENCIJALNIH MREŽA

Zadatak 7.1.

Vremenski dijagrami ulaznih signala UI i CLK i izlaznog signala Iz , sekvencijalne mreže, dati su na slici 7.1.1. Izlazni signal Iz se generiše u slučaju kada je asinhroni ulazni signal UI obuhvatio dve ili više uzastopnih uzlaznih ivica signala CLK . Generisanje izlaznog signala Iz , čiji je oblik prikazan na slici 7.1.1, započinje nakon druge uzastopne obuhvaćene uzlazne ivice signala CLK od strane ulaznog signala UI . Ako je poznato da je trajanje intervala u kome je asinhroni ulazni signal UI neaktivan (UI na niskom logičkom nivou) duže od $1T_{CLK}$, odrediti:

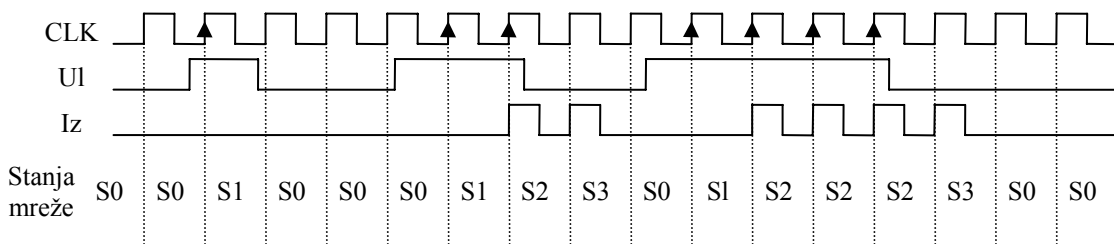
- Tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza. U tabeli stanja/izlaza, odnosno prelaza/izlaza, naznačiti koji prelazi nisu definisani datim vremenskim dijagramima.
- Nacrtati dijagram stanja sekvencijalne mreže.
- Realizovati sekvencijalnu mrežu pomoću ivičnih JK flipflopova.



Slika 7.1.1. Vremenski dijagrami ulaznih i izlaznih signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama određujemo stanja sekvencijalne mreže, što je prikazano na slici 7.1.2. Stanja se menjaju nakon uzlazne ivice CLK signala, pri čemu se dati vremenski oblik izlaznog signala Iz postiže množenjem odgovarajućeg izlaznog signala signalom CLK .



Slika 7.1.2. Vremenski dijagrami i odgovarajuća stanja sekvencijalne mreže

Uočavamo da izlazni signali sekvencijalne mreže ne zavise od trenutne vrednosti ulaznog signala UI već isključivo od stanja mreže, na osnovu čega zaključujemo da je mreža *Moore*-ovog tipa. Na osnovu definisanih stanja (S) mreže određujemo tabelu stanja/izlaza (tabela 7.1.1), tabelu prelaza/izlaza (tabela 7.1.2) i tabelu pobude/izlaza (tabela 7.1.3).

Tabela 7.1.1. Tabela stanja/izlaza

	UI		
S	0	1	Iz
S0	S0	S1	0
S1	S0	S2	0
S2	S3	S2	$1 \times CLK$
S3	S0	S1	$1 \times CLK$

Tabela 7.1.2. Tabela prelaza/izlaza

	UI		
$Q_1 Q_0$	0	1	Iz
00	00	01	0
01	00	11	0
11	10	11	$1 \times CLK$
10	00	01	$1 \times CLK$

$Q_1^+ Q_0^+$

Izlazni signal I_z , kada se generiše ima oblik signala takta, što je u tabelama 7.1.1 i 7.1.2 naznačeno u formi $1xCLK$. U tabelama stanja/izlaza i prelaza/izlaza moguće je definisati izlaz kao signal I_z' , pri čemu je $I_z = I_z' \cdot CLK$. Na ovaj način će u tabelama 7.1.1 i 7.1.2 figurisati umesto $1xCLK$ samo 1. Naravno, ovakva zamena ne utiče na promenu stanja sekvencijalne mreže.

Stanje $S1$, označeno podebljanim slovima u tabelama 7.1.1 i 7.1.2, odgovara prelazu koji nije definisan datim vremenskim dijagramima iz postavke zadatka, i odgovara pretpostavljenom prelazu iz stanja $S3$, za slučaj kada je ulazni signal $UI=1$.

Obzirom da sekvencijalna mreža ima ukupno 4 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju sekvencijalne mreže je 2. Kako se mreža realizuje pomoću ivičnih JK flipflopova, tabelu pobude/izlaza (tabela 7.1.3) određujemo na osnovu tabele pobude JK flipflopa, koja je data u tabeli 7.1.4.

Karakteristična jednačina ili jednačina pobude JK flipflopa data je izrazom:

$$Q^+ = J\bar{Q} + \bar{K}Q$$

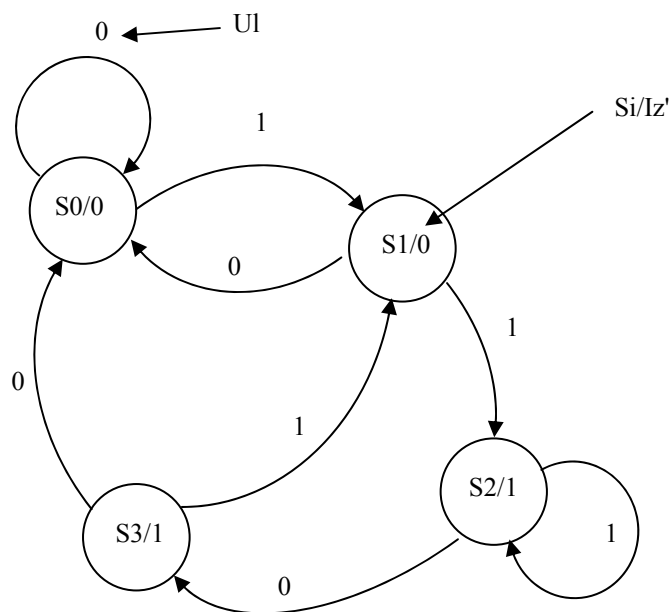
Tabela 7.1.3. Tabela pobude/izlaza

Q_1Q_0	UI		I_z
	0	1	
00	0b,0b	0b,1b	0
01	0b,b1	1b,b1	0
11	b0,b1	b0,b0	1xCLK
10	b1,0b	b1,1b	1xCLK

Tabela 7.1.4. Tabela pobude JK flipflopa

Q	Q^+	J	K
0	0	0	b
0	1	1	b
1	0	b	1
1	1	b	0

b) Na osnovu tabele stanja/izlaza (tabela 7.1.1) određujemo dijagram stanja koji je dat na slici 7.1.3.



Slika 7.1.3. Dijagram stanja sekvencijalne mreže

c) Na osnovu tabele pobude/izlaza date u tabeli 7.1.3, minimizacijom pomoću Karnoovih karti, datih u tabelama 7.1.5 i 7.1.6, dobiju se jednačine pobude ulaza J_1 i K_1 flipflopa 1.

Tabela 7.1.5. Tabela pobude J_1

UI Q_1Q_0	0	1
00	0	0
01	0	1
11	b	b
10	b	b

Tabela 7.1.6. Tabela pobude K_1

UI Q_1Q_0	0	1
00	b	b
01	b	b
11	0	0
10	1	1

Jednačine pobude ulaza J_1 i K_1 , flipflopa 1, date su izrazima:

$$J_1 = \overline{Q_0}UI$$

$$K_1 = \overline{Q_0}$$

Na osnovu tabele pobude/izlaza date u tabeli 7.1.3, minimizacijom pomoću Karnoovih karti, datih u tabelama 7.1.7 i 7.1.8, dobiju se funkcije ulaza J_0 i K_0 flipflopa 0.

Tabela 7.1.7. Tabela pobude J_0

UI Q_1Q_0	0	1
00	0	1
01	b	b
11	b	b
10	0	1

Tabela 7.1.8. Tabela pobude K_0

UI Q_1Q_0	0	1
00	b	b
01	1	1
11	1	0
10	b	b

Logičke funkcije ulaza J_0 i K_0 , flipflopa 0, date su izrazima:

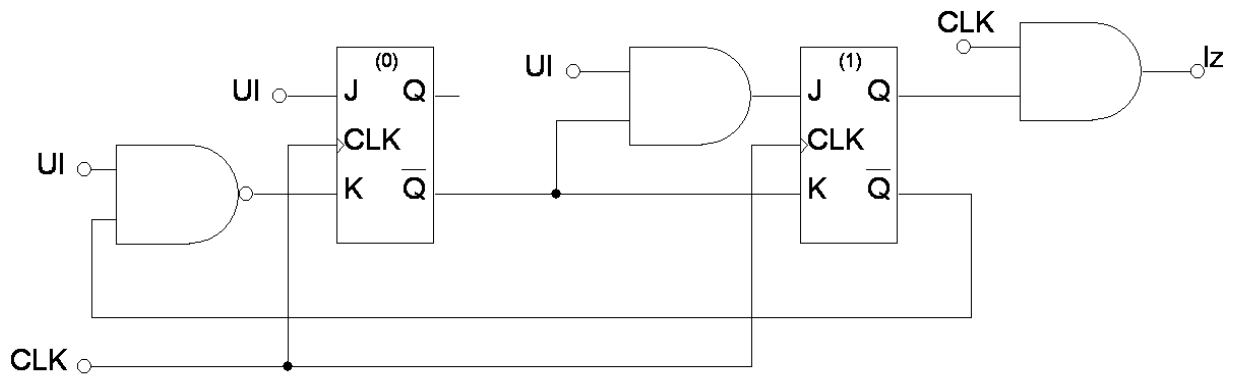
$$J_0 = UI$$

$$K_0 = \overline{UI} + Q_1 = \overline{UI} \cdot \overline{Q_1}$$

Na osnovu tabele prelaza/izlaza (tabela 7.1.2) određujemo logičku funkciju izlaza sekvencijalne mreže:

$$Iz = Q_1 \cdot CLK$$

c) Logička šema sekvencijalne mreže data je na slici 7.1.4.

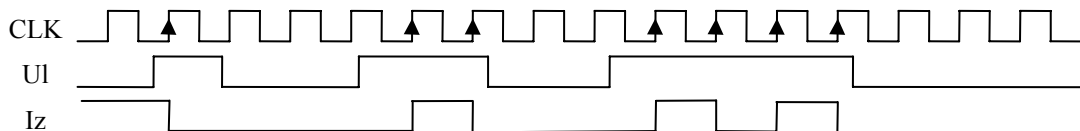


Slika 7.1.4. Logička šema sekvencijalne mreže

Zadatak 7.2.

Vremenski dijagrami ulaznih signala UI i CLK i izlaznog signala Iz , sekvencijalne mreže, dati su na slici 7.2.1. Signal na izlazu mreže menja logički nivo u slučaju kada je ulazni asinhroni signal UI obuhvatio uzlaznu ivicu signala CLK . Odrediti:

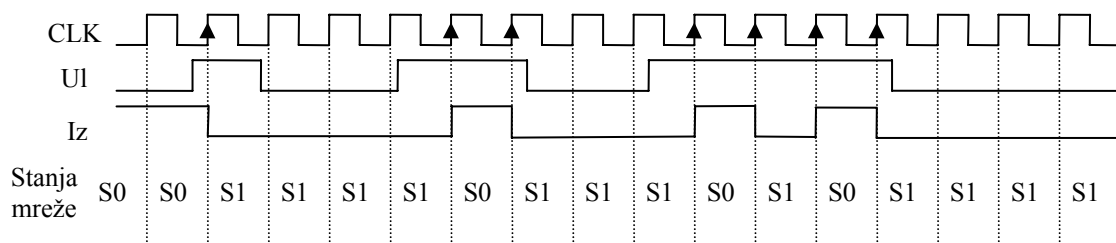
- Tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza.
- Nacrtati dijagram stanja sekvencijalne mreže.
- Realizovati mrežu pomoću ivičnih D flipflopova. Kako bi izgledala realizacija pomoću ivičnih JK flipflopova?



Slika 7.2.1. Vremenski dijagrami signala ulaznih i izlaznih signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama određujemo stanja sekvencijalne mreže, kao što je prikazano na slici 7.2.2. Stanja sekvencijalne mreže, se menjaju nakon uzlazne ivice CLK signala. Uzećemo da je početno stanje sekvencijalne mreže, stanje S_0 .



Slika 7.2.2. Vremenski dijagrami i odgovarajuća stanja sekvencijalne mreže

Uočavamo da izlazni signali sekvencijalne mreže ne zavise od trenutne vrednosti ulaznog signala UI već isključivo od stanja mreže. Zaključujemo da je sekvencijalna mreža *Moore*-ovog tipa.

Na osnovu definisanih stanja (S) mreže određujemo tabelu stanja/izlaza (tabela 7.2.1), tabelu prelaza/izlaza (tabela 7.2.2) i tabelu pobude/izlaza (tabela 7.2.3).

Tabela 7.2.1. Tabela stanja/izlaza

S	UI		Iz
	0	1	
S0	S0	S1	1
S1	S1	S0	0

Tabela 7.2.2. Tabela prelaza/izlaza

Q_0	UI		Iz
	0	1	
0	0	1	1
1	1	0	0

Q_0^+

Obzirom da sekvencijalna mreža ima ukupno dva stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 1. Kako se sekvencijalna mreža realizuje pomoću ivičnog D flipflopa, tabelu pobude/izlaza (tabela 7.2.3) određujemo na osnovu jednačinu pobude ulaza ivičnog D flipflopa koja je data izrazom:

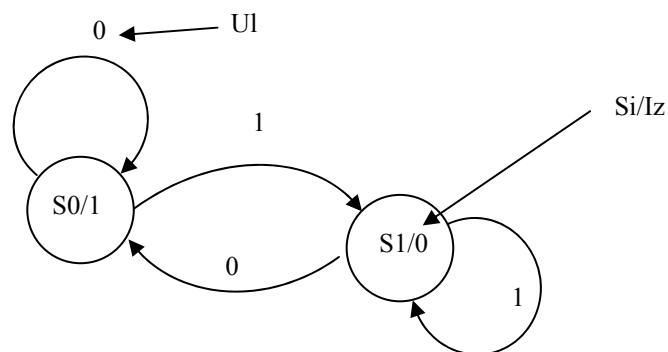
$$Q^+ = D$$

Tabela 7.2.3. Tabela pobude/izlaza

Q_0	UI		Iz
	0	1	
0	0	1	1
1	1	0	0

D

b) Prema tabeli stanja/izlaza (tabela 7.2.1), dijagram stanja sekvencijalne mreže će izgledati:



Slika 7.2.3. Dijagram stanja sekvencijalne mreže

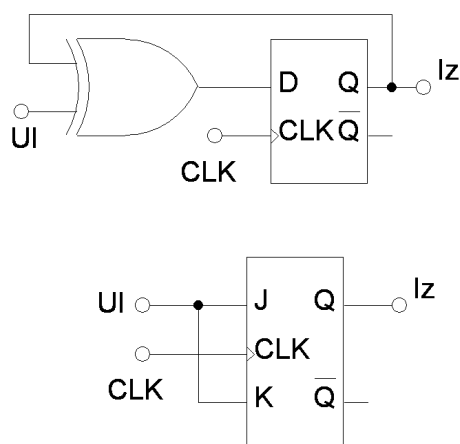
c) Na osnovu tabele pobude/izlaza (tabela 7.2.3) dobiju se funkcije ulaza D flipflopa i izlaza mreže:

$$D = Q \oplus UI$$

$$Iz = \bar{Q}$$

Na osnovu jednačina pobude ulaza D flipflopa, uočavamo da realizacija sekvencijalne mreže, odgovara realizaciji T flipflopa sa *Enable* ulazom pomoću ivičnog D flipflopa, pri čemu ulazu T odgovara ulaz CLK , a ulazu EN (T flipflopa) odgovara ulazni signal UI .

Logička šema sekvencijalne mreže, realizovane pomoću D i JK flipflopova date su na slici 7.2.4.

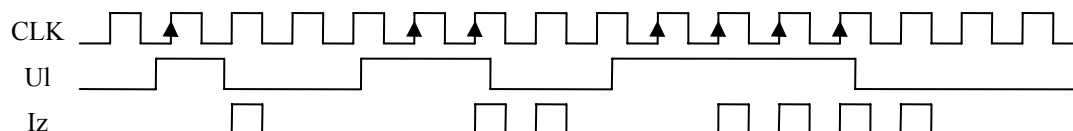


Slika 7.2.4. Logička šema sekvencijalne mreže

Zadatak 7.3.

Vremenski dijagrami ulaznih signala UI i CLK i izlaznog signala Iz , sekvencijalne mreže, dati su na slici 7.3.1. Izlazni signal Iz se generiše nakon svake obuhvaćene uzlazne ivice CLK signala od strane asinhronog ulaznog signala UI . Generisanje izlaza, koji ima oblik CLK signala započinje u narednoj periodi CLK signala. Odrediti:

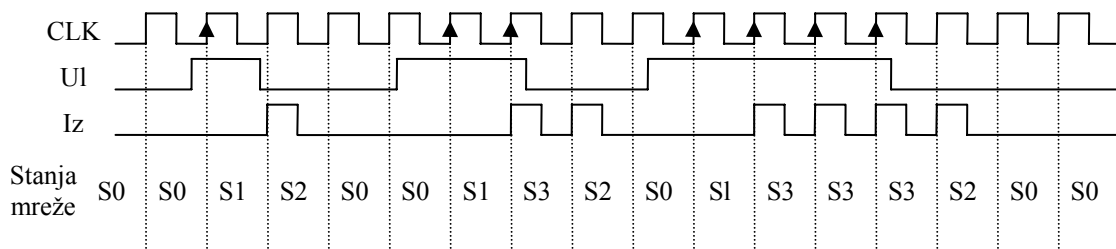
- Tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza. Naznačiti koji prelazi nisu definisani datim vremenskim dijagramima.
- Nacrtati dijagram stanja sekvencijalne mreže.
- Realizovati mrežu pomoću ivičnih D flipflopova.



Slika 7.3.1. Vremenski dijagrami ulaznih i izlaznih signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama (slika 7.3.1) određujemo stanja sekvencijalne mreže, što je prikazano na slici 7.3.2. Stanja se menjaju nakon uzlazne ivice CLK signala, pri čemu se dati vremenski oblik izlaznog signala postiže množenjem odgovarajućeg izlaznog signala signalom CLK . Neka je početno stanje mreže stanje S_0 .



Slika 7.3.2. Vremenski dijagrami i odgovarajuća stanja sekvencijalne mreže

Uočavamo da izlazni signali sekvencijalne mreže ne zavise od trenutne vrednosti ulaznog signala UI već isključivo od stanja mreže, na osnovu čega zaključujemo da je sekvencijalna mreža *Moore*-ovog tipa. Na osnovu definisanih stanja (S) mreže određujemo tabelu stanja/izlaza (tabela 7.3.1), tabelu prelaza/izlaza (tabela 7.3.2) i tabelu pobude/izlaza (tabela 7.3.3).

Tabela 7.3.1. Tabela stanja/izlaza

S	UI		Iz
	0	1	
S_0	S_0	S_1	0
S_1	S_2	S_3	0
S_2	S_0	S_1	$1 \times CLK$
S_3	S_2	S_3	$1 \times CLK$

Tabela 7.3.2. Tabela prelaza/izlaza

$Q_1 Q_0$	UI		Iz
	0	1	
00	00	01	0
01	11	10	0
11	00	01	$1 \times CLK$
10	11	10	$1 \times CLK$

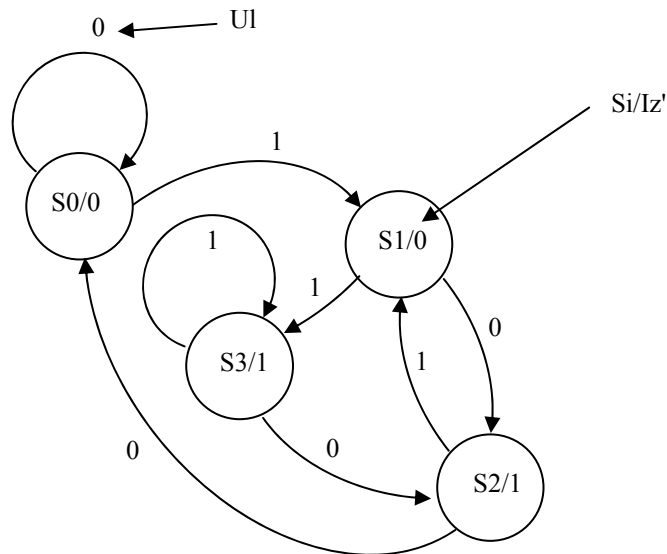
$Q_1^+ Q_0^+ (D_1 D_0)$

Izlazni signal Iz , kada se generiše ima oblik signala takta, što je u tabelama 7.3.1 i 7.3.2 naznačeno u formi $1 \times CLK$. U tabelama stanja/izlaza i prelaza/izlaza moguće je definisati izlaz kao signal Iz' , pri čemu je $Iz = Iz' \cdot CLK$. Na ovaj način će u tabelama 7.3.1 i 7.3.2 figurisati umesto $1 \times CLK$ samo 1. Naravno, ovakva zamena ne utiče na promenu stanja sekvencijalne mreže.

Stanje S_1 , označeno podebljanim slovima u tabelama 7.3.1 i 7.3.2, odgovara prelazu koji nije definisan datim vremenskim dijagramima iz postavke zadatka, i odgovara predpostavljenom prelazu iz stanja S_2 , za slučaj kada je ulazni signal $UI=1$.

Obzirom da sekvencijalna mreža ima ukupno 4 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Kako se sekvencijalna mreža realizuje pomoću ivičnih D flipflopova, tabela pobude/izlaza ima isti izgled kao tabela prelaza/izlaza.

b) Prema tabeli stanja/izlaza sekvencijalne mreže, dijagram stanja imaće izgled prikazan na slici 7.3.3.



Slika 7.3.3. Dijagram stanja sekvencijalne mreže

c) Na osnovu tabele pobude/izlaza, minimizacijom pomoću Karnoovih karti, dobiju se jednačine pobude ulaza D flipflopova.

Tabela 7.3.3. Tabela pobude D_1

UI Q_1Q_0	0	1
00	0	0
01	1	1
11	0	0
10	1	1

Tabela 7.3.4. Tabela pobude D_0

UI Q_1Q_0	0	1
00	0	1
01	1	0
11	0	1
10	1	0

Na osnovu tabela 7.3.3 i 7.3.4 određujemo logičke funkcije ulaza flipflopova (ulaza D):

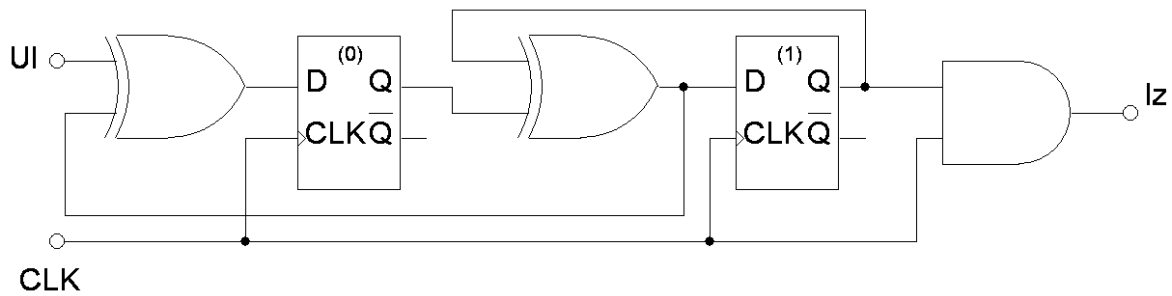
$$D_1 = Q_1 \oplus Q_0$$

$$D_0 = Q_1 \oplus Q_0 \oplus UI$$

Na osnovu tabele prelaza/izlaza (tabela 7.3.2) određujemo jednačinu izlaza sekvencijalne mreže, koja ima oblik:

$$Iz = Q_1 \cdot CLK$$

c) Logička šema sekvencijalne mreže data je na slici 7.3.4.

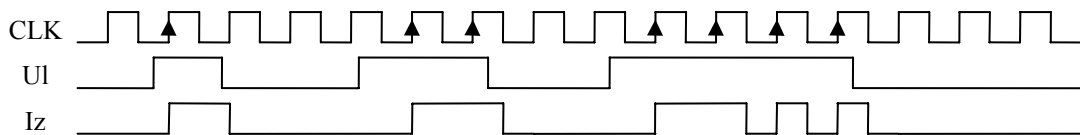


Slika 7.3.4. Logička šema sekvencijalne mreže

Zadatak 7.4.

Vremenski dijagrami ulaznih signala UI i CLK i izlaznog signala Iz , sekvencijalne mreže, dati su na slici 7.4.1. Izlazni signal Iz se generiše nakon svake obuhvaćene uzlazne ivice CLK signala od strane asinhronog ulaznog signala UI , pri čemu je izlazni signal na visokom logičkom nivou za vreme trajanja cele periode CLK signala u slučaju kada je ulazni signal UI obuhvatio prvu uzlaznu ivicu CLK signala. Za sve naredne uzastopne obuhvaćene uzlazne ivice CLK signala od strane asinhronog ulaznog signala UI , izlazni signal ima oblik CLK signala. Ako je poznato da je trajanje intervala u kome je asinhroni ulazni signal UI neaktivan (UI na niskom logičkom nivou) duže od $1T_{CLK}$, odrediti:

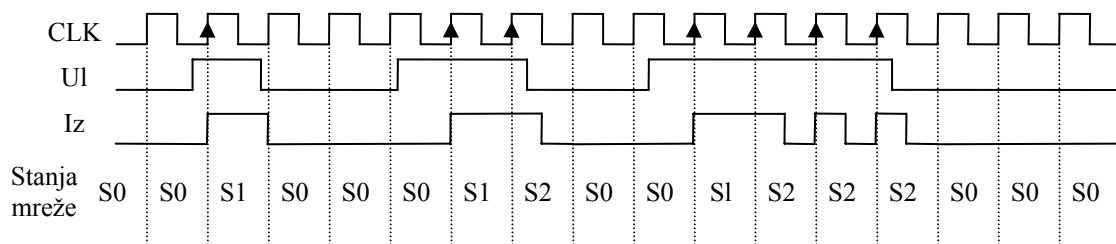
- Tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza.
- Nacrtati dijagram stanja sekvencijalne mreže.
- Realizovati mrežu pomoću ivičnih D flipflopova tako da realizacija mreže bude minimalne kompleksnosti.



Slika 7.4.1. Vremenski dijagrami signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama sekvencijalne mreže (slika 7.4.1), određujemo stanja sekvencijalne mreže, što je prikazano na slici 7.4.2. Stanja se menjaju nakon uzlazne ivice CLK signala, pri čemu se dati vremenski oblik izlaznog signala postiže pomoću signala CLK . Neka je početno stanje mreže, stanje S_0 .



Slika 7.4.2. Vremenski dijagrami i odgovarajuća stanja sekvencijalne mreže

Uočavamo da izlazni signali sekvencijalne mreže ne zavise od trenutne vrednosti ulaznog signala UI već isključivo od stanja mreže, te zaključujemo da je mreža *Moore*-ovog tipa. Na osnovu definisanih stanja (S) mreže određujemo tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza.

Tabela 7.4.1. Tabela stanja/izlaza

S	UI		Iz
	0	1	
S0	S0	S1	0
S1	S0	S2	1
S2	S0	S2	1xCLK

Tabela 7.4.2. Tabela prelaza/izlaza

Q_1Q_0	UI		Iz
	0	1	
00	00	01	0
01	00	11	1
11	00	11	1xCLK

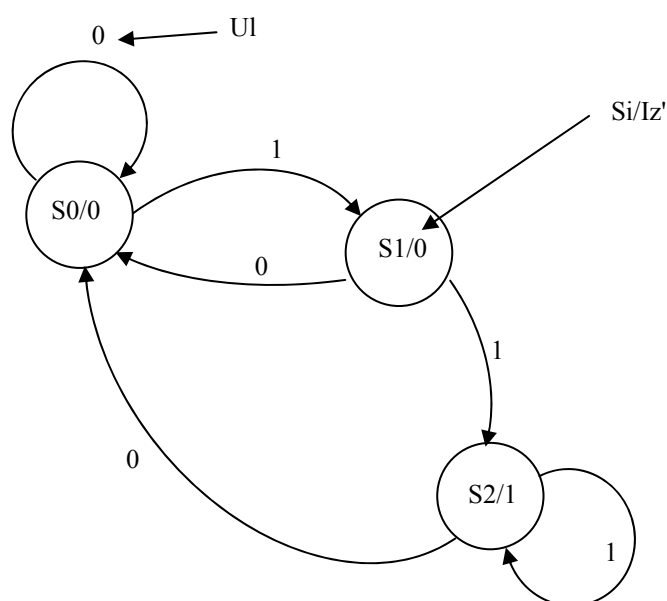
$Q_1^+Q_0^+ (D_1D_0)$

Izlazni signal Iz , kada se generiše ima oblik signala takta, što je u tabelama 7.4.1 i 7.4.2 naznačeno u formi $1xCLK$. U tabelama stanja/izlaza i prelaza/izlaza moguće je definisati izlaz kao signal Iz' , pri čemu je $Iz = Iz' \cdot CLK$. Na ovaj način će u tabelama 7.4.1 i 7.4.2 figurisati umesto $1xCLK$ samo 1. Naravno, ovakva zamena ne utiče na promenu stanja sekvencijalne mreže.

Obzirom da sekvencijalna mreža ima ukupno 3 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Kako se sekvencijalna mreža realizuje pomoću ivičnih D flipflopova tabelu pobude/izlaza ima isti izgled kao tabela prelaza/izlaza, obzirom na jednačinu pobude ulaza D flipflopa datu izrazom:

$$Q^+ = D$$

b) Prema tabeli stanja/izlaza (tabela 7.4.1) određujemo dijagram stanja sekvencijalne mreže koji je prikazan na slici 7.4.2.



Slika 7.4.2. Dijagram stanja sekvencijalne mreže

c) Kako bi realizacija mreže bila minimalne kompleksnosti, prelazi mreže, iz stanja kodovanog sa "10" mogu biti proizvoljni (tabela 7.4.3).

Tabela 7.4.3. Tabela pobude/izlaza

	<i>UI</i>		
Q_1Q_0	0	1	<i>Iz</i>
00	00	01	0
01	00	11	1
11	00	11	1xCLK
10	<i>bb</i>	<i>bb</i>	<i>b</i>

Na osnovu tabelle pobude/izlaza, minimizacijom pomoću Karnoovih karti, iz tabela 7.4.4 i 7.4.5, dobijaju se funkcije ulaza flipflova.

Tabela 7.4.4. Tabela pobude D_1

$Q_1Q_0 \backslash UI$	0	1
00	0	0
01	0	1
11	0	1
10	<i>b</i>	<i>b</i>

Tabela 7.4.5. Tabela pobude D_0

$Q_1Q_0 \backslash UI$	0	1
00	0	1
01	0	1
11	0	1
10	<i>b</i>	<i>b</i>

Logičke funkcije ulaza D flipflova imaće oblik:

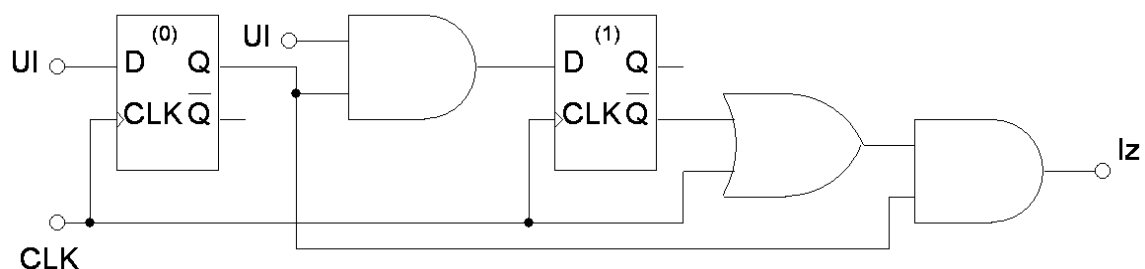
$$D_1 = Q_0 \cdot UI$$

$$D_0 = UI$$

Logička funkcija izlaza sekvencijalne mreže data je izrazom:

$$Iz = Q_0 \cdot (\overline{Q_1} + CLK)$$

c) Logička šema sekvencijalne mreže data je na slici 7.4.3.

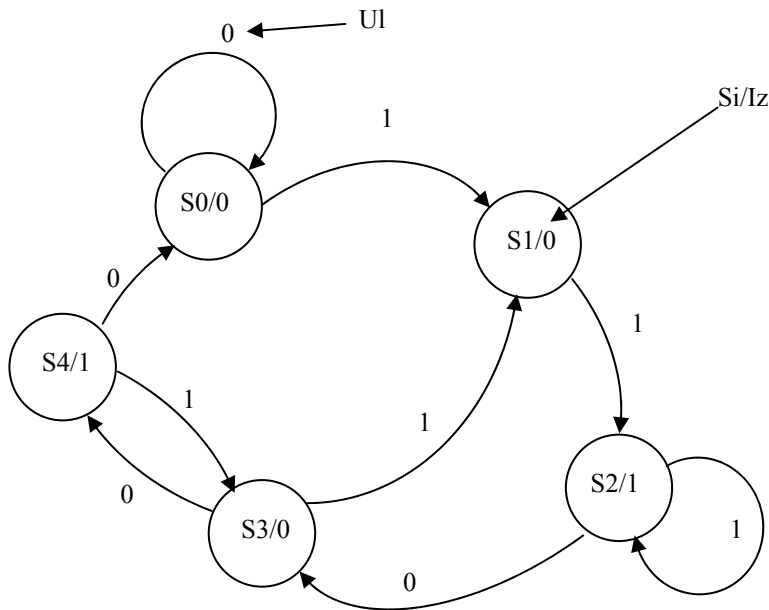


Slika 7.4.3. Logička šema sekvencijalne mreže

Zadatak 7.5.

Za sekvencijalnu mrežu čiji je dijagram stanja dat na slici 7.5.1:

- Odrediti tip mreže.
- Odrediti jednačine pobude flipflopova i izlaza u slučaju realizacije mreže minimalne kompleksnosti pomoću ivičnih D flipflopova. Odrediti tabelu pobude/izlaza.
- Odrediti logičke funkcije pobude ulaza flipflopova i izlaza sekvencijalne mreže, u slučaju realizacije mreže maksimalne pouzdanosti pomoću ivičnih D flipflopova. Odrediti tabelu pobude/izlaza.



Slika 7.5.1. Dijagram stanja sekvencijalne mreže

REŠENJE:

- Očigledno da je mreža *Moore*-ovog tipa, obzirom da vrednosti izlaza zavise isključivo od stanja sekvencijalne mreže.

Tabela 7.5.1. Tabela stanja/izlaza

	UI		Iz
	0	1	
S			
S_0	S_0	S_1	0
S_1	S_i	S_2	0
S_2	S_3	S_2	1
S_3	S_4	S_1	0
S_4	S_0	S_3	1

Tabela 7.5.2. Tabela prelaza/izlaza

	UI	

$Q_2Q_1Q_0$	0	1	Iz
000	000	001	0
001	bbb	010	0
010	011	010	1
011	100	001	0
100	000	011	1

$Q_2^+ Q_1^+ Q_0^+$


U tabeli 7.5.1, prelaz koji nije definisan dijagramom stanja iz postavke zadatka obeležen je podebljanim slovima (sa S_i je označeno proizvoljno stanje sekvencijalne mreže)

Obzirom da sekvencijalna mreža ima ukupno 5 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 3. Kako se sekvencijalna mreža realizuje pomoću ivičnih D flipflopova određujemo tabelu pobude/izlaza (tabela 7.5.3), prema jednačini pobude D flipflopa.

b) Za slučaj minimalne kompleksnosti, tabela prelaza/izlaza imaće izgled dat u tabeli 7.5.3.

Tabela 7.5.3. Tabela pobude/izlaza

$Q_2Q_1Q_0$	UI		Iz
	0	1	
000	000	001	0
001	<i>bbb</i>	010	0
010	011	010	1
011	100	001	0
100	000	011	1
101	<i>bbb</i>	<i>bbb</i>	<i>b</i>
110	<i>bbb</i>	<i>bbb</i>	<i>b</i>
111	<i>bbb</i>	<i>bbb</i>	<i>b</i>



 $D_2D_1D_0$

Karnoova karta za ulaz D_2 imaće izgled dat u tabeli 7.5.4.

Tabela 7.5.4. Karnoova karta ulaza flipflopa D_2

$Q_2Q_1 \backslash Q_0UI$	00	01	11	10
00	0	0	0	<i>b</i>
01	0	0	0	1
11	<i>b</i>	<i>b</i>	<i>b</i>	<i>b</i>
10	0	0	<i>b</i>	<i>b</i>

Na osnovu tabele 7.5.4, određujemo logičku funkciju ulaza D_2 flipflopa u obliku:

$$D_2 = Q_0 \overline{U} \overline{I}$$

Odgovarajuća Karnoova karta za ulaz D_1 imaće izgled dat u tabeli 7.5.5.

Tabela 7.5.5. Karnoova karta ulaza flipflopa D_1

$Q_0 U I$ $Q_2 Q_1$	00	01	11	10
00	0	0	1	b
01	1	1	0	0
11	b	b	b	b
10	0	1	b	b

Na osnovu tabele 7.5.5, jednačina pobude ulaza D_1 flipflopa biće:

$$D_1 = Q_1 \overline{Q_0} + Q_2 U I + \overline{Q_1} Q_0 = Q_1 \otimes Q_0 + Q_2 U I$$

Odgovarajuća Karnoova karta za ulaz D_0 će izgledati:

Tabela 7.5.6. Karnoova karta ulaza flipflopa D_0

$Q_0 U I$ $Q_2 Q_1$	00	01	11	10
00	0	1	0	b
01	1	0	1	0
11	b	b	b	b
10	0	1	b	b

Dodat član

Logička funkcija ulaza D_0 flipflopa data je izrazom:

$$D_0 = Q_1 \overline{Q_0} \overline{U} \overline{I} + Q_1 Q_0 U I + \overline{Q_1} \overline{Q_0} U I = U I \oplus Q_1 \oplus Q_0$$

Tabela 7.5.7. Karnoova karta izlaza sekvencijalne mreže

Q_0 $Q_2 Q_1$	0	1
00	0	0
01	1	0
11	b	b
10	1	b

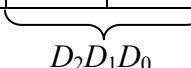
Funkcija izlaza sekvencijalne mreže, na osnovu tabele 7.5.7, data je izrazom:

$$I_z = Q_2 + Q_1 \overline{Q_0}.$$

c) Za slučaj maksimalne pouzdanosti izgled tabele prelaza izlaza je dat u tabeli 7.5.8. U tabeli je definisano, da u slučaju kada se mreža nađe u nekom od nedefinisanih stanja, sekvencijalna mreža prelazi u naredno stanje $Q_2Q_1Q_0=000$.

Tabela 7.5.8. Tabela pobude/izlaza

$Q_2Q_1Q_0$	UI		I_z
	0	1	
000	000	001	0
001	000	010	0
010	011	010	1
011	100	001	0
100	000	011	1
101	000	000	0
110	000	000	0
111	000	000	0



 $D_2D_1D_0$

Odgovarajuća Karnoova karta za ulaz D_2 , imaće izgled dat u tabeli 7.5.9.

Tabela 7.5.9. Karnoova karta ulaza flipflopa D_2

Q_0UI Q_2Q_1	00	01	11	10
00	0	0	0	0
01	0	0	0	1
11	0	0	0	0
10	0	0	0	0

Logička funkcija ulaza D_2 flipflopa, data je izrazom:

$$D_2 = \overline{Q_2}Q_1Q_0\overline{UI}$$

Odgovarajuća Karnoova karta za ulaz D_1 će izgledati:

Tabela 7.5.10. Karnoova karta ulaza flipflopa D_1

Q_0UI Q_2Q_1	00	01	11	10
00	0	0	1	0
01	1	1	0	0
11	0	0	0	0
10	0	1	0	0

Logička funkcija ulaza D_1 flipflopa biće:

$$D_1 = \overline{Q_2}Q_1\overline{Q_0} + Q_2\overline{Q_1}\overline{Q_0}UI + \overline{Q_2}\overline{Q_1}Q_0UI$$

Odgovarajuća Karnoova karta za ulaz D_0 će izgledati

Tabela 7.5.11. Karnoova karta ulaza flipflopa D_0

Q_0UI Q_2Q_1	00	01	11	10
00	0	1	0	0
01	1	0	1	0
11	0	0	0	0
10	0	1	0	0

Funkcija ulaza flipflopa D_0 data je izrazom:

$$D_0 = \overline{Q_2}Q_1\overline{Q_0}UI + \overline{Q_1}\overline{Q_0}UI + \overline{Q_2}Q_1Q_0UI$$

Logička funkcija izlaza sekvencijalne mreže, dobijena direktno na osnovu tabele 7.5.8, data je izrazom:

$$Iz = \overline{Q_0}(Q_1 \oplus Q_2)$$

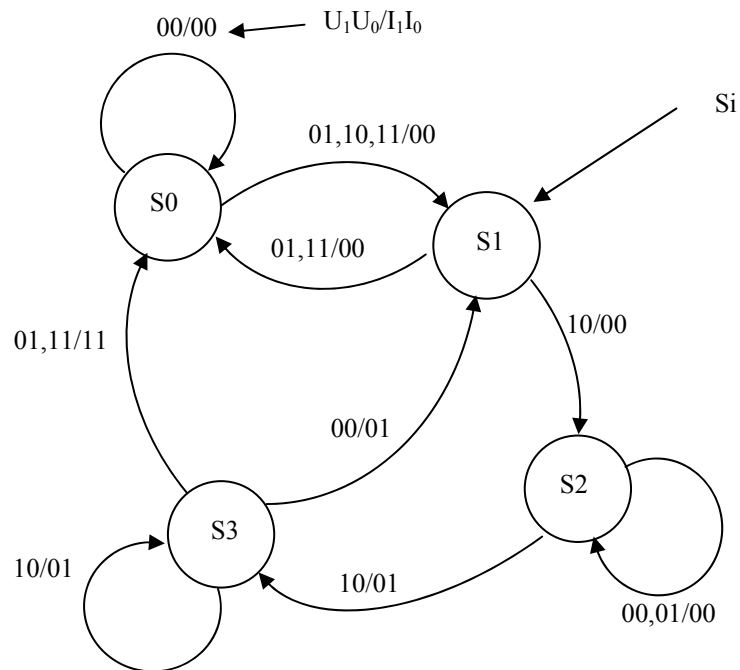
Zadatak 7.6.

Za sekvencijalnu mrežu čiji je dijagram stanja dat na slici 7.6.1:

a) Odrediti tip mreže, broj ulaza i broja izlaza, kao i broj promenljivih stanja.

b) Odrediti logičke funkcije pobude ulaza flipflopova i izlaza sekvencijalne mreže, u slučaju realizacije mreže minimalne kompleksnosti pomoću ivičnih D flipflopova. Odrediti tabelu pobude/izlaza.

c) Odrediti logičke funkcije pobude ulaza flipflopova i izlaza sekvencijalne mreže, u slučaju realizacije mreže maksimalne pouzdanosti pomoću ivičnih D flipflopova. Odrediti tabelu pobude/izlaza.



Slika 7.6.1. Dijagram stanja sekvencijalne mreže

REŠENJE:

a) Očigledno da je mreža *Mealy*-jevog tipa, obzirom da vrednosti izlaza zavise od stanja mreže i vrednosti ulaza. Obzirom da sekvencijalna mreža ima ukupno 4 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Broj ulaza sekvencijalne mreže, kao i izlaza mreže, jednak je dva.

Tabela 7.6.1. Tabela stanja/izlaza

S	U_1U_0			
	00	01	11	10
S0	S0,00	S1,00	S1,00	S1,00
S1	S_i,bb	S0,00	S0,00	S2,00
S2	S2,00	S2,00	S_i,bb	S3,01
S3	S1,01	S0,11	S0,11	S3,01

Tabela 7.6.2. Tabela prelaza/izlaza

Q_1Q_0	U_1U_0			
	00	01	11	10
00	00,00	01,00	01,00	01,00
01	bb,bb	00,00	00,00	11,00
11	11,00	11,00	bb,bb	10,01
10	01,01	00,11	00,11	10,01

$$Q_1^+Q_0^+ (D_1D_0), I_1I_0$$

U tabeli 7.6.1, stanje S_i , označava proizvoljno stanje mreže, obzirom da prelaz nije definisan datim dijagramom stanja sa slike 7.6.1.

b,c) Realizacije pod **b** i **c** imaju isti izgled:

Kako se sekvencijalna mreža realizuje pomoću ivičnih D flipflopova tabela pobude/izlaza ima isti izgled kao i tabela prelaza/izlaza, obzirom na jednačinu pobude D flipflopa, datu izrazom:

$$Q^+ = D$$

Odgovarajuća Karnoova karta za ulaz D_1 imaju izgled dat u tabeli 7.6.3.

Tabela 7.6.3. Karnoova karta ulaza flipflopa D_1

U_1U_0 Q_1Q_0	00	01	11	10
00	0	0	0	0
01	b	0	0	1
11	1	1	b	1
10	0	0	0	1

Logička funkcija ulaza D_1 flipflopa biće:

$$D_1 = Q_1Q_0 + Q_0U_1\overline{U_0} + Q_1U_1\overline{U_0}$$

Odgovarajuća Karnoova karta za ulaz D_0 će izgledati:

Tabela 7.6.4. Karnoova karta ulaza flipflopa D_0

U_1U_0 Q_1Q_0	00	01	11	10
00	0	1	1	1
01	b	0	0	1
11	1	1	b	0
10	1	0	0	0

Jednačina pobude ulaza D_0 flipflopa data je izrazom:

$$D_0 = Q_1\overline{U_1}\overline{U_0} + Q_1Q_0\overline{U_1} + \overline{Q_1}\overline{Q_0}U_0 + \overline{Q_1}U_1\overline{U_0}$$

Odgovarajuća Karnoova karta za izlaz I_1 će izgledati:

Tabela 7.6.5. Karnoova karta izlaza I_1

U_1U_0 Q_1Q_0	00	01	11	10
00	0	0	0	0
01	b	0	0	0
11	0	0	b	0
10	0	1	1	0

Logička funkcija izlaza I_1 data je izrazom:

$$I_1 = Q_1 \overline{Q_0} U_0$$

Karnoova karta za izlaz I_0 će izgledati:

Tabela 7.6.6. Karnoova karta izlaza I_0

U_1U_0 Q_1Q_0	00	01	11	10
00	0	0	0	0
01	b	0	0	0
11	0	0	b	1
10	1	1	1	1

Logička funkcija izlaza I_0 određena je izrazom:

$$I_0 = Q_1 \overline{Q_0} + Q_1 U_1$$

Zadatak 7.7.

Za sekvencijalnu mrežu čiji tabela stanja/izlaza data u tabeli 7.7.1:

Tabela 7.7.1. Tabela stanja/izlaza

	U_1U_0				
S	00	01	11	10	I_z
S0	S0	S0	S2	S0	0
S1	S1	S1	S0	S3	0
S2	S2	S3	S2	S0	1
S3	S3	S1	S3	S1	1

a) Odrediti tip mreže, broj ulaza i broja izlaza, kao i broj promenljivih stanja.

b) Obrazložiti principe kodovanja stanja. Odrediti optimalno kodovana stanja i uporediti realizaciju sa realizacijom u slučaju kodovanja stanja mreže $S_0, S_1, S_2, S_3 \rightarrow (00, 01, 11, 10)$. Na raspolaganju su ivični D flipflopovi.

REŠENJE:

a) Očigledno da je mreža *Moore*-jevog tipa, obzirom da vrednosti izlaza zavise samo od stanja mreže. Obzirom da sekvencijalna mreža ima ukupno 4 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Broj ulaza sekvencijalne mreže, je 2, a izlaza 1.

b) Tabela stanja/izlaza za dve varijante kodovanja stanja mreže data je u tabeli 7.7.2.

Tabela 7.7.2. Tabela stanja/izlaza za dve varijante kodovanja stanja mreže

$Ver. I$	$Ver. II$		U_1U_0				
Q_1Q_0	Q_1Q_0	S	00	01	11	10	I_z
00	00	S0	S0	S0	S2	S0	0
01	01	S1	S1	S1	S3	S0	0
10	11	S2	S2	S3	S2	S0	1
11	10	S3	S3	S1	S3	S1	1

Princip kodovanja stanja mreže zasniva se na tri pravila:

1. Inicijalno stanje mreže kodovati sa svim nulama ili svim jedinicama.
2. Obezbediti da se izborom kodovanja stanja, prilikom najvećeg broja prelaza, menja minimalan broj bita koda (stanja mreže).
3. Obezbediti da funkcija izlaza bude minimalne kompleksnosti.

U slučaju koda *Ver. I*, zadovoljena su sva tri pravila, dok je u slučaju koda *Ver. II*, zadovoljena samo pravila 1 i 3.

Izgled tabele prelaza/izlaza za slučaj izbora koda *Ver. I* dat je u tabeli 7.7.3.

Tabela 7.7.3. Tabela prelaza/izlaza u slučaju kodovanja stanja mreže *Ver. I*

<i>Ver. I</i>	U_1U_0				I_z
	00	01	11	10	
Q_1Q_0	00	01	11	10	0
00	00	00	10	00	0
01	01	01	11	00	0
10	10	11	10	00	1
11	11	01	11	01	1

$$Q_1^+Q_0^+ (D_1D_0)$$

Kako se sekvencijalna mreža realizuje pomoću ivičnih *D* flipflopova tabela pobude/izlaza ima isti izgled kao i tabela prelaza/izlaza, obzirom da je jednačina pobude *D* flipflopa data izrazom:

$$Q^+ = D.$$

Odgovarajuća Karnoova karta za ulaz D_1 će izgledati:

Tabela 7.7.4. Karnoova karta ulaza flipflopa D_1 u slučaju kodovanja stanja mreže *Ver I*

U_1U_0	00	01	11	10
Q_1Q_0				
00	0	0	1	0
01	0	0	1	0
11	1	0	1	0
10	1	1	1	0

Prema tabeli 7.7.4, logička funkcija ulaza D_1 flipflopa, data je izrazom:

$$D_1 = U_1U_0 + Q_1\overline{Q_0}U_1 + Q_1\overline{U_1}U_0 = U_1U_0 + Q_1\overline{U_1} \cdot \overline{Q_0}U_0.$$

Odgovarajuća Karnoova karta za ulaz D_0 će izgledati:

Tabela 7.7.5. Karnoova karta ulaza flipflopa D_0 u slučaju kodovanja stanja mreže Ver I

U_1U_0 Q_1Q_0	00	01	11	10
00	0	0	0	0
01	1	1	1	0
11	1	1	1	1
10	0	1	0	0

Logička Funkcija ulaza D_0 flipflopa data je izrazom:

$$D_0 = Q_1Q_0 + Q_0\bar{U}_1 + Q_0U_0 + Q_1U_1\bar{U}_0$$

Izgled tabele prelaza/izlaza za slučaj izbora koda Ver. II dat je u tabeli 7.7.6.

Tabela 7.7.6. Tabela prelaza/izlaza u slučaju kodovanja stanja mreže Ver. II

Ver. II	U_1U_0				
Q_1Q_0	00	01	11	10	Iz
00	00	00	11	00	0
01	01	01	10	00	0
11	11	10	11	00	1
10	10	01	10	01	1

$$Q_1^+Q_0^+(D_1D_0)$$

Kako se sekvencijalna mreža realizuje pomoću ivičnih D flipflova tabela pobude/izlaza ima isti izgled kao i tabela prelaza/izlaza.

Odgovarajuća Karnoova karta za ulaz D_1 će imati izgled dat u tabeli 7.7.7.

Na osnovu tabele 7.7.7, dobija se logička funkcija ulaza D_1 flipflopa, data izrazom:

$$D_1 = U_1U_0 + Q_1Q_0\bar{U}_1 + Q_1\bar{U}_1U_0 = U_1U_0 + Q_1\bar{U}_1 \cdot \bar{Q}_0U_0$$

Tabela 7.7.7. Karnoova karta ulaza flipflopa D_1 u slučaju kodovanja stanja mreže Ver. II

U_1U_0 Q_1Q_0	00	01	11	10
00	0	0	1	0
01	0	0	1	0
11	1	1	1	0
10	1	0	1	0

Odgovarajuća Karnoova karta za ulaz D_0 će izgledati:

Tabela 7.7.8. Karnoova karta ulaza flipflopa D_0 u slučaju kodovanja stanja mreže Ver. II

U_1U_0 Q_1Q_0	00	01	11	10
00	0	0	1	0
01	1	1	0	0
11	1	0	1	0
10	0	1	0	1

$Q_1 \cdot (Q_0 \oplus U_1 \oplus U_0)$
odnosi se na četiri jedinice

Prema tabeli 7.7.8, logička funkcija ulaza D_0 flipflopa biće data izrazom:

$$D_0 = Q_1 \cdot (Q_0 \oplus U_1 \oplus U_0) + \overline{Q_1}Q_0\overline{U_1} + \overline{Q_1}Q_0U_1U_0$$

U oba slučaja Ver. I i Ver. II funkcija izlaza je data sa

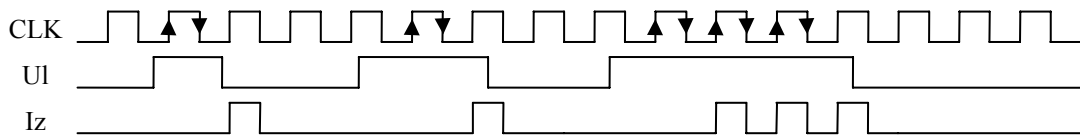
$$I_z = Q_1$$

Na osnovu jednačina pobude D flipflopova uočava se da je realizacija u slučaju kodovanja Ver. I daleko jednostavnija.

Zadatak 7.8.

Data je sekvencijalna mreža, čiji su vremenski dijagrami ulaznih i izlaznih signala prikazani na slici 7.8.1. Mreža generiše impulse I_z nakon svake obuhvaćene uzlazne i silazne ivice CLK impulsa od strane ulaznog signal UI . Impuls se generiše u narednoj periodi CLK signal na njegovu uzlaznu ivicu. Ako je poznato da je trajanje intervala u kome je asinhroni ulazni signal UI neaktivan (UI na niskom logičkom nivou) duže od $1T_{CLK}$, odrediti:

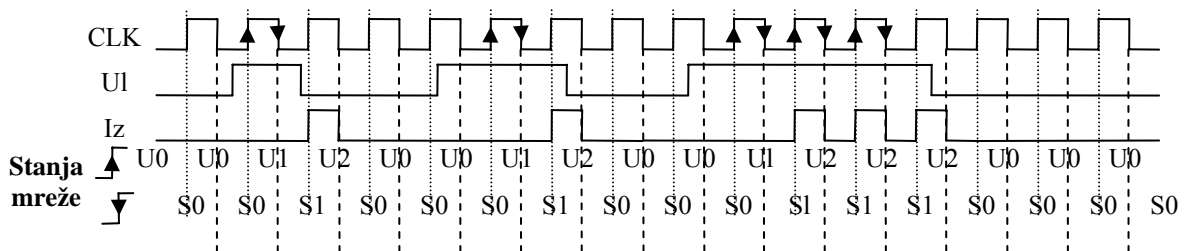
- Tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza.
- Nacrtati dijagram stanja.
- Realizovati mrežu pomoću ivičnih D flipflopova.



Slika 7.8.1. Vremenski dijagrami ulaznih i izlaznih signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama određujemo stanja sekvencijalne mreže, kao na slici 7.8.2. Kako mreža menja stanja i nakon uzlazne i nakon silazne ivice CLK signala, neophodno je odrediti stanja obe mreže. Neka je početno stanje mreže koja menja stanja na uzlaznu ivicu stanje $U0$. Neka je početno stanje mreže koja menja stanja na silaznu ivicu stanje $S0$.



Slika 7.8.2. Stanja sekvencijalne mreže i vremenski dijagrami ulaznih i izlaznih signala

Uočavamo da se izlazni signali sekvencijalne mreže ne zavise od trenutne vrednosti ulaznog signala UI već isključivo od stanja mreže, te zaključujemo da su obe mreže *Moore*-ovog tipa. Na osnovu definisanih stanja dve povezane mreže (U i S), određujemo tabelu stanja/izlaza (tabela 7.8.1), tabelu prelaza/izlaza (tabela 7.8.2) i tabelu pobude/izlaza (ista kao tabela 7.8.2). Napomenimo, da prelaz iz stanja $U1$ u stanje $U2$ se vrši samo u slučaju da se mreža koja radi na silaznu ivicu nalazi u stanju $S1$, što znači da je još jedan ulazni signal u mrežu koja radi na uzlaznu ivicu mora dodati (signal Us). Sa druge strane mreža koja radi na silaznu ivicu menja stanja isključivo u zavisnosti od ulaznog signala, tj. ne zavisi od stanja mreže S . Takođe izlazni signal Iz se generiše isključivo u zavisnosti od stanja mreže U .

Tabela 7.8.1. Tabela stanja/izlaza mreže U

	$UIUs$				
U	00	01	11	10	Iz
U0	U0	U0	U1	U1	0
U1	U0	U2	U2	U_i	0
U2	U0	U2	U2	U1	$1xCLK$

Sa U_i obeleženo je proizvoljno stanje mreže U , obzirom da situacija u kojoj se mreža U nalazi u stanju $U1$, pri čemu je ulazni signal na visokom logičkom nivou i nije u međuvremenu obuhvatio silaznu ivicu CLK signala, prema specifikaciji iz postavke zadatka nije moguća.

Izlazni signal I_z , kada se generiše ima oblik signala takta, što je u tabeli 7.8.1 naznačeno u formi $1xCLK$. U tabelama stanja/izlaza i prelaza/izlaza i pobude/izlaza moguće je definisati izlaz kao signal I_z' , pri čemu je $I_z = I_z' \cdot CLK$. Na ovaj način će u pomenutim tabelama umesto $1xCLK$ figurisati samo 1. Naravno, ovakva zamena ne utiče na promenu stanja sekvencijalne mreže.

Tabela 7.8.2. Tabela prelaza/izlaza mreže U ista kao tabela pobude/izlaza

	UIU_s				
U	00	01	11	10	I_z
00	00	00	01	01	0
01	00	11	11	bb	0
11	00	11	11	01	$1xCLK$

$$\underbrace{\hspace{10em}}_{Q_1^+ Q_0^+ (D_1 D_0)}$$

Obzirom da sekvencijalna mreža, (deo sekvencijalne mreže koji menja stanja na uzlaznu ivicu signala takta) ima ukupno 3 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Kako se sekvencijalna mreža realizuje pomoću ivičnih D flipflopova tabelu pobude/izlaza ima isti izgled kao tabela prelaza/izlaza, obzirom na jednačinu pobude ulaza D flipflopa.

Tabela 7.8.3. Tabela stanja/izlaza mreže S

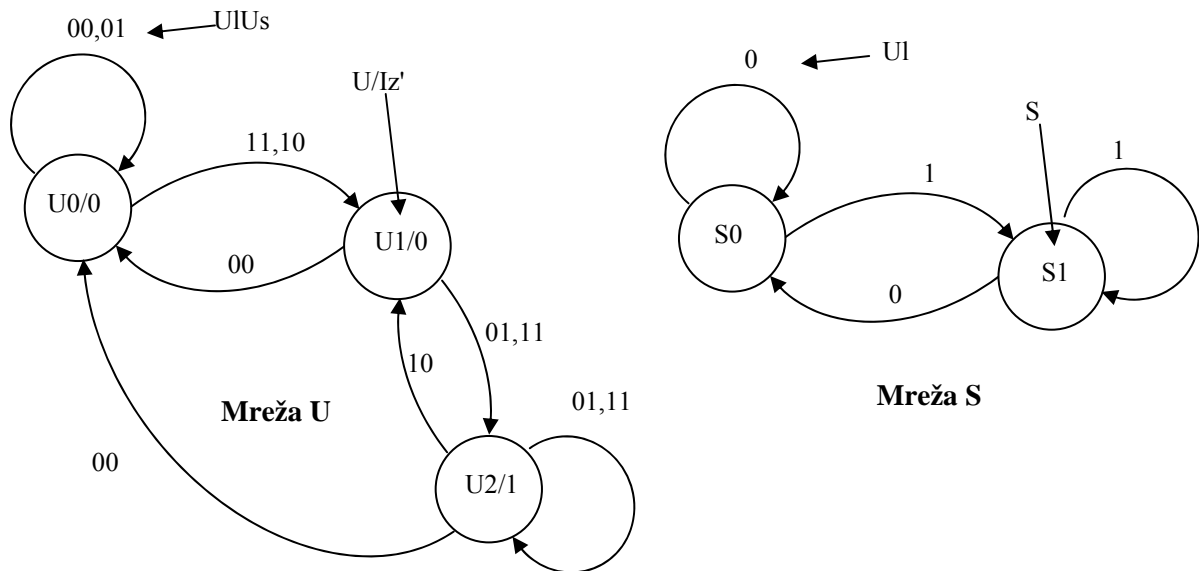
	UI	
S	0	1
$S0$	$S0$	$S1$
$S1$	$S0$	$S1$

Tabela 7.8.4. Tabela pobude/izlaza mreže S

	UI	
Q_0	0	1
0	0	1
1	0	1

$$\underbrace{\hspace{10em}}_{Q_0^+ (D_0)}$$

b) Prema tabeli stanja/izlaza dijagram stanja sekvencijalne mreže imaće izgled dat na slici 7.8.3:



Slika 7.8.3. Dijagram stanja sekvencijalne mreže

c) Na osnovu tabele pobude/izlaza, minimizacijom pomoću Karnoovih karti, dobiju se funkcije pobude ulaza D flipflova.

Tabela 7.8.5. Tabela pobude D_1

$UIUs$ Q_1Q_0	00	01	11	10
00	0	0	0	0
01	0	1	1	b
11	0	1	1	0
10	b	b	b	b

Tabela 7.8.6. Tabela pobude D_0

$UIUs$ Q_1Q_0	00	01	11	10
00	0	0	1	1
01	0	1	1	b
11	0	1	1	1
10	b	b	b	b

Odgovarajuće logičke funkcije pobude ulaza flipflova i izlaza mreže U , date su izrazima:

$$D_1 = Q_0 U_s$$

$$D_0 = Q_0 U_s + UI$$

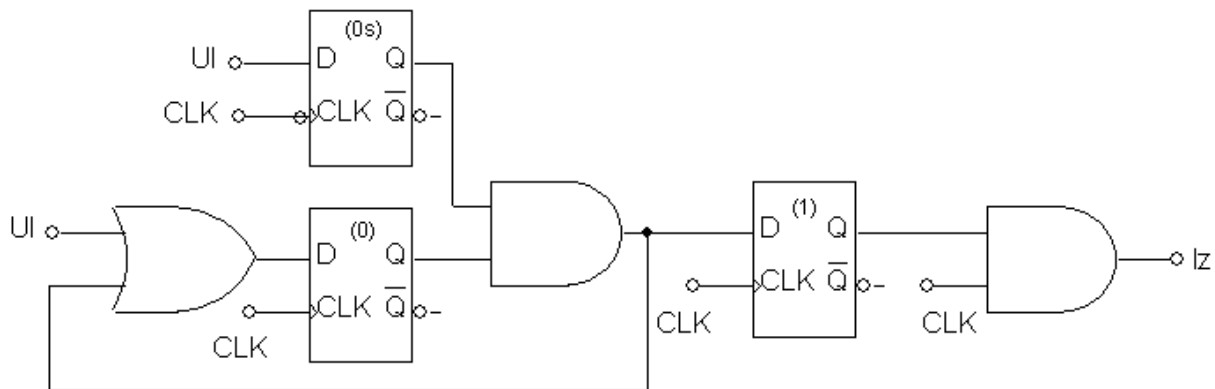
$$I_z = Q_1 CLK$$

Odgovarajuće logičke funkcije pobude ulaza flipflova i izlaza mreže S (signala koji se dovodi na ulaz mreže U), date su izrazima:

$$D_{0s} = UI$$

$$U_s = Q_{0s}$$

c) Logička šema sekvencijalne mreže data je na slici 7.8.4.

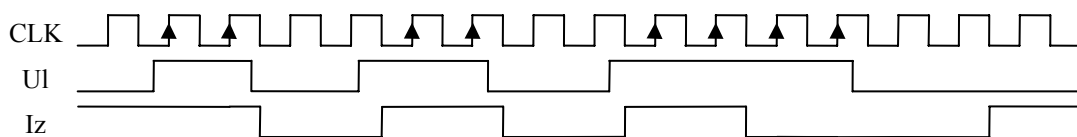


Slika 7.8.4. Logička šema sekvencijalne mreže

Zadatak 7.9.

Data je sekvencijalna mreža čiji su vremenski dijagrami ulaznih i izlaznih signala prikazani na slici 7.9.1. Mreža generiše izlazni signal (na niskom logičkom nivou) nakon obuhvaćene dve uzastopne uzlazne ivice CLK impulsa od strane ulaznog signal UI . Impuls se generiše u narednoj periodi CLK signal na njegovu silaznu ivicu i trajanje impulsa je jednako broju obuhvaćenih uzastopnih ulaznih ivica puta T_{CLK} . Ako je poznato da je trajanje intervala u kome je asinhroni ulazni signal UI neaktivan (UI na niskom logičkom nivou) duže od $2T_{CLK}$, odrediti:

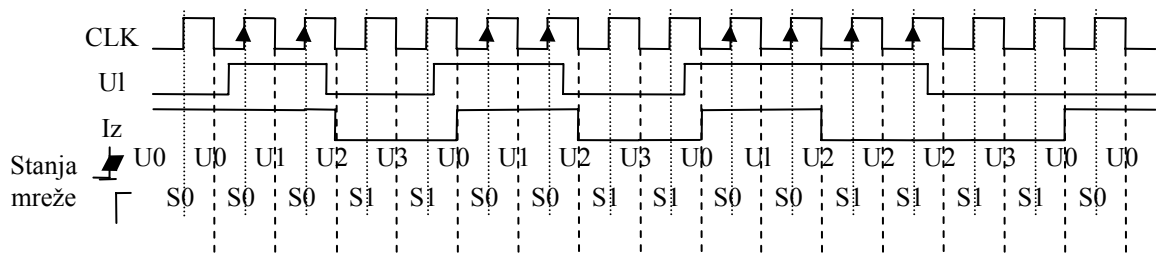
- Tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza. Posebno komentarisati slučaj kada je trajanje intervala u kome je asinhroni ulazni signal UI neaktivan (UI na niskom logičkom nivou) duže od $1T_{CLK}$.
- Nacrtati dijagram stanja.
- Realizovati mrežu pomoću ivičnih D flipflopova.



Slika 7.9.1. Vremenski dijagrami ulaznih i izlaznih signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama određujemo stanja sekvencijalne mreže što je dato na slici 7.9.2. Pošto mreža menja stanja i nakon uzlazne i nakon silazne ivice CLK signala, neophodno je odrediti stanja obe sekvencijalne mreže. Neka je početno stanje mreže koja menja stanja na uzlaznu ivicu stanje $U0$. Neka je početno stanje mreže koja menja stanja na silaznu ivicu stanje $S0$.



Slika 7.9.2. Stanja mreže i vremenski dijagrami ulaznih i izlaznih signala

Uočavamo da izlazni signali sekvencijalne mreže ne zavise od trenutne vrednosti ulaznog signala UI već isključivo od stanja mreže. Na osnovu toga zaključujemo da su obe mreže *Moore*-ovog tipa.

Na osnovu definisanih stanja dve povezane mreže (U i S), određujemo tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza. Napomenimo, da prelazi stanja mreže U ne zavise od stanja mreže S , već samo od ulaznog signala UI . Sa druge strane mreža koja radi na silaznu ivicu signala takta menja stanja isključivo u zavisnosti od stanja mreže U . Takođe izlazni signal Iz se generiše isključivo u zavisnosti od stanja mreže S .

U tabeli 7.9.1, prikazana je tabela stanja/izlaza mreže U , kod koje je aktivna ivica signala takta, uzlazna ivica, dok je u tabeli 7.9.2, prikazana tabela stanja/izlaza mreže S , kod koje je aktivna ivica signala takta, silazna ivica.

Tabela 7.9.1. Tabela stanja/izlaza mreže U

	UI		
U	0	1	Uu
$U0$	$U0$	$U1$	0
$U1$	$U0$	$U2$	0
$U2$	$U3$	$U2$	1
$U3$	$U0$	U_i	0

Tabela 7.9.2. Tabela stanja/izlaza mreže S

	Uu		
S	0	1	Iz
$S0$	$S0$	$S1$	0
$S1$	$S0$	$S1$	1

U tabeli 7.9.1, stanje obeleženo sa U_i , predstavlja proizvoljno stanje mreže obzirom da se prema uslovu zadatka prema kome je trajanje intervala u kome je asinhroni ulazni signal UI neaktivan (UI na niskom logičkom nivou) duže od $2T_{CLK}$.

Za slučaj kada je trajanje intervala u kome je asinhroni ulazni signal UI neaktivan (UI na niskom logičkom nivou) duže od $1T_{CLK}$ umesto U_i u tabeli stanja/izlaza treba da stoji stanje $U1$.

Tabela 7.9.3. Tabela prelaza/izlaza mreže U

	<i>U_i</i>	
<i>Q₁Q₀</i>	0	1
00	00	01
01	00	11
11	10	11
10	00	<i>bb</i>

$Q_1^+ Q_0^+ (D_1 D_0)$

Obzirom da sekvencijalna mreža *U* ima ukupno 4 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Kako se sekvencijalna mreža realizuje pomoću ivičnih *D* flipflopova tabela pobude/izlaza (tabela 7.9.5) ima isti izgled kao tabela prelaza/izlaza, obzirom na jednačinu pobude *D* flipfopa, koja je data izrazom:

$$Q^+ = D$$

Tabela 7.9.4. Tabela stanja/izlaza mreže S

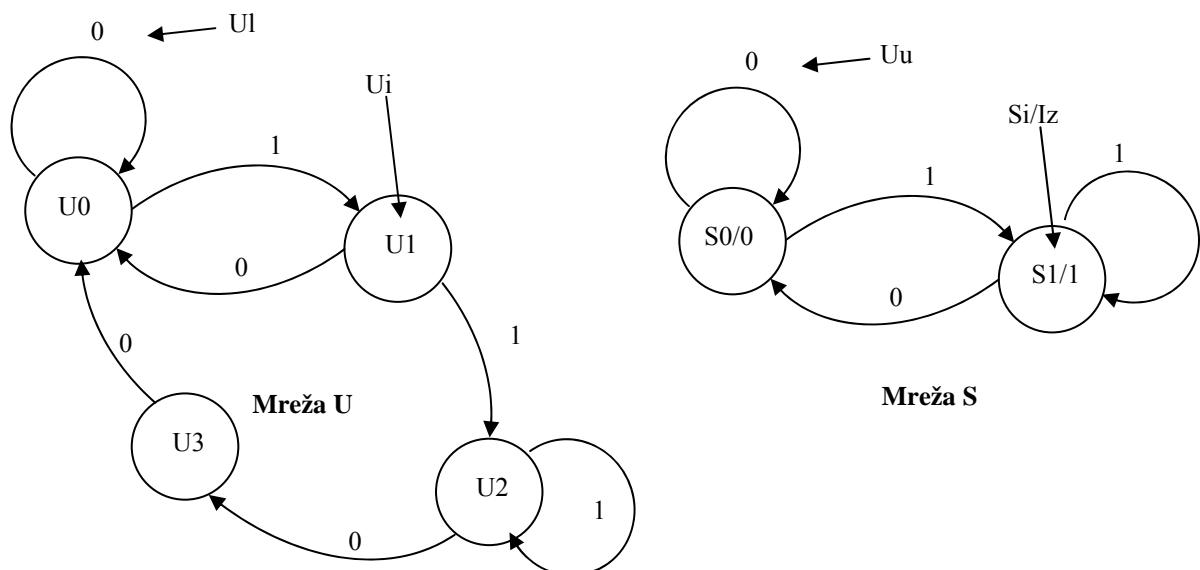
	<i>U_i</i>		
<i>S</i>	0	1	<i>I_z</i>
S0	S0	S1	0
S1	S0	S1	1

Tabela 7.9.5. Tabela pobude/izlaza mreže S

	<i>U_i</i>		
<i>Q₀</i>	0	1	<i>I_z</i>
0	0	1	0
1	0	1	1

$Q_0^+ (D_0)$

b) Prema tabeli stanja/izlaza dijagram stanja izgleda:



Slika 7.9.3. Dijagram stanja sekvencijalne mreže

c) Na osnovu tabele pobude/izlaza minimizacijom pomoću Karnoovih karti dobiju se logičke funkcije ulaza D flipflopova.

Tabela 7.9.6. Tabela pobude D_1

UI Q_1Q_0	0	1
00	0	0
01	0	1
11	1	1
10	0	b

Tabela 7.9.7. Tabela pobude D_0

UI Q_1Q_0	0	1
00	0	1
01	0	1
11	0	1
10	0	b

Logičke funkcije ulaza flipflopova i izlaza mreže U imaju oblik:

$$D_1 = Q_1Q_0 + Q_0UI = Q_0 \cdot (Q_1 + UI)$$

$$D_0 = UI$$

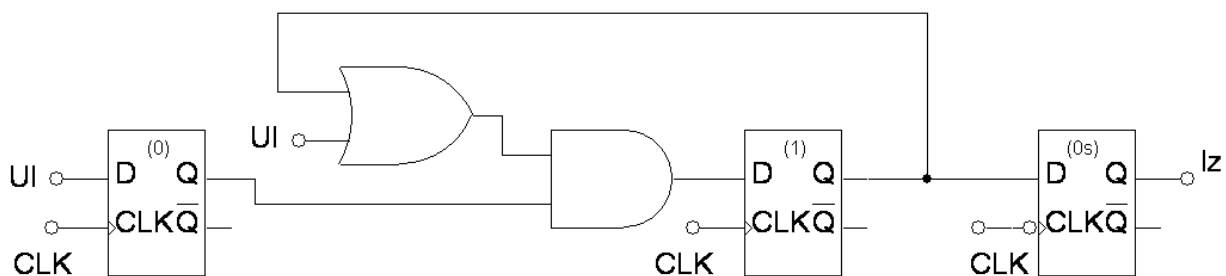
$$Uu = Q_1$$

Logičke funkcije ulaza flipflopova i izlaza mreže S imaju oblik:

$$D_{0s} = Uu$$

$$Iz = Q_{0s}$$

c) Logička šema sekvencijalne mreže data je na slici 7.9.4.



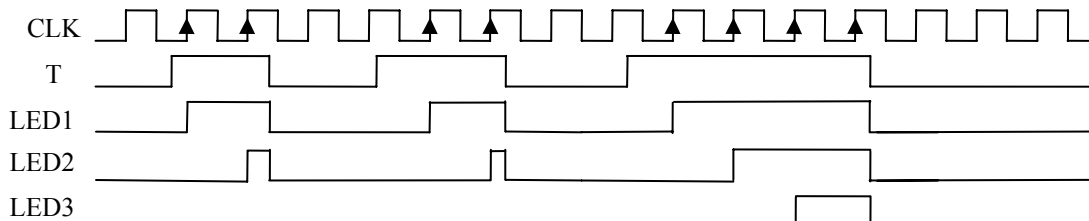
Slika 7.9.4. Logička šema sekvencijalne mreže

Zadatak 7.10.

a) Odrediti tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza za sekvencijalnu mrežu koja generiše impulse za pobudu tri svetlosna LED indikatora, nakon pritiska na taster T , tako da se signal LED_1 generiše nakon prve uzlazne ivice, signal LED_2 nakon druge i LED_3 nakon treće obuhvaćene ivice CLK signalom sa tastera T . Signali LED_i su aktivni sve vreme dok je taster T pritisnut ($T=1$). Vremenski dijagrami relevantnih signala dati su na slici 7.10.1.

b) Odrediti dijagram stanja sekvencijalne mreže.

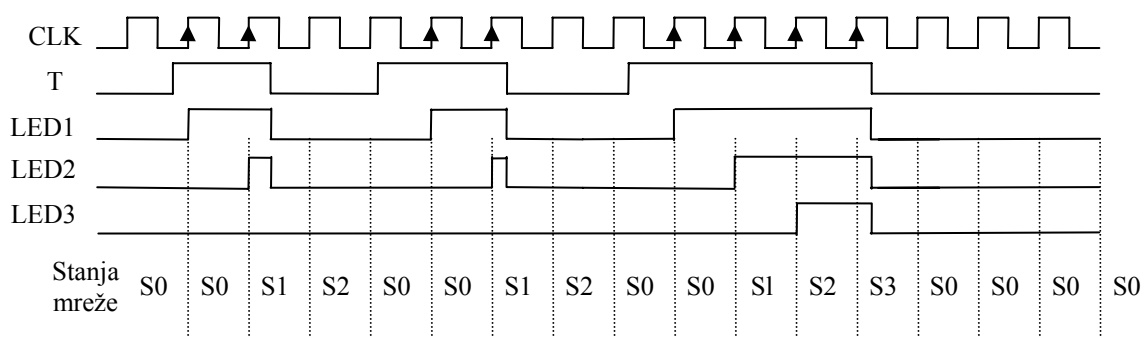
c) Realizovati mrežu pomoću ivičnih D flipflopova.



Slika 7.10.1. Vremenski dijagrami ulaznih i izlaznih signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama određujemo stanja mreže, što je dato na slici 7.10.2. Uočavamo da izlazi zavise od trenutne vrednosti ulaza T , tako da je mreža *Mealy*-evog tipa.



Slika 7.10.2. Stanja mreže i dijagrami ulaznih i izlaznih signala

Na osnovu stanja mreže određujemo tabelu stanja/izlaza (tabela 7.10.1) i tabelu prelaza/izlaza (tabela 7.10.2).

Tabela 7.10.1. Tabela stanja/izlaza

S	T	
	0	1
S0	S0,000	S1,000
S1	S0,000	S2,001
S2	S0,000	S3,011
S3	S0,000	S3,111

Tabela 7.10.2. Tabela prelaza/izlaza

Q_1Q_0	T	
	0	1
00	00,000	01,000
01	00,000	11,001
11	00,000	10,011
10	00,000	10,111

$Q_1^+Q_0^+ (D_1D_0), LED_3LED_2LED_1$

Na osnovu tabela 7.10.1 i 7.10.2 određujemo Karnoove karte za ulaze D flipflopova.

Tabela 7.10.3. Tabela pobude D_1

T Q_1Q_0	0	1
00	0	0
01	0	1
11	0	1
10	0	1

Tabela 7.10.4. Tabela pobude D_0

T Q_1Q_0	0	1
00	0	1
01	0	1
11	0	0
10	0	0

Tabela 7.10.5. Tabela pobude LED_3

T Q_1Q_0	0	1
00	0	0
01	0	0
11	0	0
10	0	1

Tabela 7.10.6. Tabela pobude LED_2

T Q_1Q_0	0	1
00	0	0
01	0	0
11	0	1
10	0	1

Tabela 7.10.7. Tabela pobude LED_1

T Q_1Q_0	0	1
00	0	0
01	0	1
11	0	1
10	0	1

Na osnovu tabela pobude/izlaza formirane su tabele 7.10.5, 7.10.6 i 7.10.7, čijom minimizacijom pomoću Karnoovih karti određujemo funkcije ulaza D flipflopova.

Odgovarajuće jednačine pobude ulaza D flipflopova i funkcije izlaza mreže, izgledaju:

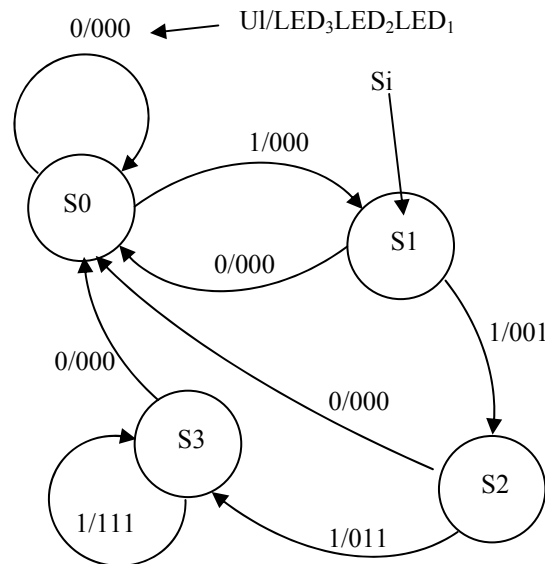
$$D_1 = LED_1 = UI(Q_1 + Q_0)$$

$$D_0 = \overline{Q_1}UI$$

$$LED_2 = Q_1UI$$

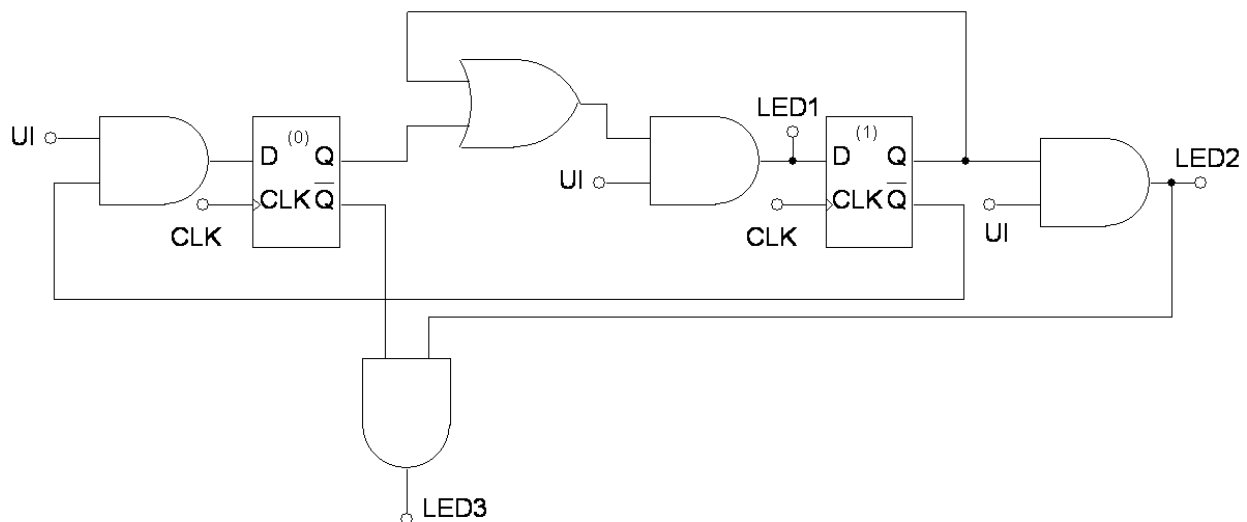
$$LED_3 = Q_1\overline{Q_0}UI$$

b) Prema tabeli stanja/izlaza (tabela 7.10.1), određujemo dijagram stanja sekvencijalne mreže, dat na slici 7.10.3:



Slika 7.10.3. Dijagram stanja sekvencijalne mreže

c) Logička šema sekvencijalne mreže data je na slici 7.10.4.

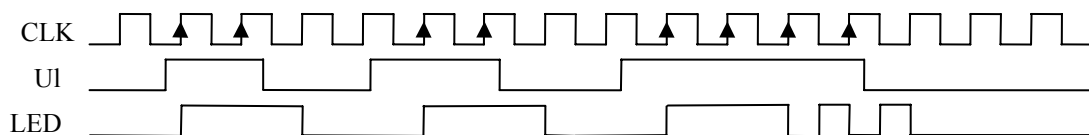


Slika 7.10.4. Logička šema sekvencijalne mreže

Zadatak 7.11.

a) Odrediti tabelu stanja/izlaza, tabelu prelaza/izlaza i tabelu pobude/izlaza za sekvencijalnu mrežu koja generiše impuls za pobudu svetlosnog LED indikatora na osnovu vremenskih dijagrama datih na slici 7.11.1.

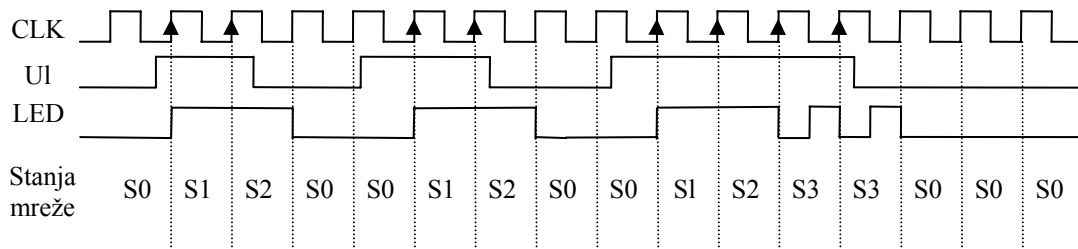
b) Realizovati mrežu pomoću T flipflopova sa *Enable* ulazom. Objasniti da li je moguće realizovati mrežu pomoću standardnih T flipflopova (koji poseduju samo T ulaz).



Slika 7.11.1. Vremenski dijagrami ulaznih i izlaznih signala sekvencijalne mreže

REŠENJE:

a) Na osnovu datih vremenskih dijagrama određujemo stanja sekvencijalne mreže, što je prikazano na slici 7.11.2. Uočavamo da izlazi ne zavise od trenutne vrednosti ulaza UI , tako da je mreža *Moore*-ovog tipa.



Slika 7.11.2. Stanja mreže i vremenski dijagrami ulaznih i izlaznih signala

Na osnovu stanja mreže definisanih slikom 7.11.2, određujemo tabele stanja/izlaza (tabela 7.11.1) i prelaza/izlaza (tabela 7.11.2).

Tabela 7.11.1. Tabela stanja/izlaza

	UI		
S	0	1	LED
S0	S0	S1	0
S1	S0	S2	1
S2	S0	S3	1
S3	S0	S3	\overline{CLK}

Tabela 7.11.2. Tabela prelaza/izlaza

	UI		
Q_1Q_0	0	1	LED
00	00	01	0
01	00	11	1
11	00	10	1
10	00	10	\overline{CLK}

$Q_1^+Q_0^+$

Obzirom da sekvencijalna mreža ima ukupno 4 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Kako se sekvencijalna mreža realizuje pomoću ivičnih T flipflopova sa *Enable* ulazom određujemo tabelu pobude/izlaza (tabela 11.4) na osnovu tabele pobude za T flipflop date u tabeli 11.3. Jednačina pobude T flipflopa sa *Enable* ulazom data je izrazom:

$$Q^+ = EN\overline{Q} + \overline{EN}Q$$

Tabela 7.11.3. Tabela pobude/izlaza T-ff

Q	Q^+	EN
0	0	0
0	1	1
1	0	1
1	1	0

Tabela 7.11.4. Tabela pobude/izlaza

	UI		
Q_1Q_0	0	1	LED
00	00	01	0
01	01	10	1
11	11	01	1
10	10	00	\overline{CLK}

EN_1EN_0

Funkcije ulaza T flipflopa, određujemo pomoću Karnoovih karti za odgovarajuće ulaze EN_1 i EN_0 , date u tabelama 7.11.4 i 7.11.5.

Tabela 7.11.5. Karnoova karta za ulaz EN_1

UI Q_1Q_0	0	1
00	0	0
01	0	1
11	1	0
10	0	0

Tabela 7.11.6. Karnoova karta za ulaz EN_0

UI Q_1Q_0	0	1
00	0	1
01	1	0
11	1	1
10	0	0

Na osnovu tabele pobude/izlaza minimizacijom pomoću Karnoovih karti datih u tabelama 7.11.5 i 7.11.6, dobiju se funkcije ulaza D flipflopova.

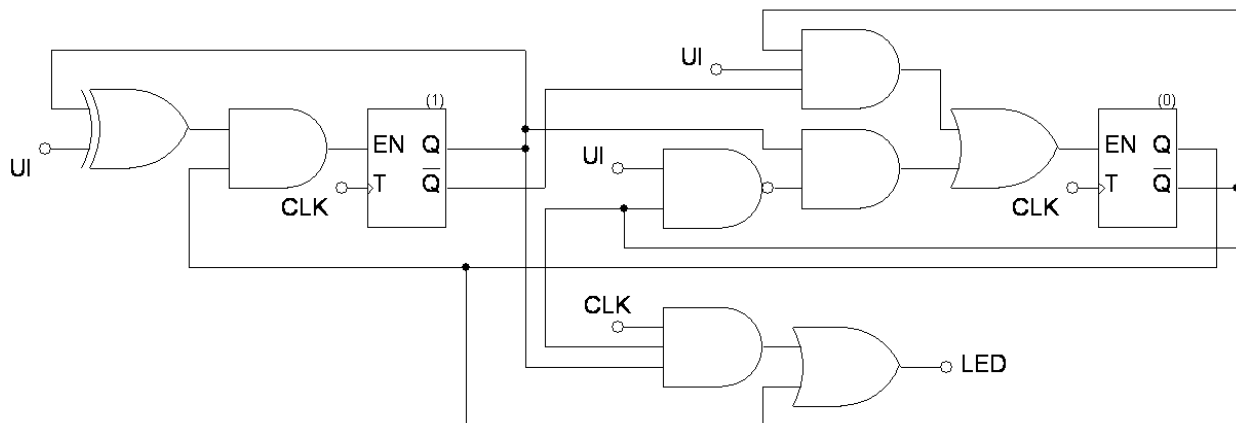
Odgovarajuće jednačine ulaza T flipflopova i izlaza LED imaju oblik:

$$EN_1 = Q_1Q_0\bar{UI} + \bar{Q}_1Q_0UI = Q_0 \cdot Q_1 \oplus UI$$

$$EN_0 = \bar{Q}_1\bar{Q}_0UI + Q_1Q_0 + Q_0\bar{UI} = \bar{Q}_1\bar{Q}_0UI + Q_0\bar{Q}_1\bar{UI}$$

$$LED = Q_0 + Q_1\bar{Q}_0CLK$$

b) Logička šema sekvencijalne mreže data je na slici 7.11.3.



Slika 7.11.3. Logička šema sekvencijalne mreže

Zadatak 7.12.

a) Projektovati mrežu sa jednim ulazom UI i dva izlaza $UNLOCK$ i OK . $UNLOCK=1$ ako je $UI=0$ i ako je primljena sekvenca u predhodnih 4 taktna impulsa 1101. $OK=1$ ukoliko je trenutna vrednost ulaza UI takva da vodi mašinu bliže $UNLOCK=1$ stanju.

b) Odrediti dijagram stanja sekvencijalne mreže.

c) Odrediti minimalno kompleksnu realizaciju sekvencijalne mreže pomoću ivičnih D flipflopova.

REŠENJE:

a) Za datu sekvencijalnu mrežu uočavamo da je *Mealy*-jevog tipa obzirom da izlazi zavise od stanja mreže i trenutne vrednosti UI signala.

Tabela 7.12.1. Tabela stanja/izlaza

S	UI		Primljena sekvenca
	0	1	
S_0	$S_0,00$	$S_1,01$	
S_1	$S_0,00$	$S_2,01$	'1'
S_2	$S_3,01$	$S_2,00$	'11'
S_3	$S_0,00$	$S_4,01$	'110'
S_4	$S_0,11$	$S_2,00$	'1101'

S^+ , $UNLOCK$ OK

Tabela 7.12.2. Tabela prelaza/izlaza

$Q_2Q_1Q_0$	UI		Primljena sekvenca
	0	1	
000	$000,00$	$001,01$	
001	$000,00$	$010,01$	'1'
010	$100,01$	$010,00$	'11'
100	$000,00$	$110,01$	'110'
110	$000,11$	$010,00$	'1101'

$Q_2^+Q_1^+Q_0^+$, $UNLOCK$ OK

Obzirom da sekvencijalna mreža ima ukupno 5 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 3.

Kako se sekvencijalna mreža realizuje pomoću ivičnih D flipflopova, određujemo tabelu pobude/izlaza na osnovu jednačina pobude D flipflopa:

$$Q^+ = D$$

Kako bi realizacija bila sa minimalno kompleksnošću, uzećemo da se iz preostalih neiskorišćenih (nedefinisanih) stanja sekvencijalne mreže, prelazi u proizvoljno stanje 'bbb' sa proizvoljnom vrednosti izlaza 'bb'.

Iz tabele stanja/izlaza treba uočiti da u slučaju prijema sekvence '111' mreža prelazi u stanje S_2 jer je poslednje primljena sekvenca bita '11', slično, u slučaju prijema sekvence 11011 prelazi se u stanje S_2 pošto je poslednje primljena sekvenca '11'.

Funkcije ulaza D flipflopova i izlaza mreže određujemo na osnovu Karnoovih karti datih u tabelama 7.12.3-7.12.7.

Tabela 7.12.3. Karnoova karta za ulaz D_2

Q_0UI Q_2Q_1	00	01	11	10
00	0	0	0	0
01	1	0	<i>b</i>	<i>b</i>
11	0	0	<i>b</i>	<i>b</i>
10	0	1	<i>b</i>	<i>b</i>

Tabela 7.12.4. Karnoova karta za ulaz D_1

Q_0UI Q_2Q_1	00	01	11	10
00	0	0	1	0
01	0	1	<i>b</i>	<i>b</i>
11	0	1	<i>b</i>	<i>b</i>
10	0	1	<i>b</i>	<i>b</i>

Tabela 7.12.5. Karnoova karta za ulaz D_0

Q_0UI Q_2Q_1	00	01	11	10
00	0	1	0	0
01	0	0	<i>b</i>	<i>b</i>
11	0	0	<i>b</i>	<i>b</i>
10	0	0	<i>b</i>	<i>b</i>

Tabela 7.12.6. Karnoova karta za izlaz
UNLOCK

Q_0UI Q_2Q_1	00	01	11	10
00	0	0	0	0
01	0	0	<i>b</i>	<i>b</i>
11	1	0	<i>b</i>	<i>b</i>
10	0	0	<i>b</i>	<i>b</i>

Tabela 7.12.7. Karnoova karta za izlaz **OK**

Q_0UI Q_2Q_1	00	01	11	10
00	0	1	1	0
01	1	0	<i>b</i>	<i>b</i>
11	1	0	<i>b</i>	<i>b</i>
10	0	1	<i>b</i>	<i>b</i>

Na osnovu tabele pobude/izlaza minimizacijom pomoću Karnoovih karti dobiju se funkcije ulaza D flipflova.

Odgovarajuće logičke funkcije pobude ulaza flipflova i logičke funkcije izlaza mreže date su izrazima:

$$D_2 = Q_2 \overline{Q_1} UI + \overline{Q_2} Q_1 \overline{UI}$$

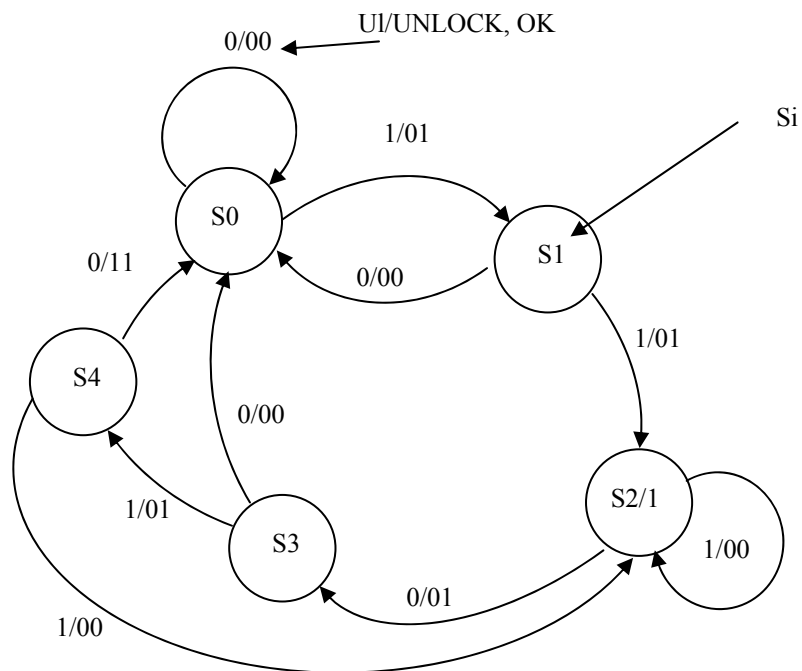
$$D_1 = Q_0UI + Q_1UI + Q_2UI = UI \cdot \overline{Q_2Q_1Q_0}$$

$$D_0 = \overline{Q_2Q_1Q_0}UI$$

$$UNLOCK = Q_2Q_1\overline{UI}$$

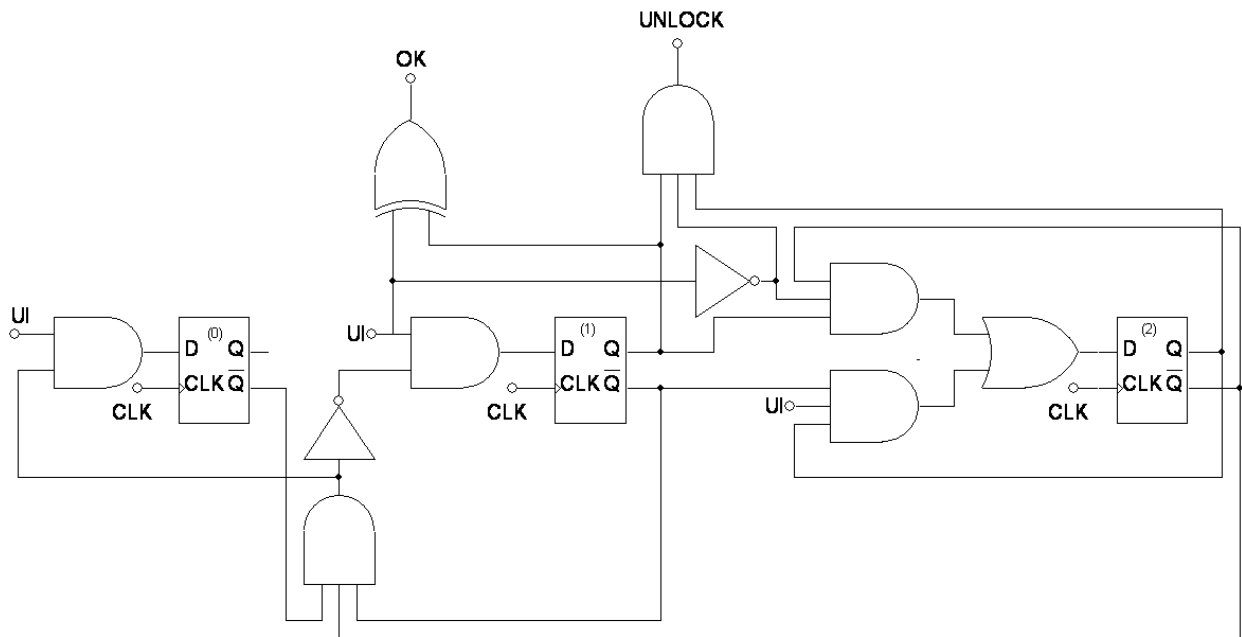
$$OK = Q_1\overline{UI} + \overline{Q_1}UI = Q_1 \oplus UI$$

b) Dijagram stanja sekvencijalne mreže, prikazan na slici 7.12.1, određujemo na osnovu tabele stanja/izlaza (tabela 7.12.1)



Slika 7.12.1. Dijagram stanja sekvencijalne mreže

c) Logička šema sekvencijalne mreže, realizovana preko funkcija ulaza flipflopova i funkcija izlaza mreže, data je na slici 7.12.2.



Slika 7.12.2. Logička šema sekvencijalne mreže

Zadatak 7.13.

Projektovati sekvencijalnu mrežu sa tri ulaza AL_1 , AL_2 i AL_3 i izlazom $ALARM$ koji se generiše u slučaju da su dva od tri ulazna signala aktivna. Aktivni nivo ulaznih signala je logička jedinica. Trajanje signala $ALARM$ je $1T_{CLK}$ i generiše se na prvu uzlaznu ivicu CLK signala. U slučaju da su i nakon generisanja signala $ALARM$ i dalje najmanje dva od ukupno tri ulazna signala aktivna, generisati signal $ALARM$ koji ima oblik kao i CLK signal na svaku narednu uzlaznu ivicu CLK signala.

Odrediti dijagram stanja mreže i realizovati mrežu u minimalno kompleksnoj realizaciji pomoću ivičnih JK flipflopova.

REŠENJE:

Za datu sekvencijalnu mrežu, uočavamo da je *Moore*-ovog tipa, obzirom da izlaz zavisi od stanja mreže.

Najpre ćemo odrediti signal AL koji će biti aktivan u slučaju da su najmanje dva ulazna signala aktivna. Kombinatorna tabela koja definiše vrednosti signala AL , za sve kombinacije logičkih nivoa na ulazu, prikazana je u tabeli 7.13.1.

Na osnovu kombinacione tabele određena je pomoću Karnoove karte za signala AL .

Tabela 7.13.1. Kombinaciona tabela za signal AL

$AL_2AL_1AL_0$	AL
000	0
001	0
010	0
011	1
100	0
101	1
110	1
111	1

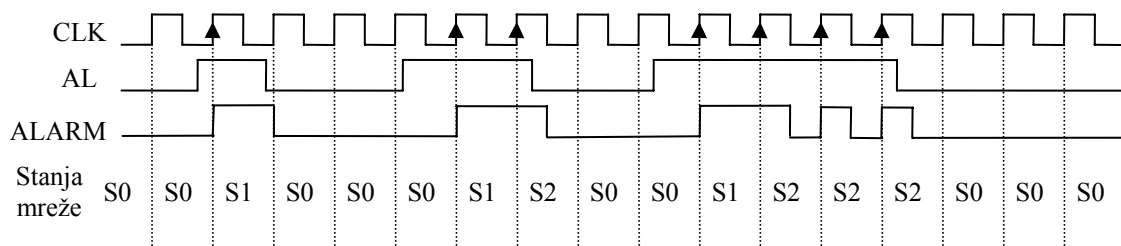
Tabela 7.13.2. Karnoova karta za signal AL

AL_0	0	1
AL_2AL_1		
00	0	0
01	0	1
11	1	1
10	0	1

Na osnovu Karnoove karte (tabela 7.13.2), minimizacijom, određujemo logičku funkciju signala AL :

$$AL = AL_2AL_1 + AL_2AL_0 + AL_1AL_0$$

Nakon određivanja funkcije signala AL , određujemo vremeske oblike karakterističnih signala sekvencijalne mreže, što je prikazano na slici 7.13.1.



Slika 7.13.1. Stanja mreže i vremenski dijagrami karakterističnih signala mreže

Na osnovu dijagrama sa slike 7.13.1 i definisanih stanja mreže određujemo tabele stanja/izlaza (tabela 7.13.3) i tabele prelaza/izlaza (tabela 7.13.4).

Tabela 7.13.3. Tabela stanja/izlaza

S	AL		Iz
	0	1	
S0	S0	S1	0
S1	S0	S2	1
S2	S0	S2	1xCLK

S^+

Tabela 7.13.4. Tabela prelaza/izlaza

Q_1Q_0	AL		Iz
	0	1	
00	00	01	0
01	00	11	1
11	00	11	1xCLK

$Q_1^+Q_0^+$

Obzirom da sekvencijalna mreža ima ukupno 3 stanja, dovoljan broj promenljivih stanja (flipflopova) za realizaciju mreže je 2. Kako se sekvencijalna mreža realizuje pomoću ivičnih *JK* flipflopova određujemo tabelu pobude/izlaza na osnovu tabele pobude za *JK* flipflop date u tabeli 3. Jednačina pobude *JK* flipflopa data je izrazom:

$$Q^+ = J\bar{Q} + \bar{K}Q$$

Tabela 7.13.5. Tabela pobude/izlaza

Q_1Q_0	<i>AL</i>		<i>Iz</i>
	0	1	
00	0 <i>b</i> ,0 <i>b</i>	0 <i>b</i> ,1 <i>b</i>	0
01	0 <i>b</i> , <i>b</i> 1	1 <i>b</i> , <i>b</i> 0	1
11	<i>b</i> 1, <i>b</i> 1	<i>b</i> 0, <i>b</i> 0	1xCLK

J_1K_1, J_0K_0

Tabela 7.13.6. Tabela pobude *JK* flipflopa

<i>Q</i>	Q^+	<i>J</i>	<i>K</i>
0	0	0	<i>b</i>
0	1	1	<i>b</i>
1	0	<i>b</i>	1
1	1	<i>b</i>	0

Tabela 7.13.7. Tabela pobude J_1

<i>AL</i> Q_1Q_0	0	1
00	0	0
01	0	1
11	<i>b</i>	<i>b</i>
10	<i>b</i>	<i>b</i>

Tabela 7.13.8. Tabela pobude K_1

<i>AL</i> Q_1Q_0	0	1
00	<i>b</i>	<i>b</i>
01	<i>b</i>	<i>b</i>
11	0	1
10	<i>b</i>	<i>b</i>

Tabela 7.13.9. Tabela pobude J_0

<i>AL</i> Q_1Q_0	0	1
00	0	1
01	<i>b</i>	<i>b</i>
11	<i>b</i>	<i>b</i>
10	<i>b</i>	<i>b</i>

Tabela 7.13.10. Tabela pobude K_0

<i>AL</i> Q_1Q_0	0	1
00	<i>b</i>	<i>b</i>
01	1	0
11	1	0
10	<i>b</i>	<i>b</i>

Minimizacijom pomoću Karnoovih karti dobiju se funkcije ulaza JK flipflopova.

Odgovarajuće jednačine pobude i jednačine izlaza izgledaju:

$$J_1 = Q_0 AL$$

$$K_1 = AL$$

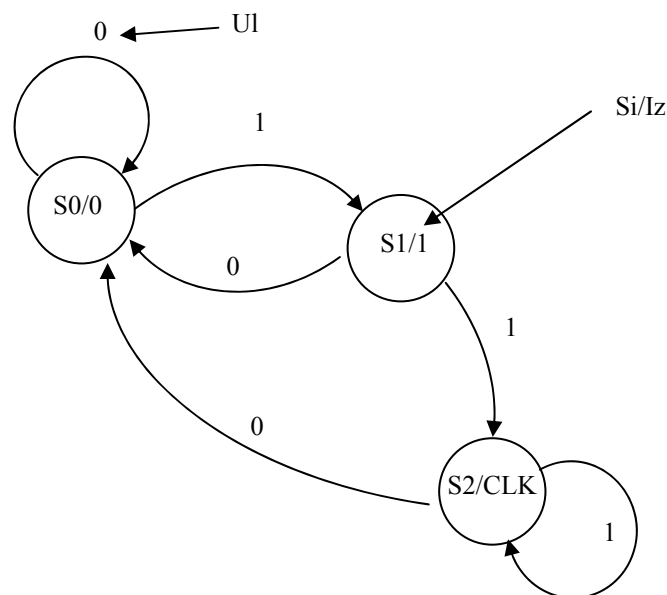
$$J_0 = AL$$

$$K_0 = \overline{AL}$$

$$AL = AL_2 AL_1 + AL_2 AL_0 + AL_1 AL_0$$

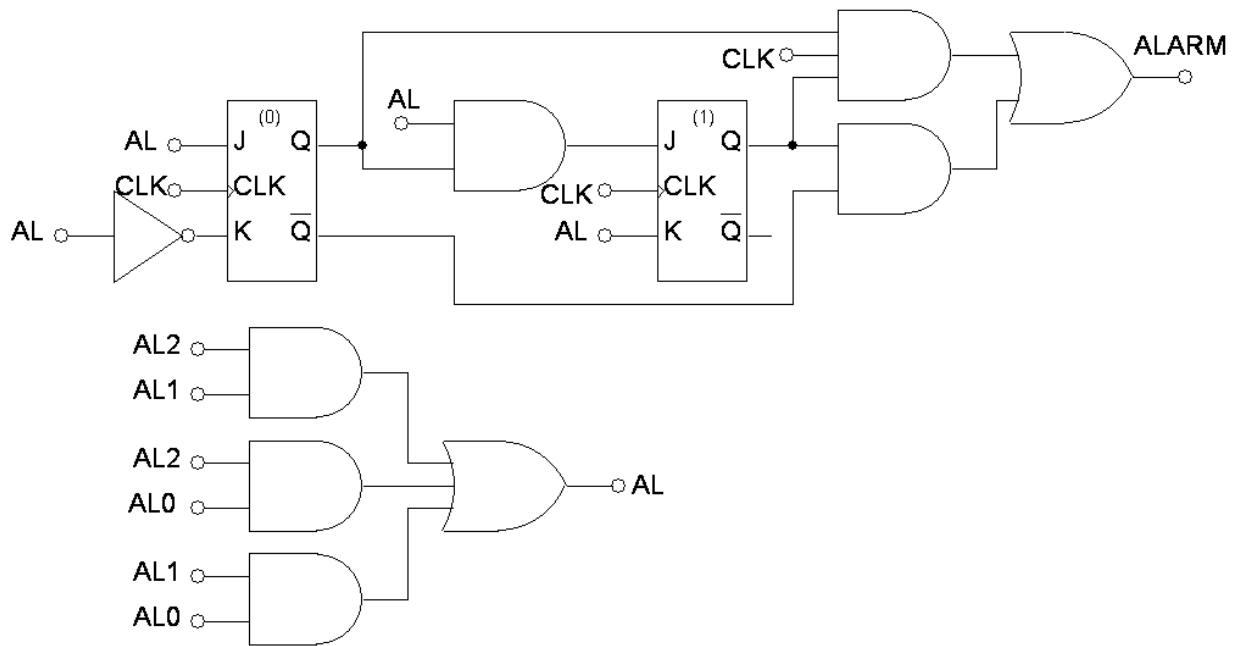
$$ALARM = \overline{Q_1} Q_0 + Q_1 Q_0 CLK$$

Dijagram stanja sekvencijalne mreže, data na slici 7.13.2, određujemo na osnovu tabele prelaza/izlaza (tabela 7.13.4)



Slika 7.13.2. Dijagram stanja sekvencijalne mreže

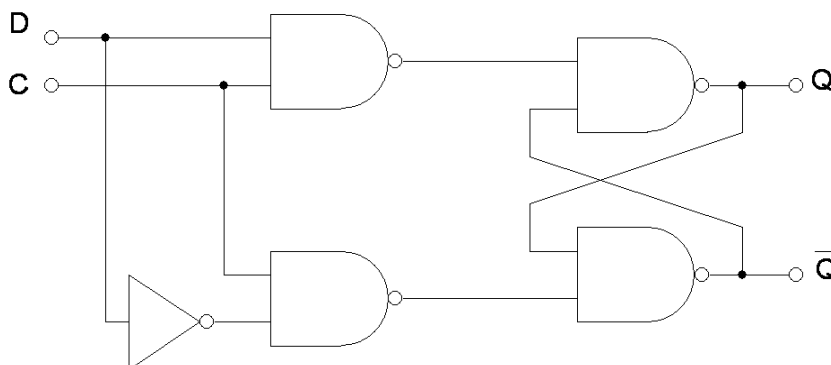
Na osnovu jednačina pobude ulaza JK flipflopova i izlaza mreže, određujemo logičku šemu sekvencijalne mreže, datu na slici 7.13.3.



Slika 7.13.3. Logička šema sekvencijalne mreže

Zadatak 7.14.

- a) Odrediti dijagram stanja D leč kola sa slike 7.14.1. U tabeli stanja obeležiti stabilna stanja mreže.
 b) Odrediti pri kojim simultanim prelazima ulaznih signala dolazi do trke signala. Definirati u kojim situacijama se javlja i na koji način se problem trke signala rešava.

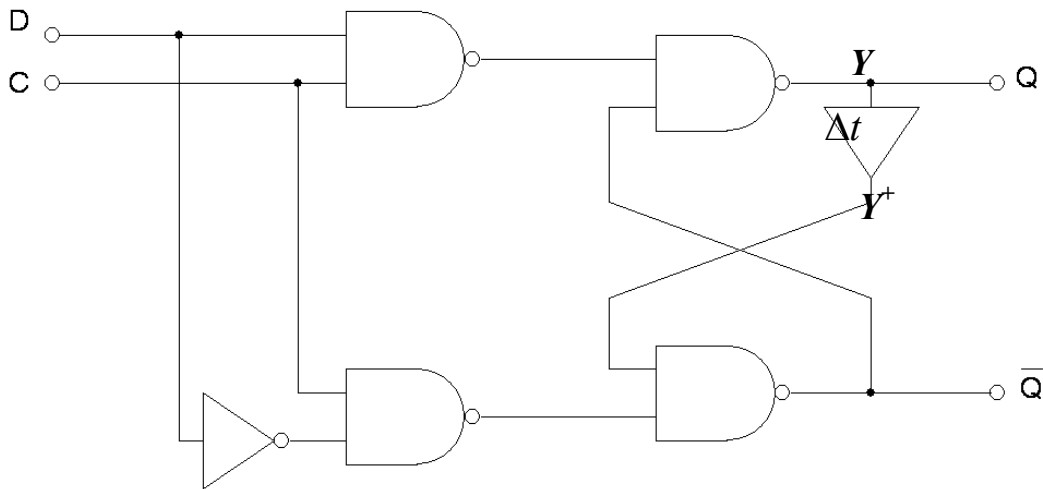


Slika 7.14.1. D leč kolo

REŠENJE:

a) Obzirom da ponašanje sekvencijalnih mreža sa povratnim spregama zavisi od vrednosti ulaznih signala i promenljivih stanja sadržanim u povratnim spregama sekvencijalne mreže, potrebno je najpre odrediti broj povratnih sprega date mreže. Prekidamo jednu povratnu spregu i definišemo promenljivu stanja Y (slika 7.14.2). Kako je sada sve signale mreže moguće izraziti pomoću promenljive stanja Y i ulaznih signala, zaključujemo da mreža ima samo jednu promenljivu stanja tj. jednu povratnu vezu bez obzira što na prvi pogled izgleda kao da mreža ima dve povratne spregu. Jednačina pobude ima oblik:

$$Y^+ = CD + \overline{C\overline{D}} + \overline{Y} = CD + \overline{C}Y + DY.$$



Slika 7.14.2. Analiza povratne sprege D leč kola

Tabela prelaza D leča će imati izgled dat u tabeli 7.14.1.

Tabela 7.14.1. Tabela prelaza D leč kola

	CD			
Y	00	01	11	10
0	0	0	1	0
1	1	1	1	0

Y⁺

Na osnovu slike 7.14.2 određujemo jednačine izlaza koje imaju oblik:

$$Q = Y \text{ ili } Q = CD + \overline{C}Y + DY$$

$$\overline{Q} = C\overline{D} + \overline{Y}$$

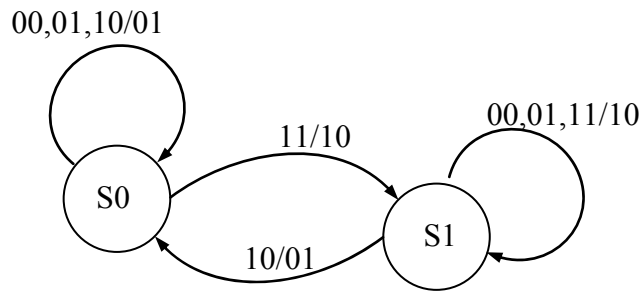
b) Tabela stanja/izlaza dobijena je na osnovu tabele prelaza (tabela 7.14.1) i jednačina izlaza. Tabela stanja/izlaza D leča će imati izgled dat u tabeli 7.14.2.

Tabela 7.14.2. Tabela stanja/izlaza D leč kola

	CD			
S	00	01	11	10
S0	S0,01	S0,01	S1,10	S0,01
S1	S1,10	S1,10	S1,10	S0,01

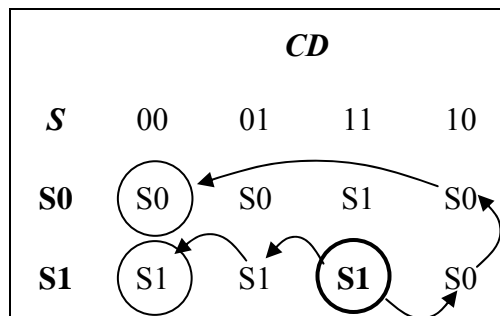
S⁺, Q⁻

U tabeli su obeležena **stabilna stanja** u kojima mreža može beskonačno dugo da stoji ukoliko nema promene ulaznih signala (**bold**) i *nestabilna stanja* u kojima mreža ne može da stoji već prelazi u stabilno stanje u zavisnosti od trenutnih vrednosti ulaznih signala (signala C i D) mreže. Prilikom prolaska kroz nestabilna stanja, na izlazima mreže (izlazi Q i \bar{Q}) se generišu različite kombinacije logičkih nivoa kao posledica konačnog vremena propagacije signala kroz logička kola. Zbog toga se za vrednosti logičkih nivoa na izlazu kola uzimaju one koje će kolo imati nakon prelaska u odgovarajuće stabilno stanje



Slika 7.14.3. Dijagram stanja D leč kola

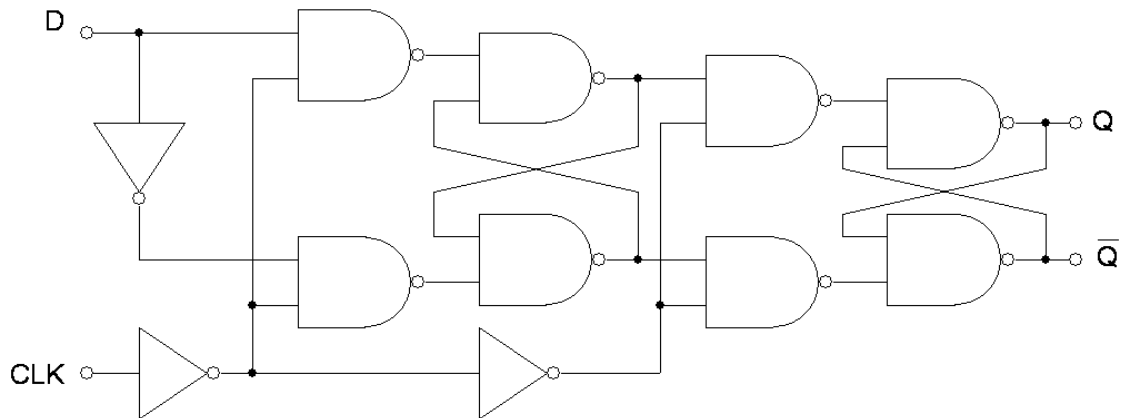
Tabela 7.14.3. Analiza kritične trke u slučaju simultane promene ulaza



Ukoliko se mreža nalazi u stabilnom stanju $S1$, pri čemu su ulazi na visokom logičkom nivou, tj. $CD=11$, i ako zatim dođe do skoro simultane promene ulaznih signala na nizak logički nivo, tj. $CD=00$ (ne promene se oba ulazna signala baš u istom trenutku), tada u slučaju promene **CD: 11→10→00 mreža završava u stanju S0**, dok u slučaju promene **CD: 11→01→00 mreža završava u stanju S1**. Dakle redosled promene signala utiče na rad mreže, pa se može reći da se mreža nepredvidivo ponaša. Rešenje problema se svodi na uvođenje vremena držanja (t_h - hold time) i postavljanja (t_{su} - setup time) ulaza D , kojima se definiše interval vremena u kome, ne treba dozvoliti promenu ulaznog signala D , pre i posle promene signala C .

Zadatak 7.15.

a) Odrediti dijagram stanja ivičnog D flipflopa sa slike 7.15.1.

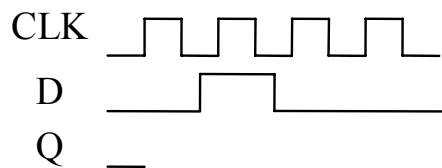


Slika 7.15.1. Ivični D flipflop

b) U tabeli stanja obeležiti stabilna stanja mreže. Odrediti jednačine stanja i jednačine izlaza.

c) Nacrtati dijagram stanja ivičnog D flipflopa.

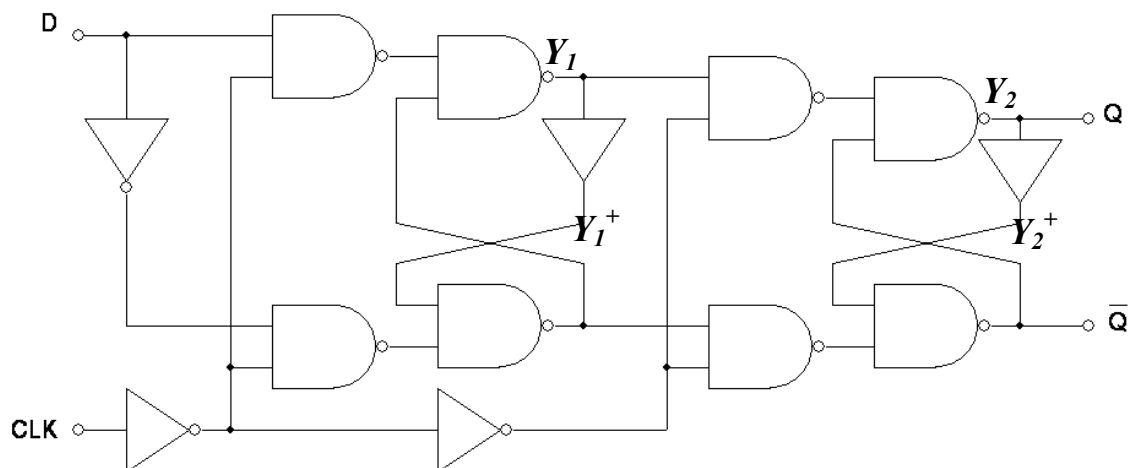
d) Odrediti stanja mreže i nacrtati vremenski oblik signala Q za dati vremenski dijagram ulaznih signala sa slike 7.15.2. Uzeti početno stanje mreže koje odgovara nivoima ulaznih i izlaznih signala.



Slika 7.15.2. Vremenski dijagram ulaznih signala ($Q=0$ u početnom trenutku)

REŠENJE:

a) Obzirom da ponašanje sekvencijalnih mreža sa povratnim spregama zavisi od vrednosti ulaznih signala i promenljivih stanja sadržanih u povratnim spregama sekvencijalne mreže, potrebno je najpre odrediti broj povratnih sprega date mreže. Prekidamo obe povratne sprege (prema slici 7.15.3) i definišemo promenljive stanja Y_1 i Y_2 . Kako je sada sve signale mreže moguće izraziti pomoću promenljivih stanja i ulaznih signala, zaključujemo da mreža ima dve promenljive stanja.



Slika 7.15.3. Analiza povratne sprege ivičnog D flipflopa

b) Jednačine pobude imaju oblik:

$$Y_1^+ = D\overline{CLK} + Y_1D + Y_1CLK$$

$$Y_2^+ = Y_1CLK + Y_2\overline{CLK} + Y_2Y_1D$$


Jednačine izlaza imaju oblik:

$$Q = Y_2$$

$$\overline{Q} = \overline{Y_2} + CLK\overline{Y_1}$$

Tabela 7.15.1. Tabela prelaza/izlaza

	<i>CLK D</i>			
<i>Y₂ Y₁</i>	00	01	11	10
00	00,01	01,01	00,01	00,01
01	00,01	01,01	11,01	11,01
11	10,10	11,10	11,10	11,10
10	10,10	11,10	00,01	00,01

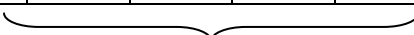


 $Y_2^+ Y_1^+, \overline{Q\overline{Q}}$

Tabela stanja *D* leča će imati izgled dat u tabeli 7.15.2.

Tabela 7.15.2. Tabela stanja ivičnog *D* flipflopa

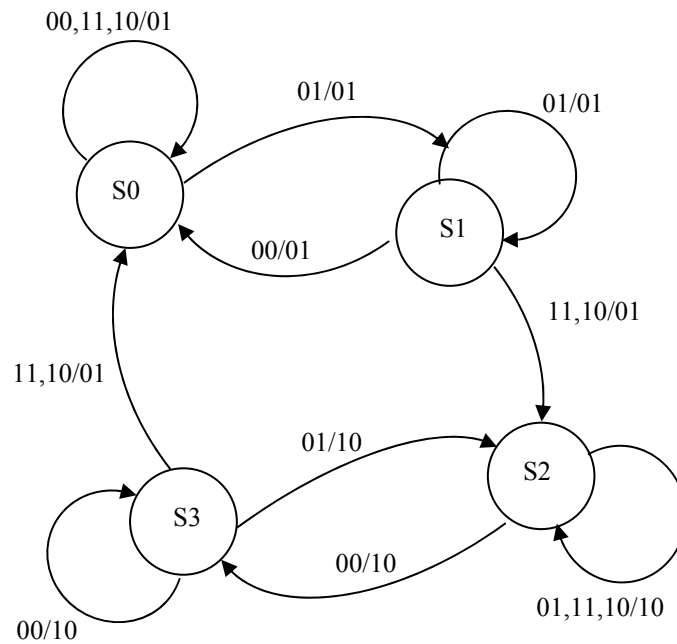
	<i>CLK D</i>			
<i>S</i>	00	01	11	10
S0	S0,01	S1,01	S0,01	S0,01
S1	S0,01	S1,01	S2,01	S2,01
S2	S3,10	S2,10	S2,10	S2,10
S3	S3,10	S2,10	S0,01	S0,01



 $S^+, \overline{Q\overline{Q}}$

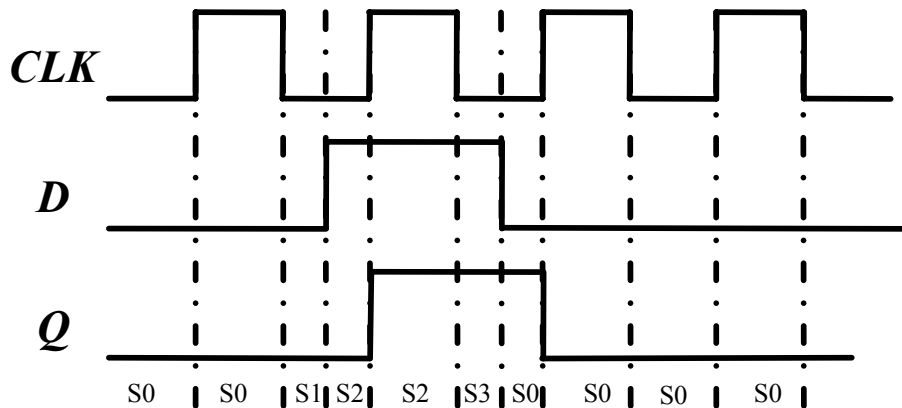
U tabeli 7.15.2 su obeležena **stabilna stanja** u kojima mreža može beskonačno dugo da stoji ukoliko nema promene ulaznih signala (**bold**). Ostala stanja su nestabilna stanja u kojima mreža ne može da stoji već prelazi u stabilno stanje u zavisnosti od vrednosti ulaznih signala sekvencijalne mreže.

c) Na osnovu tabela stanja/izlaza određujemo dijagram stanja sekvencijalne mreže dat na slici 7.15.4.



Slika 7.15.4. Dijagram stanja ivičnog D flipflopa

d) Na slici 7.15.5, dat je vremenski dijagram izlaznog signala Q i odgovarajuća stanja mreže koja se menjaju prilikom svake promene signala na ulazu. Treba obratiti pažnju, da nakon promene nivoa ulaznih signala mreža završava u nekom od stabilnih stanja.



Slika 7.15.5. Vremenski dijagrami signala ivičnog D flipflopa