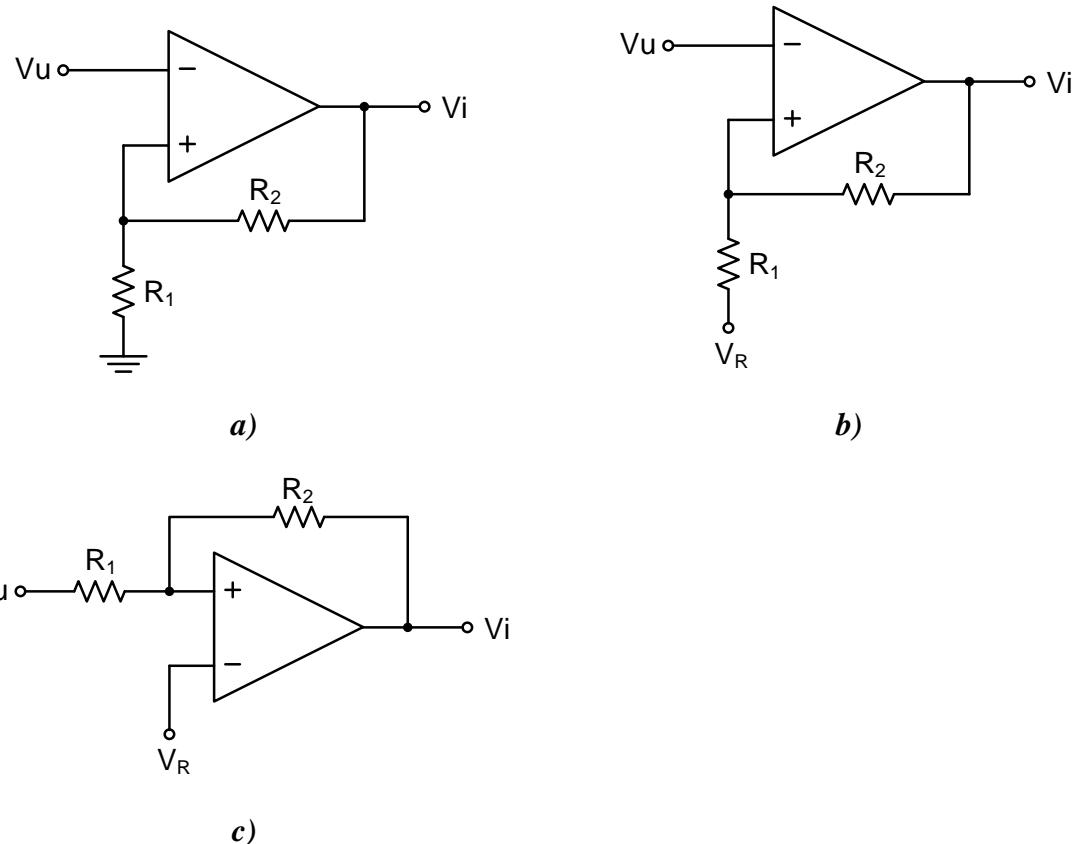


Zadatak 12.1.

Za Šmitova kola sa Slike 12.1.1. odrediti napone praga V_{T1} i V_{T2} , margine šuma NM_1 i NM_0 , širinu histerezisa V_H i položaj centra histerezisa V_{CH} . Nacrtati prenosnu karakteristiku $v_I = f(v_U)$.



Slika 12.1.1. Realizacije Šmitovih kola pomoću idealnih komparatora

REŠENJE:

a) Šmitovi komparatori predstavljaju bistabilna kola sa pozitivnom povratnom spregom kod kojih naponi praga za opadajuću i rastuću ivicu nisu jednaki.

Pri analizi kola polazi se od stanja kada je ulazni napon dovoljno nizak tako da sigurno važi $V^- < V^+$ odnosno komparator se nalazi u pozitivnom zasićenju. U tom slučaju je $V_i = V_{OH}$.

Napon na pozitivnom priključku komparatora tada iznosi $V^+ = \frac{R_1}{R_1 + R_2} V_{OH}$. Vrednost

izlaznog napona će se promeniti tek kada ulazni napon postane veći od napona na pozitivnom priključku komparatora, koji ujedno predstavlja i vrednost praga. Dakle napon praga pri kojem se dešava promena izlaza pri povećenju ulaznog napona iznosi:

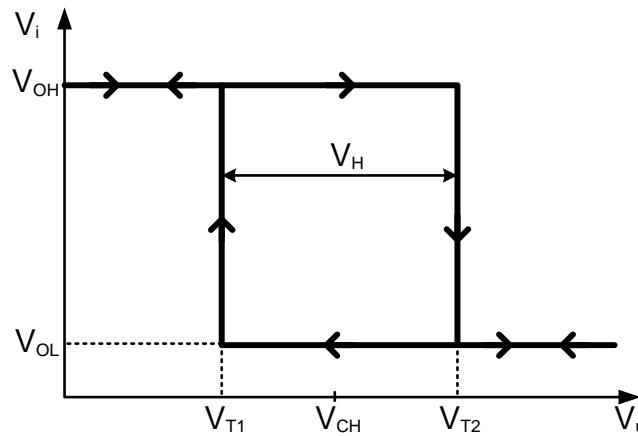
$$V_{IL} = V_{T2} = \frac{R_1}{R_1 + R_2} V_{OH} = k V_{OH} \text{ za } k = \frac{R_1}{R_1 + R_2} \quad (12.1.1.)$$

Prema tome V_{T2} predstavlja najveći napon koji se i dalje smatra kao napon logičke nule na ulazu. Povećanjem ulaznog napona iznad ove granice dovodi do promene izlaznog napona

$V_i = V_{OL}$ i dalje povećanje ulaznog napona ne dovodi do promene izlaza. Promena izlaznog napona je sada dovela do promene napona praga na ulazu. Zbog toga se pri smanjenju ulaznog napona promena na izlazu događa tek kada se pređe novi prag komparatora koji sada iznosi:

$$V_{IH} = V_{T1} = \frac{R_1}{R_1 + R_2} V_{OL} = kV_{OL} \quad (12.1.2.)$$

Slično V_{T1} predstavlja najmanji napon koji se i dalje smatra kao napon logičke jedinice na ulazu. Dalje smanjenje ulaznog napona ne dovodi do promene izlaza koji ostaje na visokom naponskom nivou. Kompletan karakteristika prenosa analiziranog Šmitovog kola je prikazana na Slici 12.1.2.



Slika 12.1.2. Karakteristika prenosa invertujućeg Šmitovog kola

Kako je prag okidanja pri povećanju ulaznog napona viši od praga okidanja pri smanjenju ulaznog napona za karakteristiku sa Slike 12.1.2. se kaže da ima histerezis. Širina histerezisa predstavlja razliku napona pragova:

$$V_H = V_{T2} - V_{T1} = k(V_{OH} - V_{OL}) \quad (12.1.3.)$$

Centar histerezisa određen je izrazom:

$$V_{CH} = (V_{T2} + V_{T1}) / 2 = k(V_{OH} + V_{OL}) / 2 \quad (12.1.4.)$$

Margine šuma analiziranog Šmitovog kola su:

$$NM_1 = V_{OH} - V_{IH} = V_{OH} - kV_{OL} \quad (12.1.5.)$$

$$NM_0 = V_{IL} - V_{OL} = kV_{OH} - V_{OL} \quad (12.1.6.)$$

Zanimljiva je sledeća karakteristika Šmitovih kola:

$$NM_1 + NM_0 = (1+k)(V_{OH} - V_{OL}) \quad (12.1.7.)$$

Zbir margina šuma logičke nule i logičke jedinice na ulazu je veći od ukupne promene napona na ulazu. Ova osobina je posledica histerezisne karakteristike i omogućava da Šmitova kola budu dosta otporna na šum.

b) Iz izraza 12.1.3. – 12.1.7. može se zaključiti da za podešavanje karakteristike Šmitovog kola (širina histerezisa i položaj centra histerezisa) postoji samo jedan stepen slobode, koeficijent k . Menjanjem odnosa otpornika u povratnoj sprezi menjaju se istovremeno i širina i položaj centra histerezisa. Kako bi se omogućilo nezavisno podešavanje ovih parametara uvodi se dodatni referentni napon V_R što je prikazano na Slici 12.1.1. b). Na sličan način kao u već opisanom slučaju dolazi se do karakteristike kola sa Slike 12.1.1. b):

$$V_{IL} = V_{T2} = \frac{R_1}{R_1 + R_2} V_{OH} + \frac{R_2}{R_1 + R_2} V_R = kV_{OH} + (1-k)V_R$$

$$V_{IH} = V_{T1} = \frac{R_1}{R_1 + R_2} V_{OL} + \frac{R_2}{R_1 + R_2} V_R = kV_{OL} + (1-k)V_R$$

$$V_H = V_{T2} - V_{T1} = k(V_{OH} - V_{OL})$$

$$V_{CH} = (V_{T2} + V_{T1}) / 2 = k(V_{OH} + V_{OL}) / 2 + (1-k)V_R$$

$$NM_1 = V_{OH} - V_{IH} = V_{OH} - kV_{OL} - (1-k)V_R$$

$$NM_0 = V_{IL} - V_{OL} = kV_{OH} - V_{OL} + (1-k)V_R$$

Iz prethodnih izraza se vidi da je u ovom slučaju moguće prvo podesiti širinu histerezisa menjanjem odnosa otpornika u povratnoj sprezi (što utiče na konstantu k) a zatim podesiti položaj centra histerezisa menjanjem vrednosti referentnog napona V_R .

Kako je analizirano Šmitovo kolo invertujućeg tipa to je njegova karakteristika prenosa prikazana na Slici 12.1.2.

c) Šmitovo kolo neinvertujućeg tipa je prikazano na Slici 12.1.1. c). Neka je na početku ulazni napon dovoljno nizak tako da važi $V^+ < V^-$, odnosno $V_u = V_{OL}$ i $V_i = V_{OL}$. Sa povećanjem ulaznog napona, napon na pozitivnom priključku diferencijalnog komparatora se menja kao:

$$V^+ = V_u \frac{R_2}{R_1 + R_2} + V_{OL} \frac{R_1}{R_1 + R_2} \quad (12.1.7.)$$

Da bi komparator promenio vrednost potrebno je da bude ispunjeno $V^+ > V^-$. Zamenom izraza 12.1.7. u prethodnu nejednakost dobija se:

$$V_u \frac{R_2}{R_1 + R_2} + V_{OL} \frac{R_1}{R_1 + R_2} > V_R \Rightarrow V_u > \frac{R_1 + R_2}{R_2} V_R - \frac{R_1}{R_2} V_{OL}$$

Dakle najveći ulazni napon koji se i dalje smatra kao napon logičke nule, odnosno prag okidanja komparatora pri povećanju ulaznog napona iznosi:

$$V_{IL} = V_{T2} = \frac{R_1 + R_2}{R_2} V_R - \frac{R_1}{R_2} V_{OL} = (k+1)V_R - kV_{OL} \text{ za } k = \frac{R_1}{R_2} \quad (12.1.8.)$$

Povećenjem ulaznog napona preko ove granice izlaz komparatora menja stanje i postaje $V_i = V_{OH}$. Dalje povećanje ulaznog napona ne utiče na promenu napona na izlazu. Pri smanjenju ulaznog napona napon na pozitivnom priključku diferencijalnog komparatora iznosi:

$$V^+ = V_u \frac{R_2}{R_1 + R_2} + V_{OH} \frac{R_1}{R_1 + R_2} \quad (12.1.9.)$$

Da bi komparator promenio vrednost potrebno je da bude ispunjeno $V^+ < V^-$. Zamenom izraza 12.1.9. u prethodnu nejednakost dobija se:

$$V_u \frac{R_2}{R_1 + R_2} + V_{OH} \frac{R_1}{R_1 + R_2} < V_R \Rightarrow V_u < \frac{R_1 + R_2}{R_2} V_R - \frac{R_1}{R_2} V_{OH}$$

Dakle najmanji ulazni napon koji se i dalje smatra kao napon logičke jedinice, odnosno prag okidanja komparatora pri smanjenju ulaznog napona iznosi:

$$V_{IH} = V_{T1} = \frac{R_1 + R_2}{R_2} V_R - \frac{R_1}{R_2} V_{OH} = (k+1)V_R - kV_{OH} \quad (12.1.10.)$$

Širina histerezisa, položaj centra histerezisa kao margine šuma dati su izrazima:

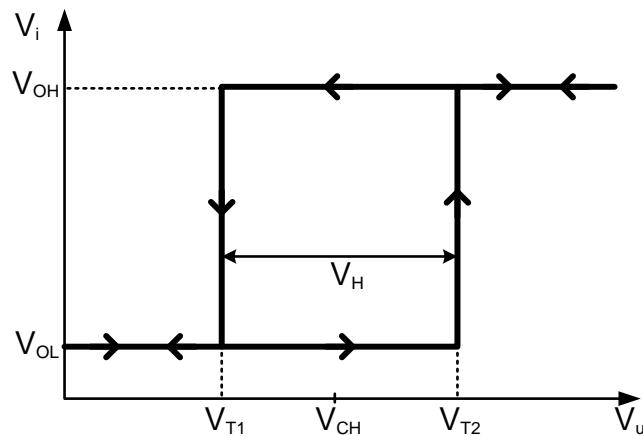
$$V_H = V_{T2} - V_{T1} = k(V_{OH} - V_{OL})$$

$$V_{CH} = (V_{T2} + V_{T1}) / 2 = (k+1)V_R - k(V_{OH} + V_{OL}) / 2$$

$$NM_1 = V_{OH} - V_{IH} = V_{OH} - (k+1)V_R + kV_{OH} = (k+1)(V_{OH} - V_R)$$

$$NM_0 = V_{IL} - V_{OL} = -kV_{OL} - V_{OL} + (k+1)V_R = (k+1)(V_R - V_{OL})$$

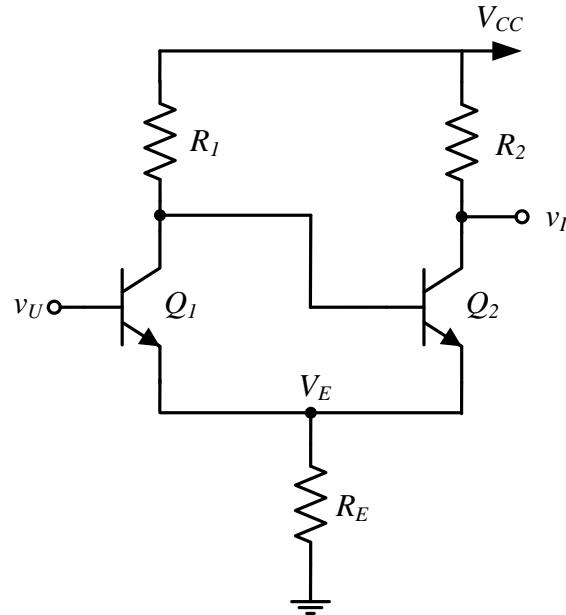
Karakteristika prenosa analiziranog neinvertujućeg Šmitovog kola je prikazana na Slici 12.1.3.



Slika 12.1.3. Karakteristika prenosa neinvertujućeg Šmitovog kola

Zadatak 12.2.

Za Šmitovo kolo sa spregnutim emitorima prikazanom na Slici 12.2.1. odrediti V_{OL} , V_{OH} , napone praga okidanja (V_{T1} , V_{T2}), širinu i položaj centra histerezisa. Parametri tranzistora su: $V_{BE} = 0.7\text{V}$, $V_{CES} = 0.1\text{V}$, $V_{BES} = 0.8\text{V}$, $\beta_F = 100$. Ostali parametri kola su: $R_1 = 3.9\text{k}\Omega$, $R_2 = 2.6\text{k}\Omega$, $R_E = 1\text{k}\Omega$ i $V_{CC} = 5\text{V}$.



Slika 12.2.1. Šmitovo kolo sa spregnutim emitorima

REŠENJE:

Zbog pozitivne povratne sprege u ustaljenom režimu će provoditi samo jedan od tranzistora. Neka je napon na ulazu dovoljno nizak da je tranzistor Q_1 zakočen. U tom slučaju tranzistor Q_2 provodi. Prepostavimo da tranzistor Q_2 provodi u režimu zasićenja. Kako za tranzistor Q_2 važi $I_{E2} = I_{C2} + I_{B2}$ pod pretpostavkom da provodi u režimu zasićenja važi:

$$\frac{V_E}{R_E} = \frac{V_{CC} - V_{BES} - V_E}{R_1} + \frac{V_{CC} - V_{CES} - V_E}{R_2}$$

Odakle se dobija izraz za napon na emitorima tranzistora:

$$V_E = \frac{\frac{V_{CC} - V_{BES}}{R_1} + \frac{V_{CC} - V_{CES}}{R_2}}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_E}} = 1.8\text{V}$$

Struje baze i kolektora tranzistora Q_2 u tom slučaju iznose:

$$I_{C2} = \frac{V_{CC} - V_{CES} - V_E}{R_2} = 1.15\text{mA} \quad \text{i} \quad I_{B2} = \frac{V_{CC} - V_{BES} - V_E}{R_1} = 0.62\text{mA}$$

Kako je $I_{C2} < \beta_F I_{B2}$ to tranzistor Q_2 zaista provodi u zasićenju.

Izlazni napon u ovom slučaju je nizak i iznosi:

$$V_{OL} = V_E + V_{CES} = 1.9\text{V}$$

Povećanje ulaznog napona ne utiče na promenu izlaza sve dok je tranzistor Q_1 zakočen. Kada ulazni napon poraste dovoljno da tranzistor Q_1 provede on pocinje da krade baznu struju tranzistora Q_2 koji počinje da se koci. Smanjenjem bazne struje tranzistora Q_2 smanjuje se njegova emitorska struja pa tranzistor Q_1 počinje da provodi veću struju što dodatno smanjuje baznu struju stranzistora Q_2 . Na ovaj način je ostvarena pozitivna povratna sprega kojom se vrlo brzo tranzistor Q_2 dovodi u zakočenje. Dakle ulazni napon pri kojem se uključuje tranzistor Q_1 koji dovodi do ove promene može se smatrati i kao najveći napon koji predstavlja logičku nulu na ulazu iznosi:

$$V_{IL} = V_{T2} = V_E + V_{BE} = 2.5\text{V} \quad (12.2.1.)$$

Napon na izlazu u tada ima visoku vrednost i iznosi:

$$V_{OH} = V_{CC} = 5\text{V}$$

Neka sada ulazni napon počne da opada. S obzirom da tranzistor Q_1 provodi napon na njegovom bazno emitorском spoju je malo promenljiv, pa prema tome i napon na zajedničkom emitorском spoju počne da opada. Opadanje napona na emitorском spoju dovodi do opadanja kolektorske struje tranzistora Q_1 pa samim tim i do porasta napona na njegovom kolektoru odnosno bazi tranzistora Q_2 . Dakle opadanjem ulaznog napona, napon na bazi tranzistora Q_2 raste dok napon na njegovom emitoru opada što dovodi do porasta napona na njegovom bazno emitorском spoju. U jednom trenutku tranzistor Q_2 počinje da provodi. Dalji pad napona na ulazu dovodi do sve jače polarizacije tranzistora Q_2 koji počinje da provodi deo struje tranzistora Q_1 što dovodi do njegovog kočenja odnosno dodatnog povećanja potencijala na njegovom kolektoru odnosno na bazi tranzistora Q_2 . Ostvarena povratna sprega ubrzo dovodi do zakočenja tranzistora Q_1 . Napon pri kojem se uključuje tranzistor Q_2 dovodi do promene stanja i predstavlja najmanji ulazni napon koji se i dalje smatra kao napon logičke jedinice na ulazu. U trenutku uključenja tranzistora Q_2 , napon kolektorskog spoja tranzistora Q_1 iznosi $V_{CE1} = V_{BE} > V_{CES}$ što zanči da tranzistor radi u DARu. Prema tome kolektorska i emitorska struja tranzistora Q_1 su približno jednake pa napon na zajedničkom emitorском spoju iznosi:

$$V_E = \frac{V_{CC} - V_{CE1}}{R_1 + R_E} R_E = \frac{V_{CC} - V_{BE}}{R_1 + R_E} R_E = 0.88\text{V}$$

Ulagani napon pri kojem dolazi do uključenja tranzistora Q_2 iznosi:

$$V_{IH} = V_{T1} = V_E + V_{BE} = 1.6\text{V} \quad (12.2.2.)$$

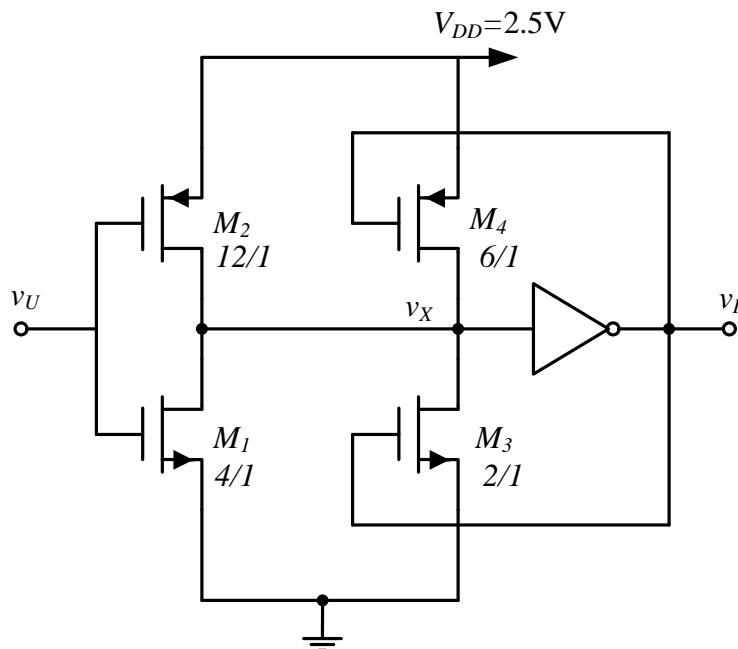
Na osnovu izraza 12.2.1. i 12.2.2. za napone pragova jednostavno se određuju širina i položaj centra histerezisa:

$$V_H = V_{T2} - V_{T1} = 0.9\text{V}$$

$$V_{CH} = (V_{T2} + V_{T1}) / 2 = 2.05\text{V}$$

Zadatak 12.3.

Odrediti napone praga okidanja, širinu i položaj centra histerezisa za Šmitovo kolo prikazano na Slici 12.3.1. Invertor sačinjen od tranzistora M_1 i M_2 je takav da mu je prag okidanja podešen na $V_{DD} / 2$.



Slika 12.3.1. Šmitovo kolo sa MOS tranzistorima

REŠENJE:

Osnovna ideja iza funkcijonisanja Šmitovog kola prikazanog na Slici 12.3.1. je da napon praga okidanja CMOS invertora zavisi od odnosa ekvivalentnih širina tranzistora u *pull-up* i *pull-down* mreži. Modifikovanjem ekvivalentnih širina *pull-up* i *pull-down* mreže u zavisnosti od izlaznog napona postiže se pomeranje pragova i dobija se histerezisna karakteristika. Prag okidanja CMOS invertora iznosi:

$$V_S = \frac{rV_{DD}}{1+r}, \text{ gde je } r = \frac{V_{DS_{SATp}}}{V_{DS_{SATn}}} \frac{k_p}{k_n} = \frac{V_{DS_{SATp}} \mu_p C_{ox}}{V_{DS_{SATn}} \mu_n C_{ox}} \frac{(W/L)_p}{(W/L)_n} = k \frac{(W/L)_p}{(W/L)_n}$$

Vrednost konstante k se može odrediti iz uslova za prag okidanja prvog invertora:

$$V_{S1} = \frac{r_1 V_{DD}}{1 + r_1} = \frac{V_{DD}}{2} \Rightarrow r_1 = 1$$

$$r_1 = k \frac{(W/L)_2}{(W/L)_1} = k \frac{12/1}{4/1} = 3k = 1 \Rightarrow k = \frac{1}{3}$$

Prepostavimo da je u početnom trenutku napon na ulazi jednak $v_U = 0$ tako da je tranzistor M_1 zakočen. Tada je uključena *pull-up* mreža pa je napon na internom čvoru $v_X = V_{DD}$. Napon na izlazu Šmitovog kola je zbog izlaznog invertora jednak:

$$V_{OL} = 0$$

Kako je izlazni napon jednak 0 to je zbog povratne sprege tranzistor M_4 uključen dok je tranzistor M_3 zakočen. U *pull-up* mreži su dakle uključeni tranzistori M_2 i M_4 koji održavaju visoku vrednost napona na internom čvoru. Tranzistor M_3 je zakočen dokle god je izlazni napon na niskom nivou i ne učestvuje u *pull-down* mreži. Sa povećanjem ulaznog napona izlaz se ne menja sve dok ulazni napon ne dostigne prag okidanja invertora koji čine tranzistori M_1 , M_2 i M_4 . Prag okidanja u ovom slučaju predstavlja najveću vrednost koja se može smatrati kao logička nula na ulazu i iznosi:

$$r_{T2} = k \frac{(W/L)_2 + (W/L)_4}{(W/L)_1} = \frac{3}{2} \Rightarrow V_{T2} = \frac{r_{T2} V_{DD}}{1 + r_{T2}} = \frac{3}{5} V_{DD} = 1.5V \quad (12.3.1.)$$

Pri povećanju ulaznog napona preko ove vrednosti tranzistor M_2 se koči a tranzistor M_1 počinje da provodi. Napon v_X se smanjuje i pada ispod napona praga izlaznog invertora što dovodi promene napona na izlazu sa niske na visoku vrednost. Ova promena dalje dovodi do zakočenja tranzistora M_4 i uključenja tranzistora M_3 čime se dodatno ubrzava prelazni proces. Dalje povećanje ulaznog napona ne dovodi do promene napona na izlazu. Dok god je napon na izlazu jednak naponu napajanja tranzistor M_3 vodi dok je tranzistor M_4 zakočen i ne učestvuje u *pull-up* mreži. Smanjivanjem napona na ulazu izlaz se ne menja sve dok se ne dostigne prag okidanja invertora sačinjenog od tranzistora M_1 , M_3 i M_2 . Prag okidanja u ovom slučaju predstavlja najmanju vrednost koja se može smatrati kao logička jedinica na ulazu i iznosi:

$$r_{T1} = k \frac{(W/L)_2}{(W/L)_1 + (W/L)_3} = \frac{2}{3} \Rightarrow V_{T1} = \frac{r_{T1} V_{DD}}{1 + r_{T1}} = \frac{2}{5} V_{DD} = 1V \quad (12.3.2.)$$

Na osnovu izraza 12.3.1. i 12.3.2. za napone pragova jednostavno se određuju širina i položaj centra histerezisa:

$$V_H = V_{T2} - V_{T1} = 0.5V$$

$$V_{CH} = (V_{T2} + V_{T1}) / 2 = 1.25V$$