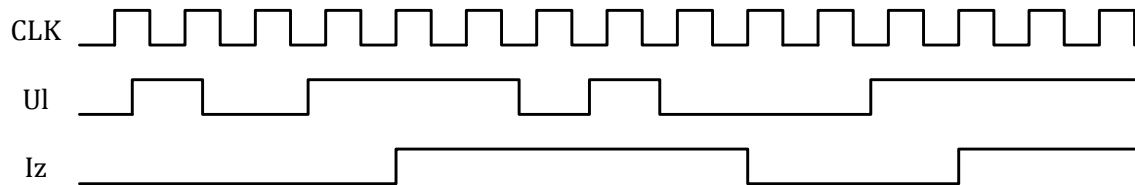


1. Projektovati sinhronu sekvencijalnu mrežu kojom se vrši debaunsiranje ulaznog signala. Vrednost ulaznog signala se preslikava na izlaz ako su obuhvaćene najmanje 2 uzlazne ivice taktnog signala. Vremenski dijagram ulaznih i izlaznih signala je prikazan na Slici 1.1. Odrediti:

a) Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični D flip-flopi.

b) Nacrtati dijagram stanja ove sekvencijalne mreže

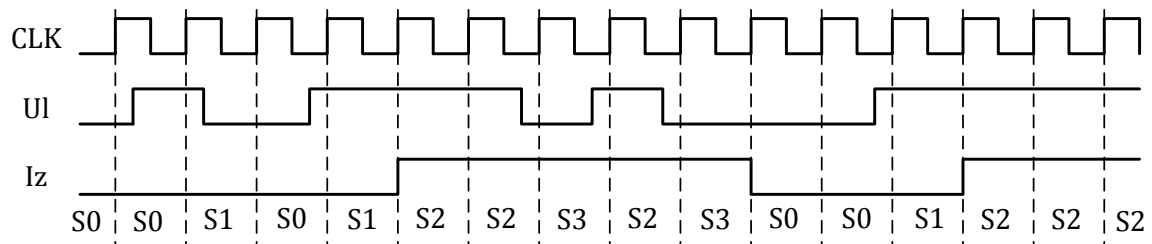
c) Realizovati mrežu korišćenjem ivičnih D flip-flova



Slika 1.1. Vremenski dijagrami ulaznog i debaunsiranog izlaznog signala

Rešenje:

a) Na osnovu vremenskih dijagrama sa Slike 1.1. i opisa rada mreže mogu se identifikovati različita stanja u kojima se sistem može naći, što je prikazano na Slici 1.2.



Slika 1.2. Vremenski dijagrami i stanja sekvencijalne mreže

Najpre posmatranjem oblika izlaznog signala može se zaključiti da se njegova vrednost menja sinhrono sa uzlaznom ivicom signala takta, tako da je pogodno da i projektovana sekvencijalna mreža menja stanje sa uzlaznom ivicom signala takta. Kako vrednost izlaznog signala ne zavisi od trenutne vrednosti ulaznog signala već isključivo od stanja u kom se mreža trenutno nalazi može se zaključiti da se radi o *Moore*-ovoj mašini stanja.

U početnom trenutku vrednost izlaznog signala je 0 i mreža se nalazi u stanju S_0 . Ako je na sledeću uzlaznu ivicu taktnog signala vrednost ulaza 0 mreža ostaje u stanju S_0 . Ako je pak na sledeću uzlaznu ivicu vrednost ulaznog signala jednaka 1 prelazi se u novo stanje S_1 . Ovo stanje i dalje održava vrednost izlaza na 0 ali označava da je obuhvaćena jedna uzlazna ivica taktnog signala aktivnom vrenošću ulaznog signala. Ako je na sledeću uzlaznu ivicu signala takta vrednost ulaznog signala 1 mreža prelazi u stanje S_2 u kojem je vrednost izlaznog signala 1. Dakle odlaganje preslikavanj ulaznog signala na izlaz je dobijeno prelaskom mreže iz stanja S_0 u S_2 preko stanja S_1 . Ako pak za vreme dok je mreža u stanju S_1 na sledeću uzlaznu ivicu signala takta vrednost ulaznog signala bude 0 mreža se vraća u stanj S_0 . Na ovaj način je dobijeno ignorisanje ulaznih impulsa čije je

trajanje kraće od periode taktnog signala. Za promenu vrednosti izlaznog signala sa 1 na 0 na sličan način dobijamo da mreža prelazi iz stanja S2 u stanje S0 kroz jedno međustanje, u ovom slučaju S3.

Određena stanja i prelazi mreže su sumirani u tabeli stanja/izlaza. Tabela stanja/izlaza je prikazana u Tabeli 1.1.

		UI		Iz
		0	1	
S	S0	S0	S1	0
	S1	S0	S2	0
	S2	S3	S2	1
	S3	S0	S2	1

Tabela 1.1. Tabela stanja/izlaza

Dalje je potrebno kodovati svako stanje odgovarajućim promenljivama stanja. Kako projektovana sekvencijalna mreža prolazi kroz 4 stanja to su dovoljne 2 promenljive stanja (2 flip-flopa). Princip kodovanja stanja se zasniva na tri pravila:

- 1) inicijalno stanje mreže kodovati svim nulama ili svim jedinicama
- 2) obezbediti da se izborom kodovanja stanja, prilikom najvećeg broja prelaza, menja minimalan broj bita (stanja mreže)
- 3) obezbediti da funkcija izlaza bude minimalne kompleksnosti

Vodeći se prethodnim pravilima dobija se tabela prelaza/izlaza prikazana u Tabeli 1.2.

		UI		Iz
		0	1	
Q ₁ Q ₀	00	00	01	0
	01	00	11	0
	11	10	11	1
	10	00	11	1

Q₁⁺Q₀⁺

Tabela 1.2. Tabela prelaza/izlaza

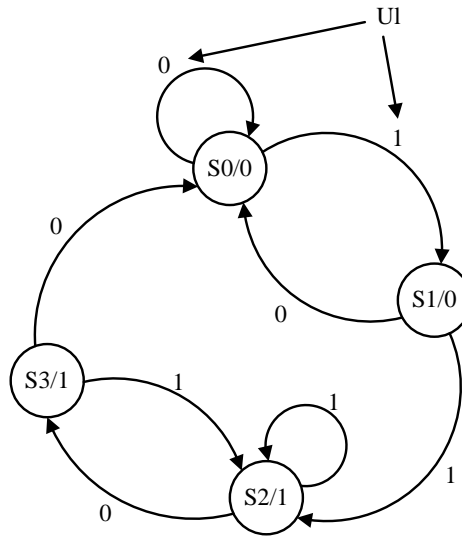
Koristeći Tabelu 1.2. i karakterističnu jednačinu D flip-flopa $Q^+ = D$ dolazi se do tabele pobude/izlaza prikazane u Tabeli 1.3.

		UI		Iz
		0	1	
Q ₁ Q ₀	00	00	01	0
	01	00	11	0
	11	10	11	1
	10	00	11	1

D₁D₀

Tabela 1.3. Tabela pobude/izlaza

b) Na osnovu Tabele 1.1. dobija se dijagram stanja projektovane sekvencijalne mreže koji ustvari predstavlja grafički prikaza tabele stanja/izlaza.



Slika 1.3. Dijagram stanja sekvencijalne mreže

c) Na osnovu tabele pobude/izlaza date u Tabeli 1.3. minimizacijom pomoću Karnoovih karata dobijaju se funkcije pobude flip-flopova D_1 i D_0 .

		Q_1Q_0			
		00	01	11	10
UI	0	0	0	1	0
	1	0	1	1	1

		Q_1Q_0			
		00	01	11	10
UI	0	0	0	0	0
	1	1	1	1	1

Tabela 1.4. Tabele pobude ulaza flip-flopova

Na osnovu Tabele 1.4. dobijaju se funkcije pobude ulaza flip-flopova:

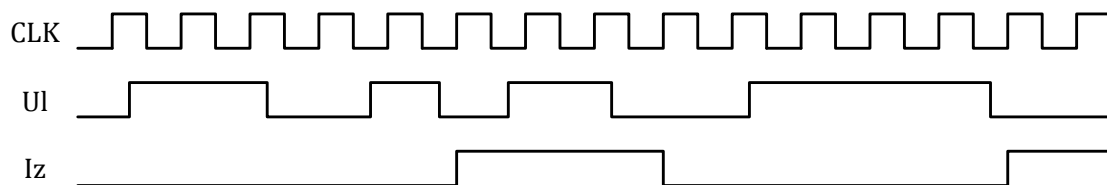
$$D_1 = UI(Q_1 + Q_0) + Q_1Q_0 \qquad D_0 = UI$$

2. Projektovati sinhronu sekvencijalnu mrežu koja je zadata vremenskim dijagramima prikazanim na Slici 2.1. Izlazni signal se setuje (postavlja na logičku 1) ako je aktivnom vrednošću ulaznog signala obuhvaćen neparni broj uzlaznih ivica signala takta a resetuje ako je obuhvaćen paran broj uzlaznih ivica. Odrediti:

a) Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični D flip-flovi.

b) Nacrtati dijagram stanja ove sekvencijalne mreže

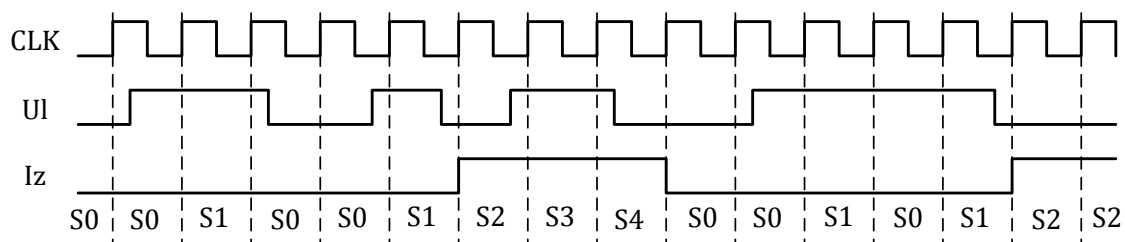
c) Realizovati mrežu korišćenjem ivičnih D flip-flova



Slika 2.1. Vremenski dijagrami ulaznog i izlaznog signala sekvencijalne mreže

Rešenje:

a) Na osnovu vremenskih dijagrama sa Slike 2.1. i opisa rada mreže mogu se identifikovati različita stanja u kojima se sistem može naći, što je prikazano na Slici 2.2.



Slika 2.2. Vremenski dijagrami i stanja sekvencijalne mreže

U početnom trenutku mreža je u stanju S0 i na izlazu je logička 0. Sve dok je ulazni signal na nivou logičke 0 sekvencijalna mreža ostaje u stanju S0. Ako se dok je u stanju S0 na sledeću uzlaznu ivicu pojavi logička 1 ulaznog signala mreža prelazi u stanje S1. Stanje S1 označava da je trenutnim impulsom ulaznog signala obuhvaćen neparan broj uzlaznih ivica takta. Ako se dok je mreža u stanju S1 na sledeću uzlaznu ivicu takta pojavi logička 0 ulaznog signala znači da je pređašnji impuls ulaznog signala završen i da je njime bio obuhvaćen neparan broj uzlaznih ivica pa je prema tome potrebno setovati izlazni signal tj mreža prelazi u stanje S2. Mreža ostaje u stanju S2 sve dok se ponovo ne registruje logička 1 na ulazu. Tada mreža prelazi u stanje S3 koje označava da je trenutno u toku impuls ulaznog signala i da je obuhvaćen neparan broj uzlaznih ivica. Iz stanja S3 mreža može preći u stanje S4 koje označava da je impuls ulaznog signala još uvek u toku i da je do sada obuhvaćen paran broj uzlaznih ivica taktnog signala ili u stanje S2 u slučaju logičke nule na ulazu što označava da je prethodnim impulsom ulaznog signala obuhvaćen neparan broj uzlaznih ivica. Ako se impuls ulaznog signala nastavi dok je mreža u stanju S4 na sledeću uzlaznu ivicu prelazi se u stanje S3 pošto se menja parnost obuhvaćenih ivica dok u slučaju da se impuls završi dok je mreža u stanju S4 znači da

je prethodnim impulsom ulaznog signala obuhvaćen paran broj uzlaznih ivica takta i izlaz je potrebno resetovati odnosno mreža prelazi u stanje S0.

Određena stanja i prelazi mreže su sumirani u tabeli stanja/izlaza. Tabela stanja/izlaza je prikazana u Tabeli 2.1.

		UI		Iz
		0	1	
S	S0	S0	S1	0
	S1	S2	S0	0
	S2	S2	S3	1
	S3	S2	S4	1
	S4	S0	S3	1

Tabela 2.1. Tabela stanja/izlaza

Dalje je potrebno kodovati svako stanje odogovarajućim promenljivama stanja. Kako projektovana sekvencijalna mreža prolazi kroz 5 stanja to su potrebne 3 promenljive stanja (2 flip-flopa).

Vodeći se principima kodovanja stanja opisanim u prethodnom zadatku dobija se tabela prelaza/izlaza prikazana u Tabeli 2.2.

		UI		Iz
		0	1	
$Q_2Q_1Q_0$	000	000	001	0
	001	011	000	0
	011	011	010	1
	010	011	110	1
	110	000	010	1
	100	bbb	bbb	b
	101	bbb	bbb	b
	111	bbb	bbb	b

$Q_2^+Q_1^+Q_0^+$

Tabela 2.2. Tabela prelaza/izlaza

Kako projektovana mašina stanja u regularnom radu prolazi kroz 5 od ukupno 8 stanja potrebno je voditi računa šta se dešava ako se nađe u nekom od 3 zabranjena stanja. Jedna mogućnost je da se mašina stanja projektuje tako da se iz zabranjenih stanja prelazi u neko regularno stanje, čime se dobija mašine maksimalne pouzdanosti. Druga mogućnost, kojom se dobija mreža minimalne kompleksnosti je da se prelazi iz zabranjenih stanja ostave nedefinisanim i koriste u minimizaciji. Po završenoj minimizaciji je potrebno proveriti šta se dešava sa ovim prelazima i da li mašina izlazi iz zabranjenih stanja. Ako se mašina u nekom slučaju vrti unutar zabranjenih stanja potrebno je izvršiti korekciju pobudnih funkcija tako da se ovo izbegne. Kako se u ovom zadatku zahteva da mreža bude minimalne kompleksnosti korišćen je drugi pristup.

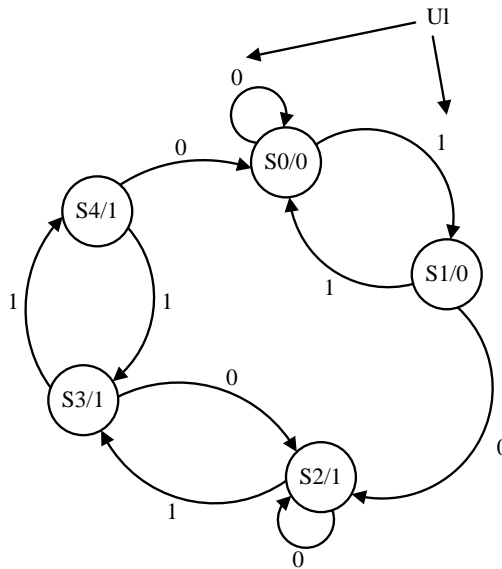
Koristeći Tabelu 2.2. i karakterističnu jednačinu D flip-flopa $Q^+ = D$ dolazi se do tabele pobude/izlaza prikazane u Tabeli 2.3.

		UI		
		0	1	Iz
Q ₂ Q ₁ Q ₀	000	000	001	0
	001	011	000	0
	011	011	010	1
	010	011	110	1
	110	000	010	1
	100	bbb	bbb	b
	101	bbb	bbb	b
	111	bbb	bbb	b

D₂D₁D₀

Tabela 2.3. Tabela pobude/izlaza

b) Na osnovu Tabele 2.1. dobija se dijagram stanja projektovane sekvencijalne mreže koji ustvari predstavlja grafički prikaza tabele stanja/izlaza.



Slika 2.3. Dijagram stanja sekvencijalne mreže

c) Na osnovu tabele pobude/izlaza date u Tabeli 2.3. minimizacijom pomoću Karnovih karata dobijaju se funkcije pobude flip-flipova D₂, D₁ i D₀.

		Q ₁ Q ₀			
		00	01	11	10
UIQ ₂	D ₂	0	0	0	0
	01	b	b	b	0
	11	b	b	b	0
	10	0	0	0	1

		Q ₁ Q ₀			
		00	01	11	10
UIQ ₂	D ₁	0	1	1	1
	01	b	b	b	0
	11	b	b	b	1
	10	0	0	1	1

		Q_1Q_0			
		00	01	11	10
UIQ_2	D_0	00	01	11	10
	00	0	1	1	1
	01	b	b	b	0
	11	b	b	b	0
	10	1	0	0	0

Tabela 2.4. Tabele pobude ulaza flip-flopova

Na osnovu Tabele 2.4. dobijaju se funkcije pobude ulaza flip-flopova:

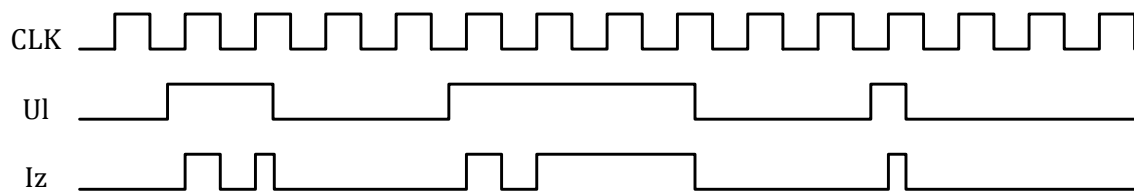
$$D_2 = UI\overline{Q_2}Q_1\overline{Q_0} \quad D_1 = \overline{UI}Q_0 + \overline{Q_2}Q_1 + UIQ_1 \quad D_0 = \overline{UI}Q_0 + \overline{UI}\overline{Q_2}Q_1 + UI\overline{Q_1}\overline{Q_0}$$

3. Projektovati sinhronu sekvencijalnu mrežu koja je zadata vremenskim dijagramima prikazanim na Slici 3.1. Izlazni signal oblika prikazanog na Slici 3.1. se generiše za vreme aktivne vrednosti ulaznog signala UI (aktivna logička jedinica). Za vreme neaktivne vrednosti signala UI izlaz je na nivou logičke nule. Odrediti:

a) Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični D flip-flovi.

b) Nacrtati dijagram stanja ove sekvencijalne mreže

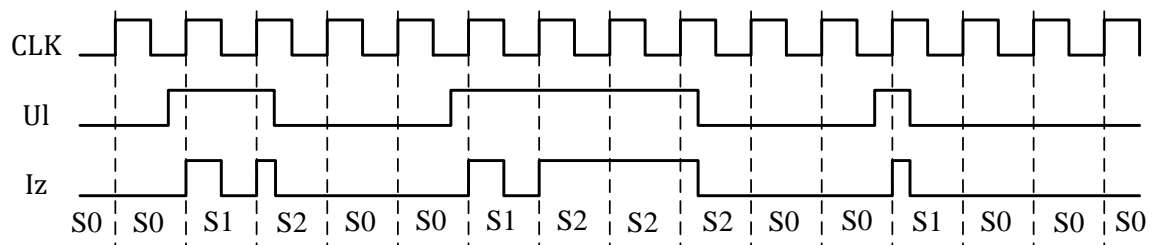
c) Realizovati mrežu korišćenjem ivičnih D flip-flova



Slika 3.1. Vremenski dijagrami ulaznog i izlaznog signala sekvencijalne mreže

Rešenje:

a) Kako izlaz mreže ne zavisi samo od stanja mreže (ako je ulaz na niskom nivou izlaz je jednak logičkoj nuli, dakle menja se asinhrono u odnosu na taktni signal) može se zaključiti da se radi o *Mealy*-jevoj mačini stanja. Na osnovu vremenskih dijagrama sa Slike 3.1. i opisa rada mreže određuju se stanja mreže, kao što je prikazano na Slici 3.2.



Slika 3.2. Vremenski dijagrami i stanja sekvencijalne mreže

U početnom trenutku mreža je u stanju S0 i na izlazu je logička 0. Sve dok je ulazni signal na nivou logičke 0 sekvencijalna mreža ostaje u stanju S0. Ako se dok je u stanju S0 na sledeću uzlaznu ivicu pojavi logička 1 ulaznog signala mreža prelazi u stanje S1. U stanju S1 se generiše prvi deo izlaznog signala oblika *CLK*. Na sledeću uzlaznu ivicu mreža može preći u stanje S2 u kome je izlaz jednak logičkoj 1 pod uslovom da je ulazni signal *UI* jednak logičkoj 1. U protivnom mreža prelazi u stanje S0. Iz stanja S2 se izlazi po padu ulaznog signala na logičku 0 dok u suprotnom mreža ostaje u stanju S2.

Određena stanja i prelazi mreže su sumirani u tabeli stanja/izlaza. Tabela stanja/izlaza je prikazana u Tabeli 3.1.

		UI	
		0	1
S	S0	S0,0	S1,0
	S1	S0,0	S2,CLK
	S2	S0,0	S2,1

Tabela 3.1. Tabela stanja/izlaza

Obratiti pažnju na format tabele stanja/izlaza *Mealy*-jeve mašine stanja. Kako sada izlaz direktno zavisi od trenutne vrednosti ulaznog signala nije dovoljno dodeliti jednu konsatnu vrednost svakom stanju vec svaki par (trenutno stanje, ulaz) ima dodeljenu posebnu vrednost izlaza. Izlaz se menja kad se promeni bilo koja od ovih veličina s tim što se trenutno stanje menja sinhrono sa taktnim signalom dok se ulazni signal menja asinhrono. Takođe svakm paru (trenutno stanje, ulaz) je dodeljana vrednost narednog stanja. Potrebno je voditi računa da ova vrednost postaje trenutno stanje sinhrono sa taktnim signalom za razliku od izlaza.

Dalje je potrebno kodovati svako stanje odgovarajućim promenljivama stanja. Kako projektovana sekvencijalna mreža prolazi kroz 3 stanja to su za njenu realizaciju potrebne bar 2 promenljive stanja (2 flip-flopa).

Vodeći računa o principa kodovanja stanja dobija se tabela prelaza/izlaza prikazana u Tabeli 3.2.

		UI	
		0	1
Q ₁ Q ₀	00	00,0	01,0
	01	00,0	11,CLK
	11	00,0	11,1
	10	bb,b	bb,b

$Q_1^+Q_0^+,Iz$

Tabela 3.2. Tabela prelaza/izlaza

Iz Tabele 3.2. se vidi da postoji jedno zabranjeno stanje kroz koje projektovana mašina stanja ne bi trebalo da prolazi. Ovo stanje se stoga može iskoristiti u minimizaciji ali je na kraju potrebni proveriti šta se dešava sa prelazima iz ovog stanja.

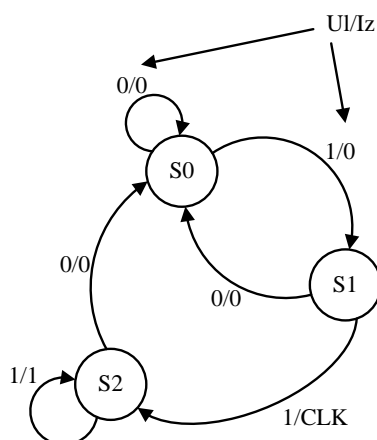
Na osnovu Tabele 3.2. i karakteristične jednačine D flip-flopa $Q^+ = D$ dobija se tabela pobude/izlaza prikazanu u Tabeli 3.3.

		UI	
		0	1
Q ₁ Q ₀	00	00,0	01,0
	01	00,0	11,CLK
	11	00,0	11,1
	10	bb,b	bb,b

D_1D_0,Iz

Tabela 3.3. Tabela pobude/izlaza

b) Na osnovu Tabele 3.1. dobija se dijagram stanja projektovane sekvencijalne mreže koji ustvari predstavlja grafički prikaza tabele stanja/izlaza.



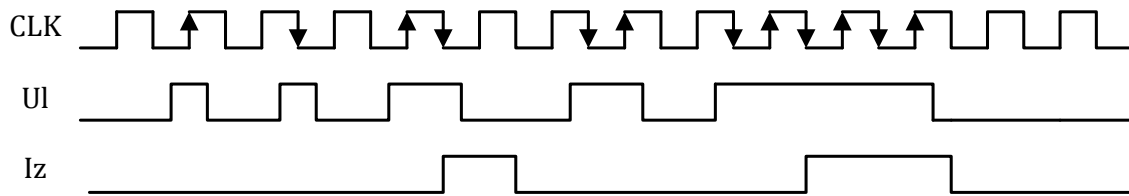
Slika 3.3. Dijagram stanja sekvencijalne mreže

c) Na osnovu tabele pobude/izlaza date u Tabeli 3.3. minimizacijom pomoću Karnoovih karata dobijaju se funkcije pobude flip-flipova D_1 , D_0 i funkcija izlaza:

$$D_1 = UIQ_0 \quad D_0 = UI \quad Iz = UI(Q_1 + \overline{Q_1}Q_0CLK) = UI(Q_1 + Q_0CLK)$$

4. Projektovati sinhronu sekvencijalnu mrežu koja je zadata vremenskim dijagramima prikazanim na Slici 4.1. Mreža generiše izlazni signal trajanja $1 T_{clk}$ nakon obuhvaćene uzastopne uzlazne i silazne ivice signala takta od strane ulaznog signala UI. Odrediti:

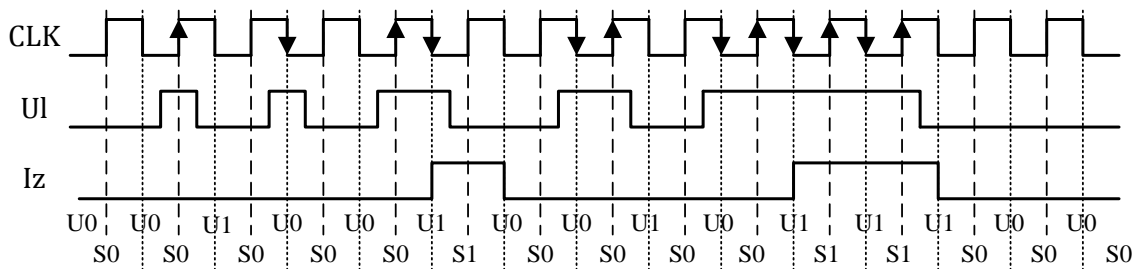
- Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični JK flip-flopovi.
- Nacrtati dijagram stanja ove sekvencijalne mreže
- Realizovati mrežu korišćenjem ivičnih JK flip-flopova



Slika 4.1. Vremenski dijagrami ulaznog i izlaznog signala sekvencijalne mreže

Rešenje:

a) Iz opisa rada mreže može se zaključiti da su za kreiranje izlatnih dijagrama potrebne informacije o obuhvaćenim i uzlaznim i silaznim ivicama signala takta. Projektovanjem mreže koja menja stanje samo na uzlaznu ivicu signala takta gube se informacije o obuhvaćenim silaznim ivicama i ne može se ostvariti tražena funkcionalnost. Stoga je potrebno projektovati dve mreže od kojih će jedna menjati stanje na uzlaznu a druga na silaznu ivicu signala takta. Na osnovu vremenskih dijagrama sa Slike 4.1. i opisa rada mreže mogu se odrediti stanja mreže, što je prikazano na Slici 4.2.



Slika 4.2. Vremenski dijagrami i stanja sekvencijalne mreže

Najpre može se primetiti da se izlazni signal menja sinhrono sa silaznom ivicom taktnog signala. Dakle izlazni signal je konstantan između dve silazne ivice signala takta i zavisi samo od stanja mreže koja radi na silaznu ivicu. Mreža koja radi na uzlaznu ivicu menja stanje svaki put kada je obuhvaćena uzlazna ivica nezavisno od stanja mreže koja radi na silaznu ivicu. Njen zadatak je da sačuva informaciju o buhvaćenoj uzlaznoj ivici. Mreža koja radi na silaznu ivicu menja stanje kada je obuhvaćena silazna ivica ali jedino onda kada je stanje mreže koja radi na uzlaznu ivicu U1. Ovo znači da će mreža koja radi na silaznu ivicu promeniti stanje jedino u slučaju kada je obuhvaćena prethodna susedna uzlazna ivica, što se i zahtevalo postavkom zadatka.

Određenja stanja i prelazi mreža su sumirani u tabelama stanja/izlaza. Tabele stanja/izlaza su prikazane u Tabeli 4.1. i Tabeli 4.2.

		UI		
		0	1	lu
U	U0	U0	U1	0
	U1	U0	U1	1

Tabela 4.1. Tabela stanja/izlaza U mreže

		UI lu				
		00	01	11	10	ls
S	S0	S0	S0	S1	S0	0
	S1	S0	S0	S1	S0	1

Tabela 4.2. Tabela stanja/izlaza S mreže

Kako obe mreže imaju po dva stanja za njihovo kodovanje je dovoljna po jedna promenljiva stanja odnosno jedan flip-flop po mreži. Tabele prelaza/izlaza su prikazane u Tabeli 4.3. i Tabeli 4.4.

		UI		
		0	1	lu
Q ₀	0	0	1	0
	1	0	1	1

Q₀⁺

Tabela 4.3. Tabela prelaza/izlaza U mreže

		UI lu				
		00	01	11	10	ls
Q ₁	0	0	0	1	0	0
	1	0	0	1	0	1

Q₁⁺

Tabela 4.4. Tabela prelaza/izlaza S mreže

Na osnovu tabela prelaza/izlaza i karakteristične jednačine JK flip-flopa $Q^+ = J\bar{Q} + \bar{K}Q$ dobijaju tabele pobude/izlaza prikazane u Tabeli 4.5. i Tabeli 4.6.

		UI		
		0	1	lu
Q ₀	0	0b	1b	0
	1	b1	b0	1

J₀K₀

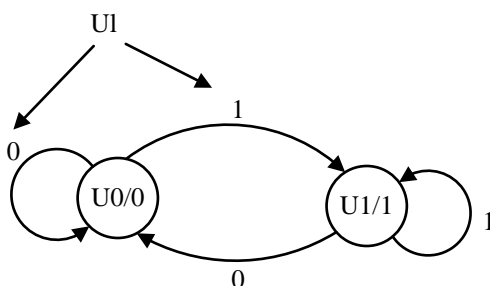
Tabela 4.5. Tabela pobude/izlaza U mreže

		U _l I _u				I _s
		00	01	11	10	
Q ₁	0	0b	0b	1b	0b	0
	1	b1	b1	b0	b1	1

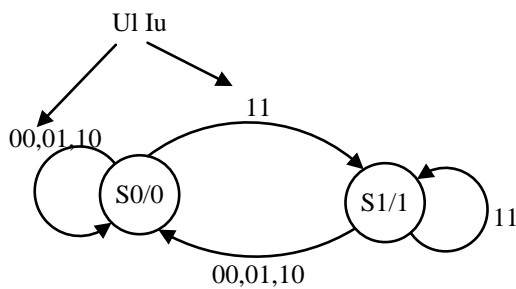
$J_1 K_1$

Tabela 4.6. Tabela pobude/izlaza S mreže

b) Na osnovu Tabela 4.1. i 4.2. dobijaju se dijagrami stanja projektovane sekvencijalne mreže.



Slika 4.3. Dijagram stanja U mreže



Slika 4.4. Dijagram stanja S mreže

c) Na osnovu Tabele 4.5. minimizacijom se dobijaju logičke funkcije mreže koja radi na uzlaznu ivicu.

$$J_0 = U_l \quad K_0 = \overline{U_l} \quad I_u = Q_0$$

Na osnovu Tabele 4.6. minimizacijom se dobijaju logičke funkcije mreže koja radi na silaznu ivicu.

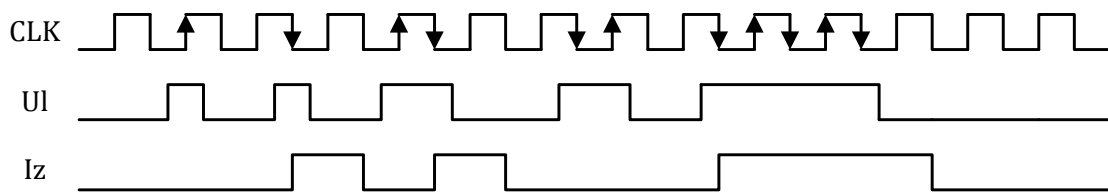
$$J_1 = U_l I_u = U_l Q_0 \quad K_1 = \overline{U_l Q_0} \quad I_s = Q_1$$

Izlaz cele mreže predstavlja izlaz mreže koja radi na silaznu ivicu tako da je:

$$I_z = I_s = Q_1$$

5. Projektovati sinhronu sekvencijalnu mrežu koja je zadata vremenskim dijagramima prikazanim na Slici 5.1. Mreža generiše izlazni signal trajanja $1 T_{clk}$ nakon obuhvaćene uzlazne i silazne ivice signala takta (koje ne moraju biti uzastopne) od strane ulaznog signala Ul. Odrediti:

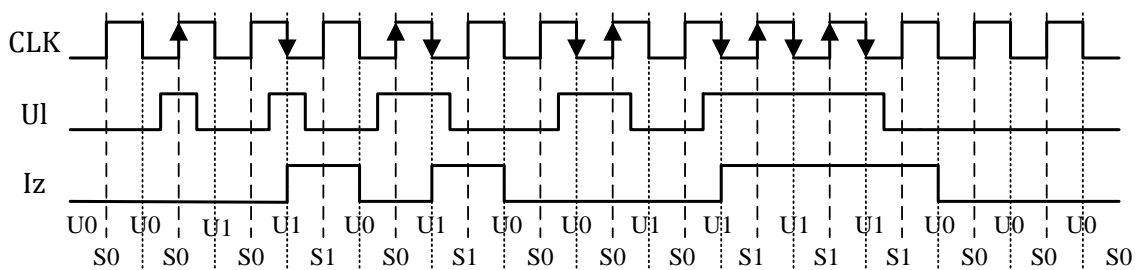
- Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični JK flip-flopi.
- Nacrtati dijagram stanja ove sekvencijalne mreže
- Realizovati mrežu korišćenjem ivičnih JK flip-flopi



Slika 5.1. Vremenski dijagrami ulaznog i izlaznog signala sekvencijalne mreže

Rešenje:

a) Potrebno projektovati dve mreže od kojih će jedna menjati stanje na uzlaznu a druga na silaznu ivicu signala takta. Na osnovu vremenskih dijagrama sa Slike 5.1. i opisa rada mreže mogu se odrediti stanja mreže, što je prikazano na Slici 5.2.



Slika 5.2. Vremenski dijagrami i stanja sekvencijalne mreže

Mreža koja radi na uzlaznu ivicu prelazi u stanje U1 kad je obuhvaćena uzlazna ivica signala takta. Kako obuhvaćene uzlazne i silazne ivice ne moraju biti uzastopne ova mreža mora ostati u stanju U1 sve do pojave silazne ivice i generisanja izlaznog signala. Mreža koja radi na silaznu ivicu prelazi u stanje S1 u kom se generiše izlazni signal ako je vrednost ulaznog signala logička jedinica i ako je mreža koja radi na uzlaznu ivicu u stanju U1 što označava da je ranije bila obuhvaćena uzlazna ivica.

Određenja stanja i prelazi mreže su sumirani u tabelama stanja/izlaza. Tabele stanja/izlaza su prikazane u Tabeli 5.1. i Tabeli 5.2.

		UI Is				
		00	01	11	10	Iu
U	U0	U0	b	b	U1	0
	U1	U1	U0	U1	U1	1

Tabela 5.1. Tabela stanja/izlaza U mreže

		UI Iu				
		00	01	11	10	Is
S	S0	S0	S0	S1	S0	0
	S1	S0	S0	S1	S0	1

Tabela 5.2. Tabela stanja/izlaza S mreže

U Tabeli 5.1. se može primetiti da postoje dva nedefinisana prelaza. U regularnom režimu rada ovi preazi ne bi trebalo da se dešavaju. Naime ne može se desiti da S mreža bude u stanju S1 za vreme dok je U mreža u stanju u U0 pošto je uslov za prelazak i ostajanje S mreže u stanju S1 da U mreža bude u stanju U1. Stoga ove prelaze ostavljamo nedefinisanim i koristimo ih u daljoj minimizaciji.

Kako obe mreže imaju po dva stanja za njihovo kodovanje je dovoljna po jedna promenljiva stanja odnosno jedan flip-flop po mreži. Tabele prelaza/izlaza su prikazane u Tabeli 5.3. i Tabeli 5.4.

		UI Is				
		00	01	11	10	Iu
Q ₀	0	0	b	b	1	0
	1	1	0	1	1	1

Q_0^+

Tabela 5.3. Tabela prelaza/izlaza U mreže

		UI Iu				
		00	01	11	10	Is
Q ₁	0	0	0	1	0	0
	1	0	0	1	0	1

Q_1^+

Tabela 5.4. Tabela prelaza/izlaza S mreže

Na osnovu tabela prelaza/izlaza i karakteristične jednačine JK flip-flopa $Q^+ = J\bar{Q} + \bar{K}Q$ dobijaju tabele pobude/izlaza prikazane u Tabeli 5.5. i Tabeli 5.6.

		UI Is				
		00	01	11	10	Iu
Q ₀	0	0b	bb	bb	1b	0
	1	b0	b1	b0	b0	1

J_0K_0

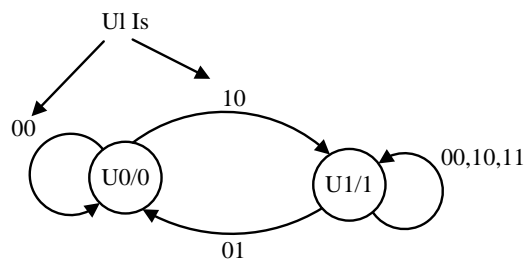
Tabela 5.5. Tabela pobude/izlaza U mreže

		U ₁ I _u				I _s
		00	01	11	10	
Q ₁	0	0b	0b	1b	0b	0
	1	b1	b1	b0	b1	1

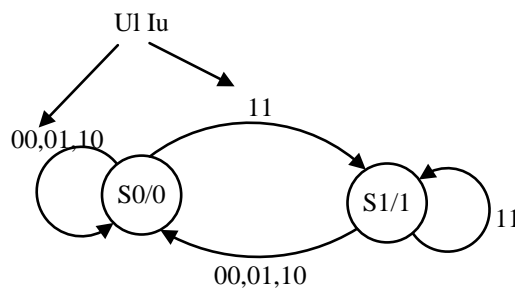
$J_1 K_1$

Tabela 5.6. Tabela pobude/izlaza S mreže

b) Na osnovu Tabela 5.1. i 5.2. dobijaju se dijagrami stanja projektovane sekvencijalne mreže.



Slika 5.3. Dijagram stanja U mreže



Slika 5.4. Dijagram stanja S mreže

c) Na osnovu Tabele 5.5. minimizacijom se dobijaju logičke funkcije mreže koja radi na uzlaznu ivicu.

$$J_0 = UI \quad K_0 = \overline{UI}Q_1 \quad Iu = Q_0$$

Na osnovu Tabele 5.6. minimizacijom se dobijaju logičke funkcije mreže koja radi na silaznu ivicu.

$$J_1 = UIIu = UIQ_0 \quad K_1 = \overline{UI}Q_0 \quad Is = Q_1$$

Izlaz cele mreže predstavlja izlaz mreže koja radi na silaznu ivicu tako da je:

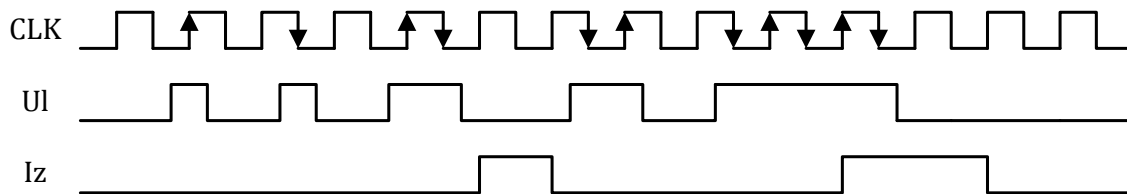
$$Iz = Is = Q_1$$

6. Projektovati sinhronu sekvencijalnu mrežu koja je zadata vremenskim dijagramima prikazanim na Slici 6.1. Mreža generiše izlazni signal trajanja $1 T_{clk}$ nakon obuhvaćene uzastopne uzlazne i silazne ivice signala takta od strane ulaznog signala UI. Izlazni signal se generiše na prvu sledeću uzlaznu ivicu signala takta. Odrediti:

a) Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični JK flip-flovi.

b) Nacrtati dijagram stanja ove sekvencijalne mreže

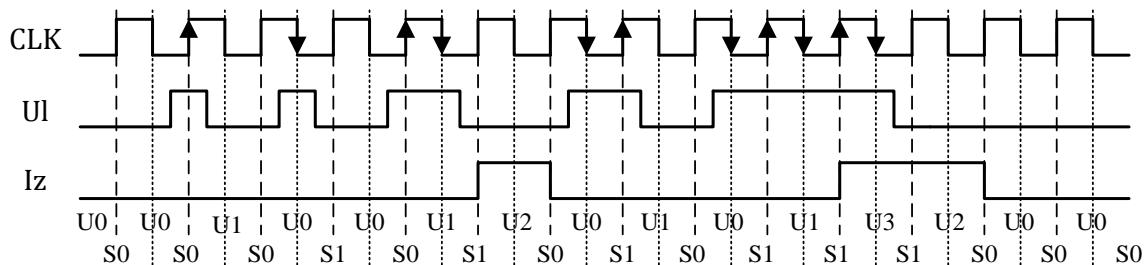
c) Realizovati mrežu korišćenjem ivičnih JK flip-flova



Slika 6.1. Vremenski dijagrami ulaznog i izlaznog signala sekvencijalne mreže

Rešenje:

a) Potrebno projektovati dve mreže od kojih će jedna menjati stanje na uzlaznu a druga na silaznu ivicu signala takta. Na osnovu vremenskih dijagrama sa Slike 6.1. i opisa rada mreže mogu se odrediti stanja mreže, što je prikazano na Slici 6.2.



Slika 6.2. Vremenski dijagrami i stanja sekvencijalne mreže

Mreža koja radi na uzlaznu ivicu prelazi iz stanja U0 u U1 kad je obuhvaćena uzlazna ivica signala takta. Ovo stanje označava mogućnost da se generiše izlazni signal ako bude obuhvaćena i susedna silazna ivica. Mreža koja radi na silaznu ivicu prelazi u stanje S1 svaki put kada je obuhvaćena silazna ivica signala takta nezavisno od stanja U mreže. Iz stanja U1 se prelazi u stanje U2 (u kom se generiše izlazni signal) jedino u slučaju ako je u trenutku prelaza S mreža u stanju S1 što znači da su obuhvaćene susedna uzlazna i silazna ivica. Ovde je međutim potrebno primetiti da se neće svaki put pri gore opisanim uslovima preći iz stanja U1 u U2. Ako je pri ovom prelazu obuhvaćena ta uzlazna ivica signala takta potrebno je sačuvati tu informaciju kako bi se u slučaju da je obuhvaćena sledeća silazna ivica generisao izlazni signal. Dakle potrebno je uvesti novo stanje, pa u slučaju da je obuhvaćena uzlazna ivica i S mreža u stanju S1, U mreža prelazi u stanje U3.

Određenja stanja i prelazi mreža su sumirani u tabelama stanja/izlaza. Tabele stanja/izlaza su prikazane u Tabeli 6.1. i Tabeli 6.2.

		UI Is				Iu
		00	01	11	10	
U	U0	U0	U0	U1	U1	0
	U1	U0	U2	U3	U1	0
	U2	U0	U0	U1	U1	1
	U3	U0	U2	U3	U1	1

Tabela 6.1. Tabela stanja/izlaza U mreže

		UI		
		0	1	Is
S	S0	S0	S1	0
	S1	S0	S1	1

Tabela 6.2. Tabela stanja/izlaza S mreže

Kako U mreža ima 4 stanja za njeno kodovanje su dovoljne 2 promenljive stanja, odnosno 2 flip-flopa. Za kodovanje S mreže je dovoljan 1 flip-flop. Tabele prelaza/izlaza su prikazane u Tabeli 6.3. i Tabeli 6.4.

		UI Is				Iu
		00	01	11	10	
Q ₁ Q ₀	00	00	00	01	01	0
	01	00	11	10	01	0
	11	00	00	01	01	1
	10	00	11	10	01	1

$\underbrace{\hspace{10em}}_{Q_1^+Q_0^+}$

Tabela 5.3. Tabela prelaza/izlaza U mreže

		UI		
		0	1	Is
Q ₂	0	0	1	0
	1	0	1	1

$\underbrace{\hspace{4em}}_{Q_2^+}$

Tabela 5.4. Tabela prelaza/izlaza S mreže

Na osnovu tabela prelaza/izlaza i karakteristične jednačine JK flip-flopa $Q^+ = J\bar{Q} + \bar{K}Q$ dobijaju tabele pobude/izlaza prikazane u Tabeli 6.5. i Tabeli 6.6.

		UI Is				lu
		00	01	11	10	
Q ₁ Q ₀	00	0b,0b	0b,0b	0b,1b	0b,1b	0
	01	0b,b1	1b,b0	1b,b1	0b,b0	0
	11	b1,b1	b1,b1	b1,b0	b1,b0	1
	10	b1,0b	b0,1b	b0,0b	b1,1b	1

J₁K₁, J₀K₀

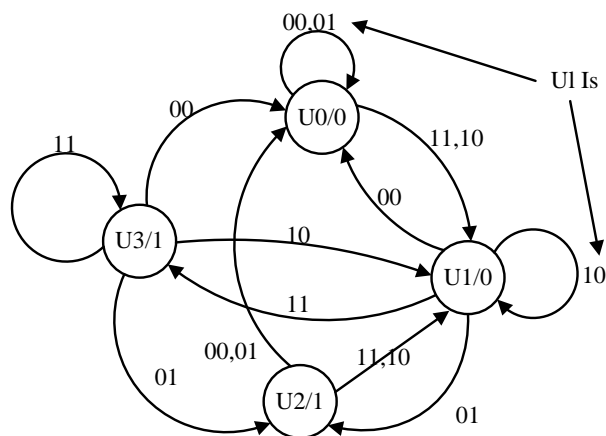
Tabela 6.5. Tabela pobude/izlaza U mreže

		UI		
		0	1	Is
Q ₂	0	0b	1b	0
	1	b1	b0	1

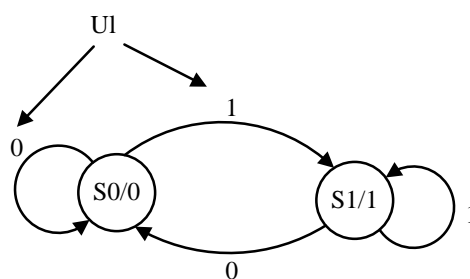
J₂K₂

Tabela 6.6. Tabela pobude/izlaza S mreže

b) Na osnovu Tabela 6.1. i 6.2. dobijaju se dijagrami stanja projektovane sekvencijalne mreže.



Slika 6.3. Dijagram stanja U mreže



Slika 6.4. Dijagram stanja S mreže

c) Na osnovu Tabele 6.6. minimizacijom se dobijaju logičke funkcije mreže koja radi na silaznu ivicu.

$$J_2 = UI \quad K_2 = \overline{UI} \quad Is = Q_2$$

Na osnovu Tabele 6.5. minimizacijom se dobijaju logičke funkcije mreže koja radi na silaznu ivicu.

$$J_1 = Q_0 Q_2 \quad K_1 = \overline{Q_2} + Q_0 \quad Iu = Q_1$$

$$J_0 = UI\overline{Q_2} + UI\overline{Q_1} + Q_1\overline{UI}Q_2 = UI\overline{Q_1Q_2} + \overline{UI}Q_1Q_2 = UI \oplus (Q_1Q_2)$$

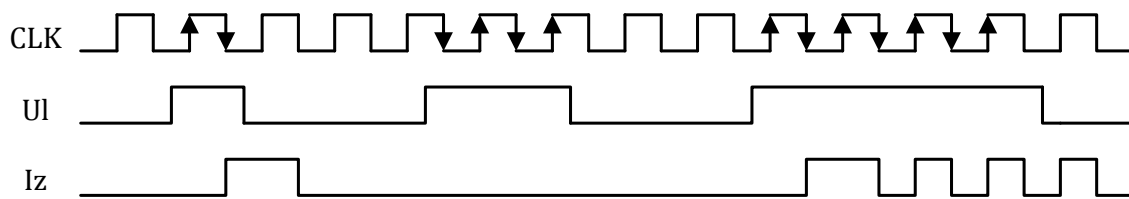
$$K_0 = \overline{UI}\overline{Q_2} + \overline{UI}Q_1 + \overline{Q_1}UIQ_2 = \overline{UI}\overline{Q_1Q_2} + UI\overline{Q_1}Q_2 = \overline{UI \oplus (Q_1Q_2)}$$

Izlaz cele mreže predstavlja izlaz mreže koja radi na uzlaznu ivicu tako da je:

$$Iz = Iu = Q_1$$

7. Projektovati sinhronu sekvencijalnu mrežu koja je zadata vremenskim dijagramima prikazanim na Slici 7.1. Izlazni signal se generiše nakon obuhvaćene uzastopne uzlazne i silazne ivice signala takta od strane ulaznog signala. Generisanje izlaza započinje nakon obuhvaćene silazne ivice i ima oblik prikazan na slici. Ako je prva obuhvaćena ivica silazna izlaz se ne generiše. Vremenski interval u kome je ulazni signal na niskom nivou veći je od Tclk. Odrediti:

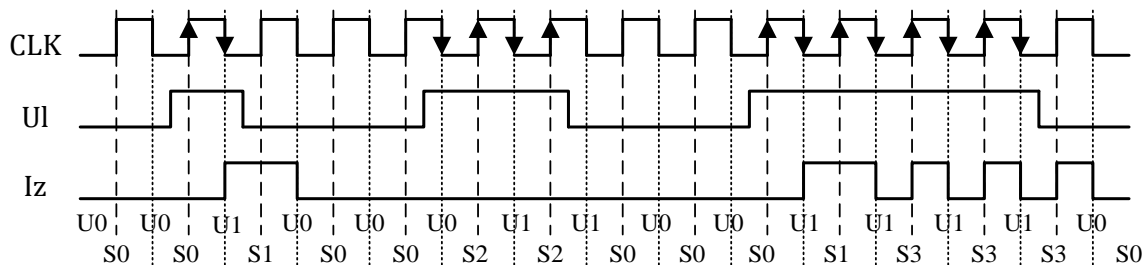
- Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični D flip-flovi.
- Nacrtati dijagram stanja ove sekvencijalne mreže
- Realizovati mrežu korišćenjem ivičnih D flip-flova



Slika 7.1. Vremenski dijagrami ulaznog i izlaznog signala sekvencijalne mreže

Rešenje:

a) Potrebno projektovati dve mreže od kojih će jedna menjati stanje na uzlaznu a druga na silaznu ivicu signala takta. Na osnovu vremenskih dijagrama sa Slike 7.1. i opisa rada mreže određujemo stanja mreže, što je prikazano na Slici 7.2.



Slika 7.2. Vremenski dijagrami i stanja sekvencijalne mreže

Mreža koja radi na uzlaznu ivicu prelazi u stanje U1 svaki put kada je obuhvaćena uzlazna ivica bez obzira na stanje S mreže. Mreža koja radi na silaznu ivicu prelazi iz stanja S0 u S1 (stanje u kome se generiše izlaz) ako je obuhvaćena silazna ivica i ako je u tom trenutku U mreža u stanju U1 (obuhvaćena prethodna uzlazna ivica). Ako je i na sledeću ivicu ispunjen prethodni uslov S mreža prelazi u stanje S3 (potrebno je definisati novo stanje zbog različitog oblika izlaznog signala od onog u S1). S mreža ostaje u tom stanju sve dok je ispunjen uslov za generisanje izlaza dok u protivnom prelazi u početno stanje S0. Ako je za vreme trajanja stanja S0 obuhvaćena silazna ivica a U mreža u stanju U0 to znači da je ovim impulsom ulaznog signala prva obuhvaćena ivica silazna i potrebno je zabraniti generisanje izlaza. Zabrana izlaza se postiže prelaskom u stanje S2. U stanju S2 se zadržava sve dok traje trenutni impuls ulaznog signala, dok po završetku tekućeg impulsa ulaznog signala prelazi u stanje S0.

Određenja stanja i prelazi mreža su sumirani u tabelama stanja/izlaza. Tabele stanja/izlaza su prikazane u Tabeli 7.1. i Tabeli 7.2. U Tabeli 7.2 se može primetiti da neki prelazi nisu definisani. Ovi prelazi si mogući jedino u slučaju da niska vrednost ualznog signala traje manje od Tclk što je kontradiktorno sa postavkom zadatka pa se navedeni prelazi mogu proizvoljno koristiti u minimizaciji.

		UI		
		0	1	lu
U	U0	U0	U1	0
	U1	U0	U1	1

Tabela 7.1. Tabela stanja/izlaza U mreže

		UI lu				
		00	01	11	10	ls
S	S0	S0	S0	S1	S2	0
	S1	S0	S0	S3	b	1
	S2	S0	S0	S2	b	0
	S3	S0	S0	S3	b	CLK

Tabela 7.2. Tabela stanja/izlaza S mreže

Kako S mreža ima 4 stanja za njeno kodovanje su dovoljne 2 promenljive stanja, odnosno 2 flip-flopa. Za kodovanje U mreže je dovoljan 1 flip-flop. Tabele prelaza/izlaza su prikazane u Tabeli 7.3. i Tabeli 7.4.

		UI		
		0	1	lu
Q ₂	0	0	1	0
	1	0	1	1

Q₂⁺

Tabela 7.3. Tabela prelaza/izlaza U mreže

		UI lu				
		00	01	11	10	lu
Q ₁ Q ₀	00	00	00	01	11	0
	01	00	00	10	bb	1
	11	00	00	11	bb	0
	10	00	00	10	bb	CLK

Q₁⁺Q₀⁺

Tabela 7.4. Tabela prelaza/izlaza S mreže

Na osnovu tabela prelaza/izlaza i karakteristične jednačine D flip-flopa $Q^+ = D$ dobijamo tabele stanja/pobude prikazane u Tabeli 7.5. i Tabeli 7.6.

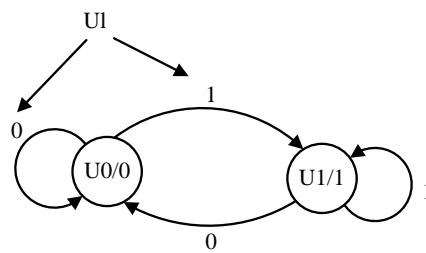
	UI		
	0	1	Iu
Q ₂	0	0	1
	1	0	1
	D ₂		

Tabela 7.5. Tabela pobude/izlaza U mreže

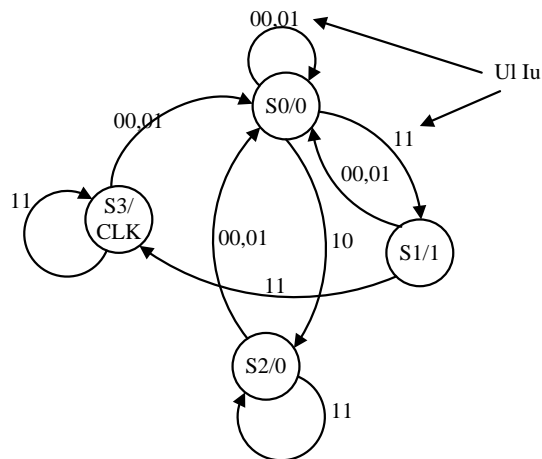
	UI Iu				
	00	01	11	10	Iu
Q ₁ Q ₀	00	00	01	11	0
	01	00	00	10	bb
	11	00	00	11	bb
	10	00	00	10	bb
	CLK				
	D ₁ D ₀				

Tabela 7.6. Tabela pobude/izlaza S mreže

b) Na osnovu Tabele 7.1. i Tabele 7.2. dobijamo dijagrame stanja ove sekvencijalne mreže.



Slika 7.3. Dijagram stanja U mreže



Slika 7.4. Dijagram stanja S mreže

c) Na osnovu Tabele 7.5. minimizacijom se dobijaju logičke funkcije mreže koja radi na uzlaznu ivicu.

$$D_2 = UI \quad Iu = Q_2$$

Na osnovu Tabele 7.6. minimizacijom se dobijaju logičke funkcije mreže koja radi na silaznu ivicu. Uzimajući u obzir da je $Iu = Q_2$ dobija se:

$$D_1 = Q_1UI + Q_0UI + UI\overline{Q_2} \qquad D_0 = UI\overline{Q_1} \oplus Q_0 \qquad Iu = Q_0(Q_1CLK + \overline{Q_1})$$

Izlaz cele mreže predstavlja izlaz mreže koja radi na silaznu ivicu tako da je:

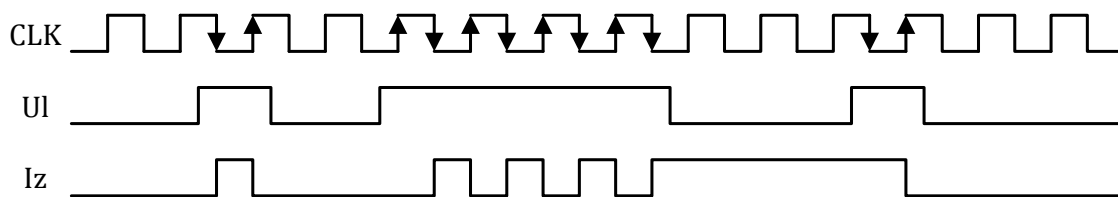
$$Iz = Iu = Q_0(Q_1CLK + \overline{Q_1})$$

8. Projektovati sinhronu sekvencijalnu mrežu koja je zadata vremenskim dijagramima prikazanim na Slici 8.1. Mreža generiše izlazni signal od obuhvaćene silazne ivice signala CLK , od strane ulaznog signala UI , do prve naredne obuhvaćene uzlazne ivice. Trajanje niske vrednosti signala UI je veće od $1 T_{clk}$. Odrediti:

a) Tabelu stanja/izlaza, tabelu prelaza/izlaza, i tabelu pobude/izlaza ako su za realizaciju na raspolaganju ivični D flip-flopovi.

b) Nacrtati dijagram stanja ove sekvencijalne mreže

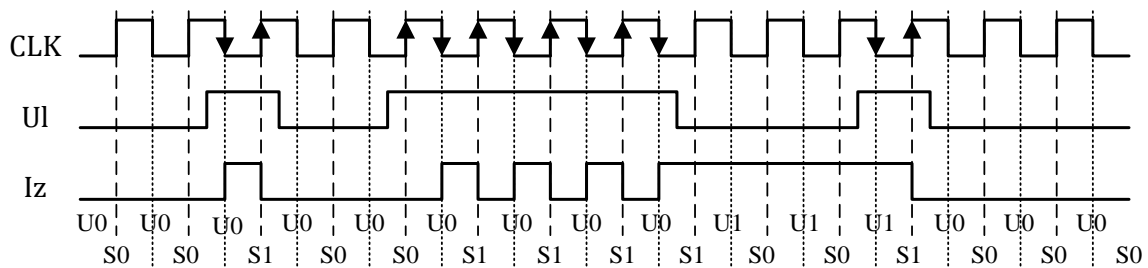
c) Realizovati mrežu korišćenjem ivičnih D flip-flova



Slika 8.1. Vremenski dijagrami ulaznog i izlaznog signala sekvencijalne mreže

Rešenje:

a) Potrebno projektovati dve mreže od kojih će jedna menjati stanje na uzlaznu a druga na silaznu ivicu signala takta. Na osnovu vremenskih dijagrama sa Slike 8.1. i opisa rada mreže određujemo stanja mreže, što je prikazano na Slici 8.2.



Slika 8.2. Vremenski dijagrami i stanja sekvencijalne mreže

Mreža koja radi na silaznu ivicu menja stanje svaki put kad je obuhvaćena silazna ivica signala takta, bez obzira na stanje mreže koja radi na uzlaznu ivicu. Izlaz koji treba generisati dok je mreža u stanju $S1$ jednak je \overline{CLK} pod uslovom da je obuhvaćena naredna uzlazna ivica dok u suprotnom treba zadržati visoku vrednost izlaznog signala sve do prve sledeće obuhvaćene uzlazne ivice. Dakle U mreža prelazi iz stanja $U0$ u $U1$ u slučaju da nije obuhvaćena posmatrana uzlazna ivica a S mreža je u stanju $S1$ (to znači da je poslednja ivica obuhvaćena ulaznim signalom silazna i da treba održati visoku vrednost ulaznog signala što obezbeđuje prelaz u stanje $U1$). U stanju $U1$ se ostaje sve do pojave naredne uzlazne ivice. Kada je mreža koja radi na uzlaznu ivicu u stanju $U1$ ona ostaje u tom stanju sve do pojave uzlazne ivice kada prelazi u stanje $U0$.

Određenja stanja i prelazi mreža su sumirani u tabelama stanja/izlaza. Tabele stanja/izlaza su prikazane u Tabeli 8.1. i Tabeli 8.2.

		UI Is				Iu
		00	01	11	10	
U	U0	U0	U1	U0	U0	0
	U1	U1	U1	U0	U0	1

Tabela 8.1. Tabela stanja/izlaza U mreže

		UI		Is
		0	1	
S	S0	S0	S1	0
	S1	S0	S1	1

Tabela 8.2. Tabela stanja/izlaza S mreže

Kako obe mreže imaju po dva stanja za njihovo kodovanje je dovoljna po jedna promenljiva stanja odnosno jedan flip-flop po mreži. Tabele prelaza/izlaza su prikazane u Tabeli 8.3. i Tabeli 8.4.

		UI Is				Iu
		00	01	11	10	
Q ₀	0	0	1	0	0	0
	1	1	1	0	0	1

Q_0^+

Tabela 8.3. Tabela prelaza/izlaza U mreže

		UI		Is
		0	1	
Q ₁	0	0	1	0
	1	0	1	1

Q_1^+

Tabela 8.4. Tabela prelaza/izlaza S mreže

Na osnovu tabela prelaza/izlaza i karakteristične jednačine D flip-flopa $Q^+ = D$ dobijamo tabele stanja/pobude prikazane u Tabeli 8.5. i Tabeli 8.6.

		UI Is				Iu
		00	01	11	10	
Q ₀	0	0	1	0	0	0
	1	1	1	0	0	1

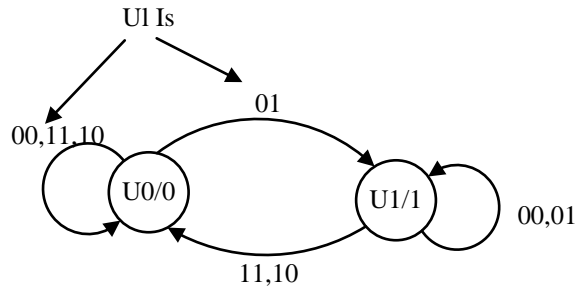
D_0

Tabela 8.5. Tabela pobude/izlaza U mreže

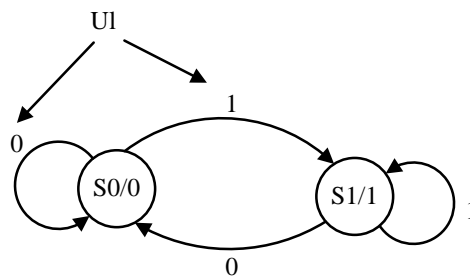
	UI		
	0	1	Is
0	0	1	0
1	0	1	1
	D ₁		

Tabela 8.6. Tabela pobude/izlaza S mreže

b) Na osnovu Tabela 8.1. i 8.2. dobijaju se dijagrami stanja projektovane sekvencijalne mreže.



Slika 8.3. Dijagram stanja U mreže



Slika 8.4. Dijagram stanja S mreže

c) Na osnovu Tabele 8.6. minimizacijom se dobijaju logičke funkcije mreže koja radi na silaznu ivicu.

$$D_1 = UI \qquad Is = Q_1$$

Na osnovu Tabele 8.5. minimizacijom se dobijaju logičke funkcije mreže koja radi na silaznu ivicu.

$$D_0 = \overline{UI}Q_1 + UIQ_0 \qquad Iu = Q_0$$

Na osnovu opisa rada mreže i analize iz tačke a) može se zaključiti da je izlaz mreže jednak \overline{CLK} ako je mreža u stanju S1 i uzlazna mreža u stanju U0. Ako je U mreža u stanju U1 izlaz je jednak logičkoj jedinici bez obzira na stanje S mreže. Na osnovu gornjih opisa dolazi se do izlazne funkcije mreže:

$$Iz = Iu + Is\overline{CLK} = Q_0 + Q_1\overline{CLK}$$

9. Morzeov kod predstavlja način prenosa tekstualnih poruka gde su karakteri kodirani određenim brojem tačaka i crtica. Poruka se prenosi preko jedne linije **UI** i sinhronizovana je sa internim signalom takta **CLK** tako da važe sledeće relacije:

tačka – impuls ulaznog signala trajanja tačno 1 Tclk

crta – impuls ulaznog signala trajanja većeg ili jednakog 2 Tclk

pauza između simbola – pauza u ulaznom signalu trajanja tačno 1 Tclk

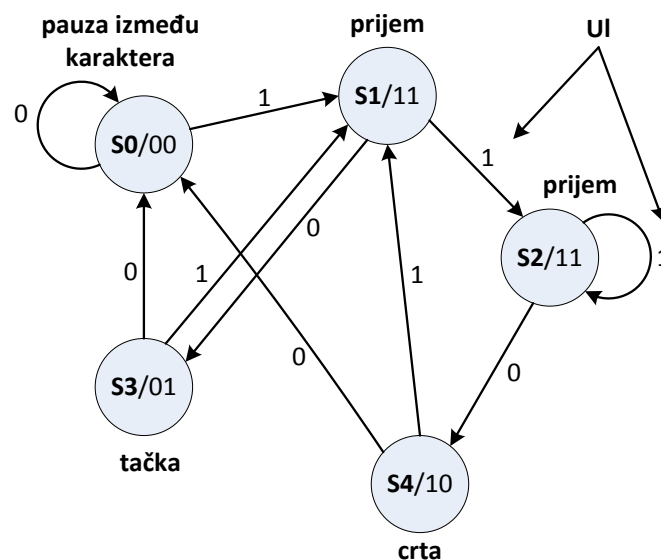
pauza između reči – pauza u ulaznom signalu trajanja većeg ili jednakog 2 Tclk

U Morzeovom kodu slovo **S** se predstavlja sa 3 tačke dok se slovo **O** predstavlja sa 3 crte.

Potrebno je projektovati digitalni sistem kojim se detektuje poruka poziva u pomoć **SOS** poslata Morzeovim kodom. Potrebno je po prijemu poruke na izlazu generisati impuls trajanja 1 Tclk.

Rešenje:

Jedan od pristupa rešavanju ovog problema može biti strategija podeli-pa-vladaj gde se veći problem deli na manje celine koje se posebno rešavaju. Prvi korak u ovom rešenju se odnosi na detekciju odgovarajućih simbola tačka i crta u povorci impulsa ulaznog signala. Mašina stanja kojom se obavlja ova detekcija opisana je dijagramom stanja prikazanim na Slici 9.1.



Slika 9.1. Dijagram stanja sinhrona mašine stanja koja detektuje odgovarajuće simbole Morzeovog koda

Mašina stanja S ima 5 različitih stanja. Stanje S0 označava pauzu između slova odnosno u kada je mašina u tom stanju ulazni signal je na 0 više od 2 taktne intervale. U stanjima S1 i S2 traje impuls ulaznog signala i čeka se pauza da bi se obavilo odlučivanje koji simbol je u pitanju. Ako pauza dođe dok je mašina stanja u stanju S1 znači da je poslata tačka i prelazi se u stanje S3. U slučaju da pauza dođe dok je mašina stanja u stanju S2 to znači da je impuls ulaznog signala trajao najmanje 2 taktne intervale i da je u pitanju simbol crte pa mašina stanja prelazi u stanje S4. U slučaju da je u stanju S3 i S4 ulazni signal i dalje na 0 to znači da pauza traje bar 2 takta intervale odnosno da je u pitanju pauza između karaktera i prelazi se u stanje S0. Izlaz mašine ove mašine stanja predstavlja informaciju o detektovanim simbolima ili trenutnom stanju detekcije koja se prosleđuje narednim mašinama

stanja koje detektuju odgovarajuća slova. Izlaz je dovoljno kodovati sa 2 bita prema načinu prikazanom u Tabeli 9.1.

Tabela 9.1. Izlaz mašine stanja za detektovanje simbola Morzeoveovog alfabeta

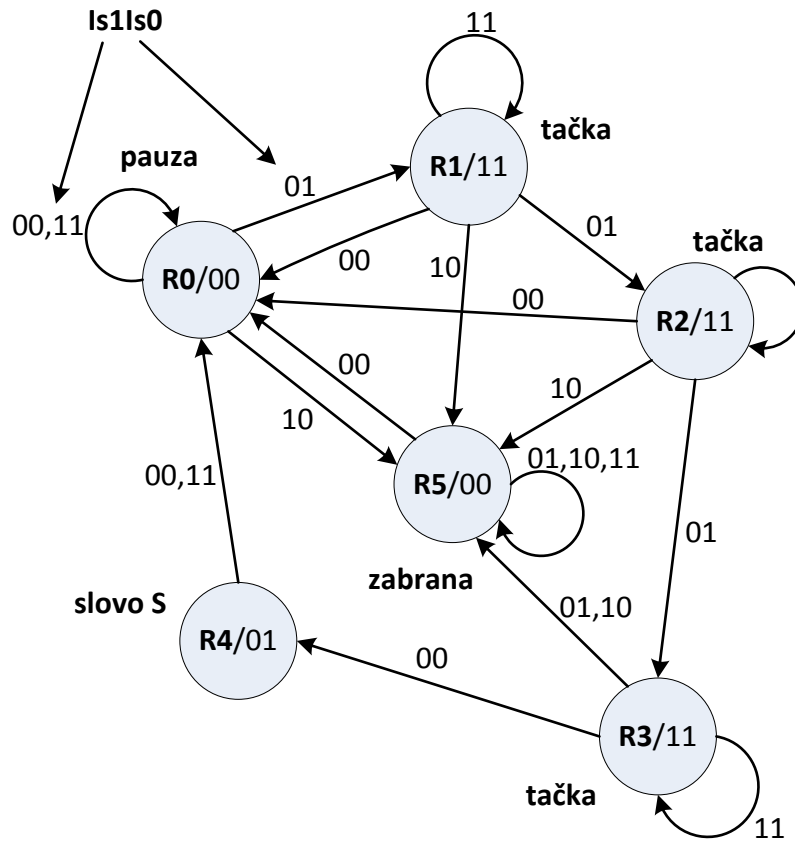
Is1	Is0	značenje
0	0	pauza između karaktera
0	1	detektovan simbol TAČKA
1	0	detektovan simbol CRTA
1	1	detekcija simbola u toku

Detekciju simbola S i O moguće je obaviti u okviru jedne mašine stanja međutim kako bi se izbegle mašine stanja sa velikim brojem različitih stanja u ovom rešenju su kreirane 2 mašine stanja od kojih jedna detektuje pojavu slova S dok druga detektuje pojavu slova O na ulazu.

Stanje R0 označava da je trenutno pauza između karaktera i čeka se pojava nekog od simbola. U slučaju da se detektuje simbol tačke prelazi se u stanje R1 koje označava da je detektovana jedna tačka. Stanja R2 i R3 označavaju da su detektovane 2 odnosno 3 tačke respektivno. Ako se u stanju R3 (detektovane 3 tačke) pojavi pauza između karaktera onda to znači da poslati karakter odgovara kodu od 3 tačke što predstavlja slovo S. U slučaju da se u nekom od stanja R0, R1 i R2 pojavi crta onda to znači da je u toku slanje karaktera koji je različit od slova S i u tom slučaju je potrebno preći u stanje zabrane R5. Iz stanja zabrane se prelazi u neaktivno stanje po završetku prijema trenutnog karaktera, odnosno po detekciji pauze između karaktera. U slučaju da se u stanju R3 (detektovane 3 tačke) detektuje nova tačka potrebno je preći u stanje zabrane pošto je simbol od 4 i više tačaka nevalidan karakter u traženoj detekciji. Stanje R4 služi za generisanje izlaznog impulsa kojim se označava da je detektovano slovo S. U ovom stanju mašina se zadržava tačno jedan period takta. Na sledeću uzlaznu ivicu bezuslovno se prelazi iz stanja R4 u stanje R0. Kako se mašina stanja nalazi samo jedan period takta u stanju R4 to je nemoguće da je za to vreme došlo do detekcije crte ili tačke pa je nemoguće da u tom stanju vrednosti ulaza budu 01 ili 10.

Opis rada mašine stanja koja detektuje slovo O je analogan opisu mašine stanja koja detektuje slovo S.

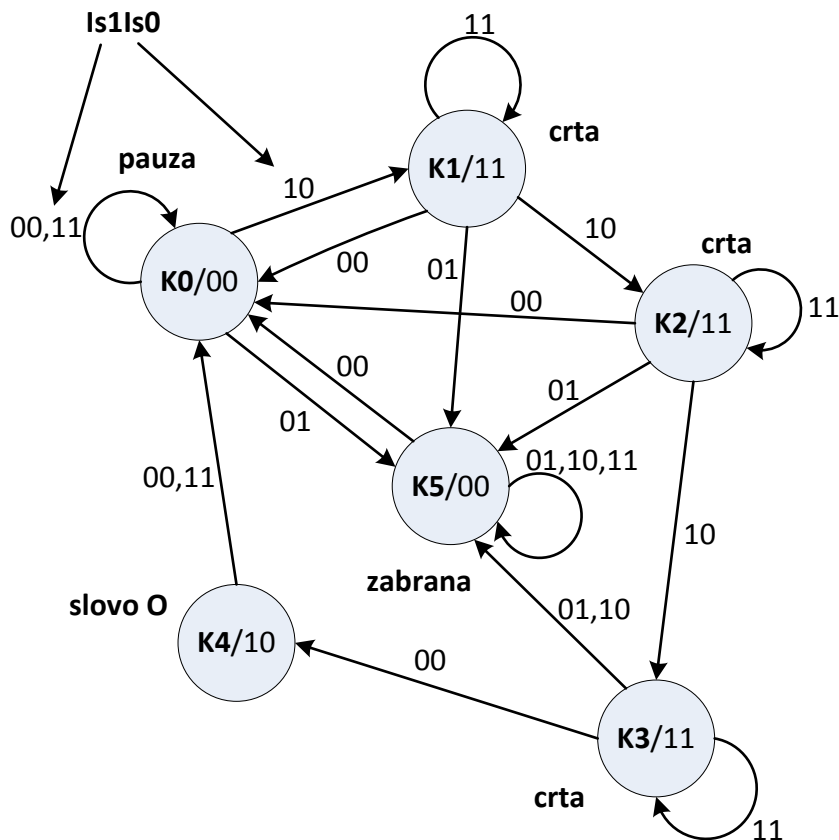
Dijagrami stanja za ove dve mašine su prikazani na Slikama 9.2. i 9.3. dok su odgovarajući izlazi opisani u Tabelama 9.2. i 9.3.



Slika 9.2. Dijagram stanja sinhronne mašine stanja koja detektuje slovo S

Tabela 9.2. Izlaz mašine stanja za detektovanje slova S

Ir1	Ir0	značenje
0	0	neaktivno stanje
0	1	detektovano slovo S
1	0	
1	1	detekcija slova u toku



Slika 9.3. Dijagram stanja sinhronne mašine stanja koja detektuje slovo O

Tabela 9.3. Izlaz mašine stanja za detektovanje slova O

Ik1	Ik0	značenje
0	0	neaktivno stanje
0	1	
1	0	detektovano slovo O
1	1	detekcija slova u toku

Na kraju je potrebno kreirati mašinu stanja koja na osnovu detektovanih slova određuje da li se pojavila tražena sekvenca SOS. Ako bi se izlazi R i K mreže direktno onda bi ulaz u poslednju mašinu stanja bio 4-bitni podatak što bi znatno zakomplikovalo rešavanje. Međutim može se primetiti da K mreža nikad ne generiše izlaz 01 u regularnom radu kao i da mreža R nikad ne generiše izlaz 10 u regularnom radu. Takođe ne može se desiti da K mreža generiše 10 u isto vreme kada mreža R generiše 01 jer bi to značilo da je detektovano slovo u isto vreme i S i O. U slučaju da je R mreža u nekom od stanja stanju „detekcija u toku“ to znači da na ulazu stiži tačke tako da K mreža može samo biti u neaktivnom stanju. Na osnovu ovoga može se kodirati ulaz poslednje mreže sa samo 2 bita na način prikazan u Tabeli 9.4.

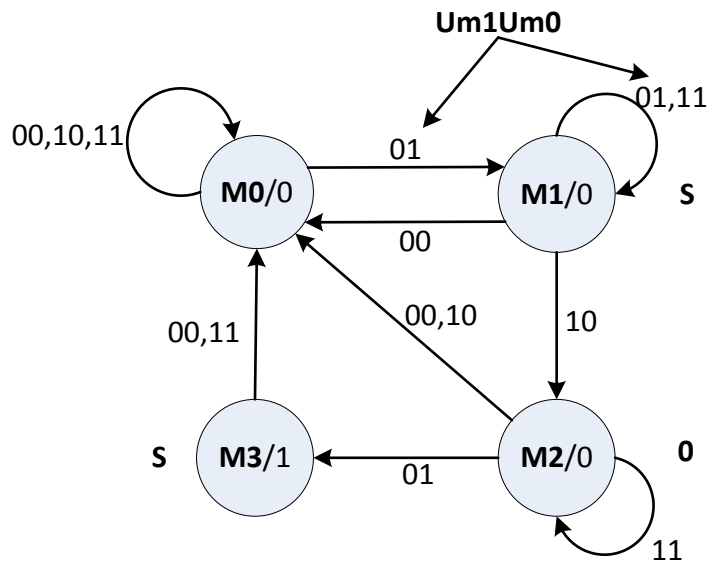
Tabela 9.4. Kreiranje ulaza za mašinu stanja kojom se detektuje tražena sekvenca

Ir1	Ir0	Ik1	Ik0	Um1	Um0	značenje
0	0	0	0	0	0	neaktivno stanje
0	0	0	1	b	b	
0	0	1	0	1	0	detektovano slovo O
0	0	1	1	1	1	detekcija slova u toku
0	1	0	0	0	1	detektovano slovo S
0	1	0	1	b	b	
0	1	1	0	b	b	
0	1	1	1	b	b	
1	0	0	0	b	b	
1	0	0	1	b	b	
1	0	1	0	b	b	
1	0	1	1	b	b	
1	1	0	0	1	1	detekcija slova u toku
1	1	0	1	b	b	
1	1	1	0	b	b	
1	1	1	1	b	b	

Minimizacijom korišćenjem Karnoovih karti dobijaju se sledeći izrazi:

$$Um1 = Ir1 + Ik1 \text{ i } Um0 = Ir0 + Ik0$$

Mašina stanja koja detektuje traženu sekvencu SOS prikazana je dijagramom na Slici 9.4.



Slika 9.4. Dijagram stanja sinhronne mašine stanja koja detektuje sekvencu SOS