

1. Trajanje kolokvijuma 150 minuta.
2. Kolokvijum se radi u vežbanci.

Zadatak 1

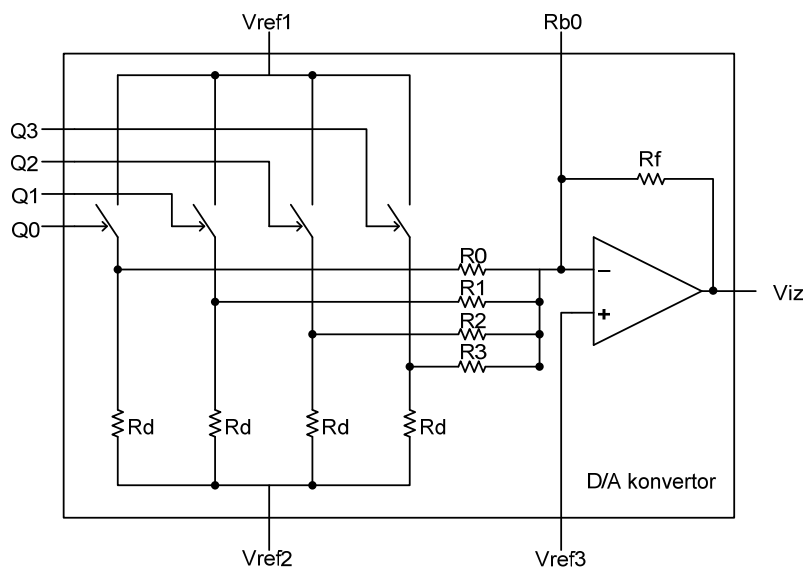
(a-13, b-12, c-5 poena)

(a) Na slici 1 a) data je blok šema D/A konvertora sa težinskom otpornom mrežom. Definirati za koje vrednosti signala Q_i je prekidač i otvoren, odnosno zatvoren, i odrediti vrednosti težinskih otpornosti R_3, R_2, R_1, R_0 kao i vrednosti referentnih napona V_{ref1}, V_{ref2} i V_{ref3} tako da bude ispunjeno $V_{iz}(D) = -\frac{D}{4}[V]$, gde D predstavlja vrednost ulaznog digitalnog signala.

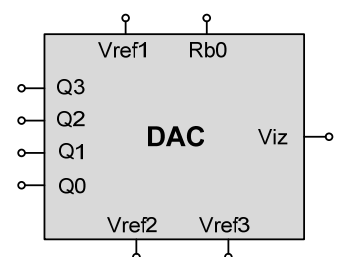
Poznato je $R_d = 2k, R_f = 5k$. Na raspolaganju su referentni naponi $\pm 20V, 0V$.

(b) Konvertor projektovan u tački a) je prikazan kao blok na slici 2 b). Korišćenjem gotovih konvertora projektovati mrežu kojom se vrši konverzija ulaznog 8-bitnog označenog digitalnog broja zadatog u drugom komplementu u odgovarajuću vrednost analognog napona tako da je $V_{iz}(D) = \frac{D}{10}[V]$ (D predstavlja vrednost ulaznog označenog digitalnog signala zadatog u drugom komplementu). Na raspolaganju su otpornici proizvoljnih vrednosti, operacioni pojačavači i logička kola niskog stepena integracije.

(c) Ako je otpornost uključenih prekidača $r_{on} = 10\Omega$, izračunati vrednost $V_{iz}(0000)$ i $V_{iz}(1111)$ za konvertor iz tačke a).



(a)



(b)

Slika 1. Blok šema D/A konvertora sa težinskom otpornom mrežom

Zadatak 2

(20 poena)

Objasniti razloge za uvođenje „Carry Bypass” višebitnog sabirača i nacrtati njegovu strukturu. Izvesti izraz za maksimalno kašnjenje višebitnog sabirača.

Zadatak 3

(20 poena)

Nacrtati 6 bitni kapacitivni DA konvertor sa kaskadnom težinskom mrežom (3+3bita). Objasniti princip rada i izvesti izraz za izlazni napon u funkciju ulazne digitalne veličine.

Zadatak 4**(a-10, b-3, c-3, d-6, e-8 poena)**

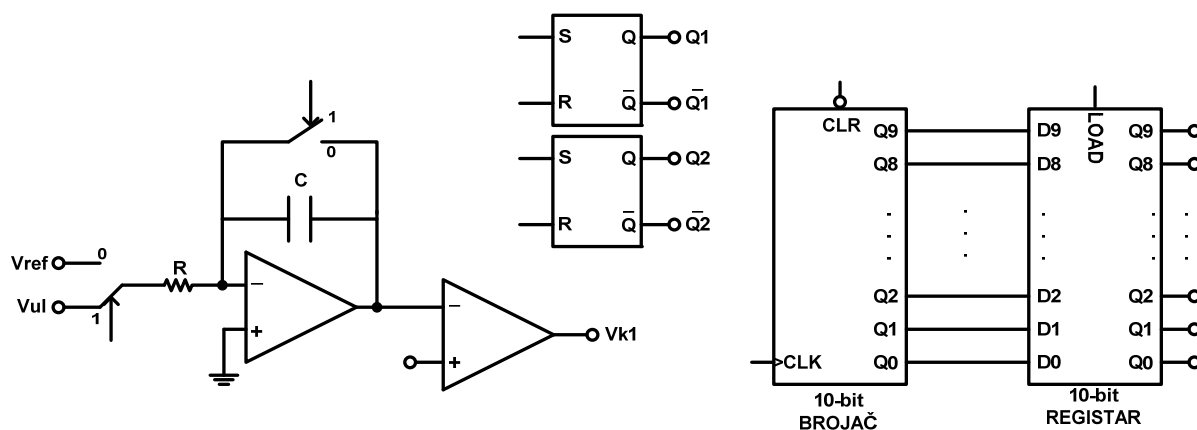
(a) Dovršiti šemu A/D konvertora sa dvojnim nagibom sa slike 4. tako da se ulazni napon V_{ul} konvertuje u 10 bitni binarni broj. Početak konverzije se zadaje signalom START proizvoljno dugog vremena trajanja. Obezbediti detekciju kraja konverzije pomoću signala EOC. Otpornost uključenog prekidača je $r_{on}=10\Omega$ a $R=100k\Omega$. Kapacitivnost kondenzatora je $C = 10\text{ nF}$. Operacioni pojačavači se napajaju iz izvora $\pm 20V$.

(b) Odrediti polaritet i vrednost referentnog napona V_{ref} , ukoliko je opseg ulaznog napona konvertora $0 \leq V_{ul} \leq 5.12V$.

(c) Odrediti minimalnu učestanost rada ovog konvertora

(d) Nacrtati vremenske dijagrame signala V_{int} , V_k , EOC , kao i signala $Q1$ i $Q2$ izlaza SR leč kola sa slike 4, ako se konvertuje napon $V_{ul}=2.3\text{ V}$.

(e) Realizovati bipolarni AD konvertor koji konvertuje ulazni napon iz opsega $-8 \leq V_{ul} \leq 8V$ u 4-bitni označen broj u komplementu do 2. Na raspolaganju su, projektovani AD konvertor, otpornici proizvoljnih vrednosti i operacioni pojačavači.



Slika 4. A/D Konvertor sa dvojnim nagibom