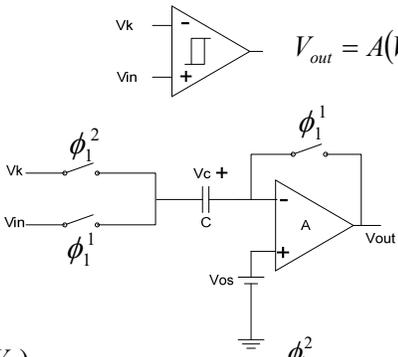


Digitalna elektronika  
AD konverzija – kompenzacija ofseta komparatora



$$V_{out} = A(V_{in} + V_{OS} - V_k)$$

$$\phi_1^1$$

$$V_{out} = A(V_+ - V_-)$$

$$V_{out} = V_-$$

$$V_{out} = \frac{A}{A+1}V_+$$

$$V_C + V_{in} = \left(\frac{A}{A+1}\right)V_{OS}$$

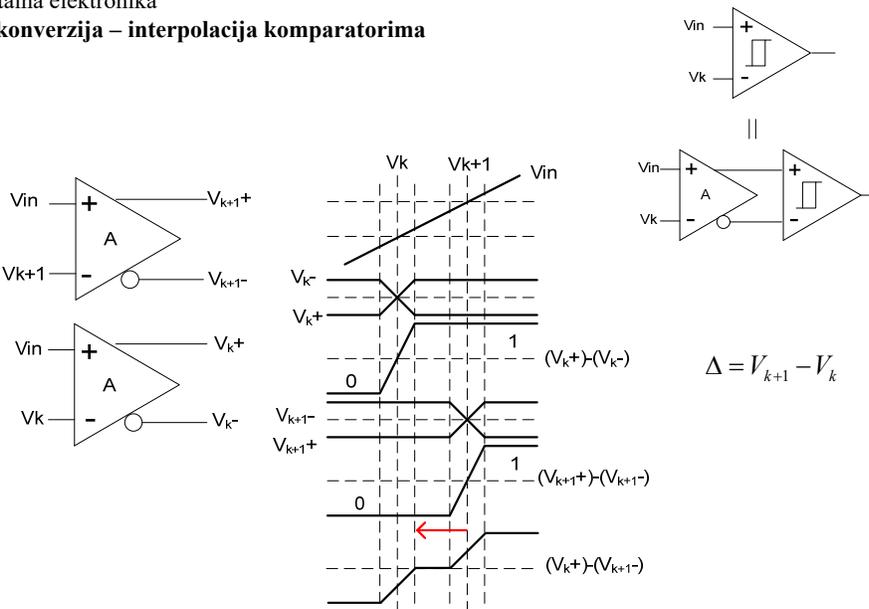
$$\phi_1^2$$

$$V_{out} = A(V_+ - V_-) = A(V_{OS} - (V_k + V_C))$$

$$V_{out} = A\left(V_{OS} - \left(V_k + \frac{A}{A+1}V_{OS} - V_{in}\right)\right)$$

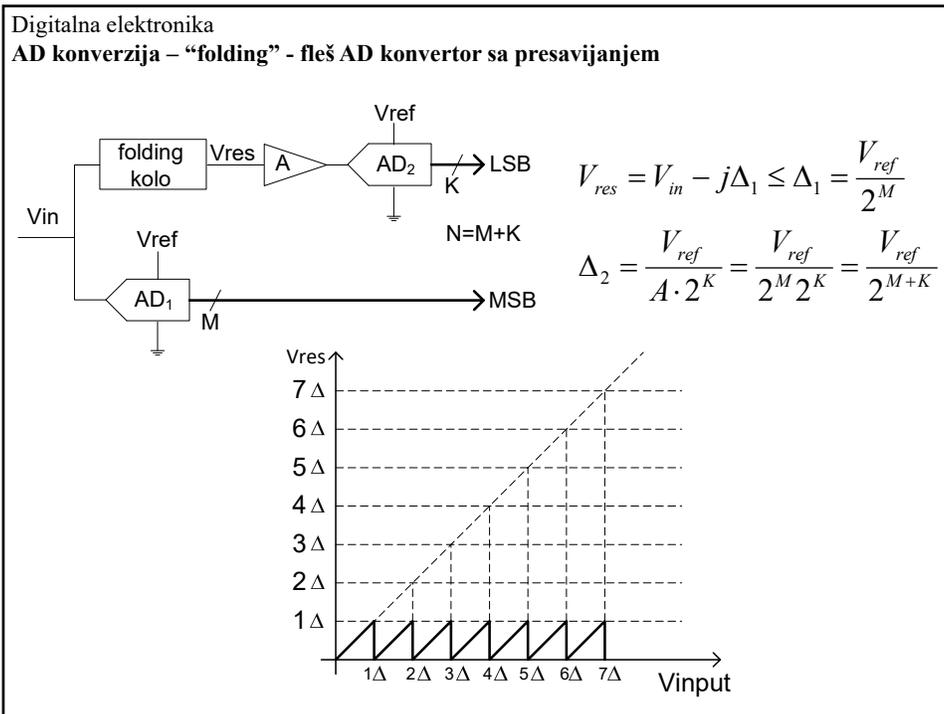
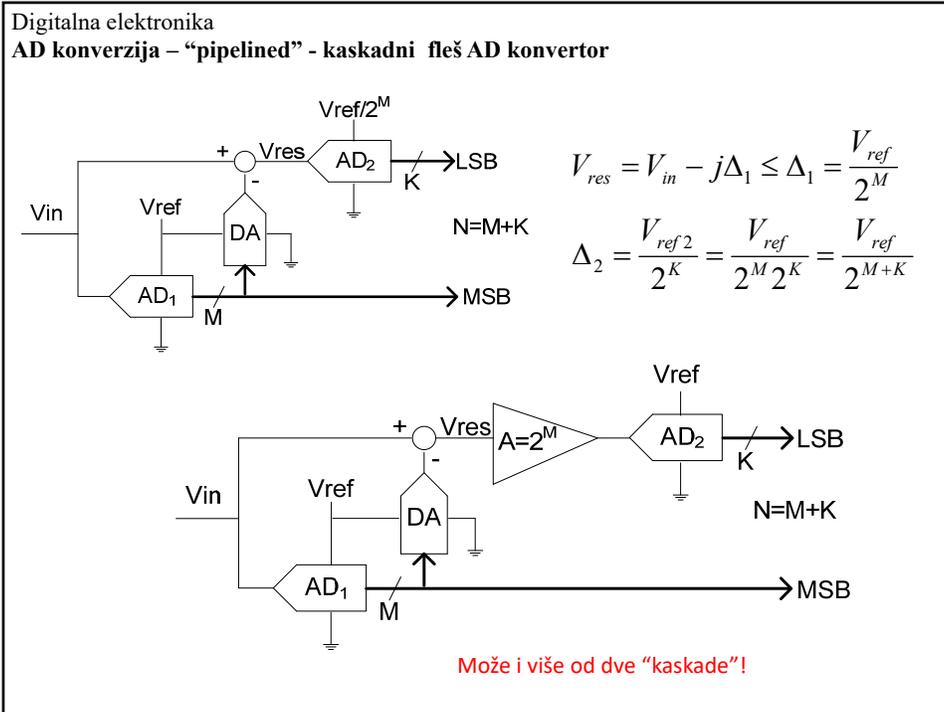
$$V_{out} = A\left(V_{in} - V_k + \frac{1}{A+1}V_{OS}\right)$$

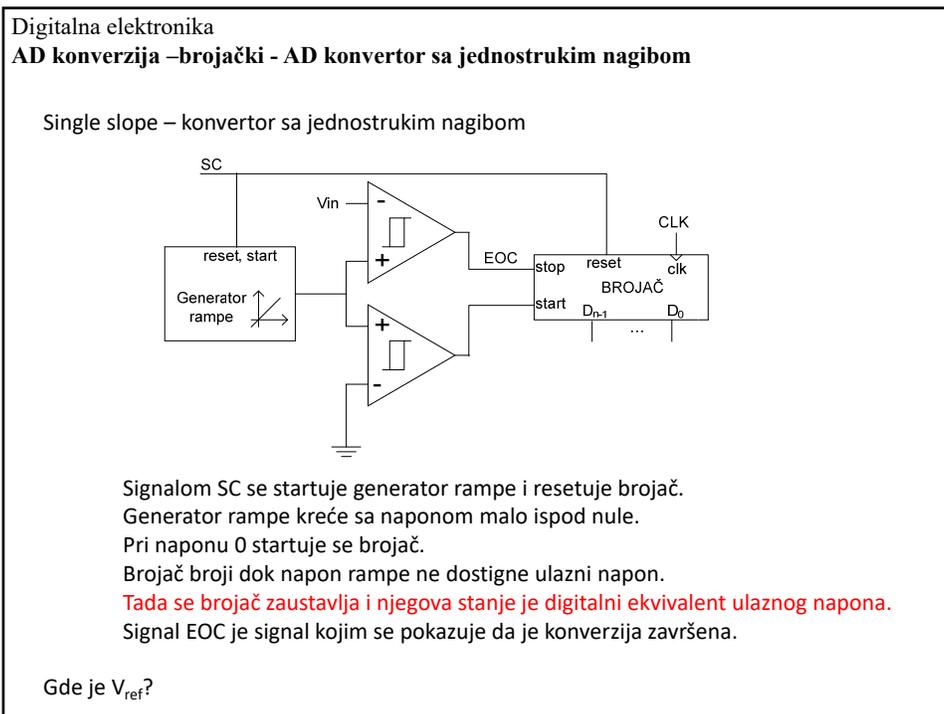
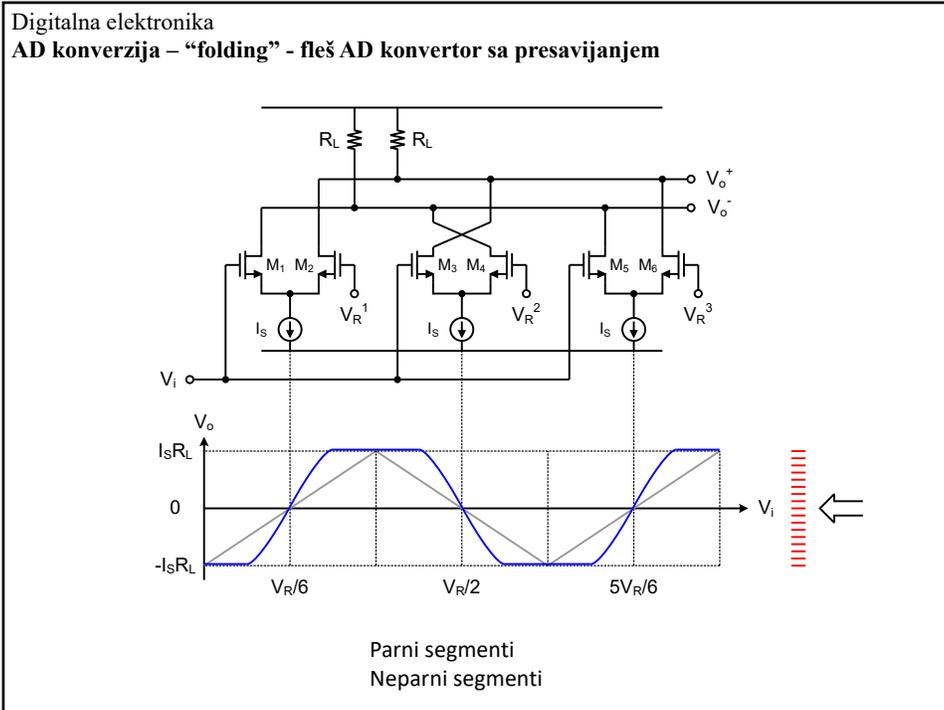
Digitalna elektronika  
AD konverzija – interpolacija komparatorima



$$\Delta = V_{k+1} - V_k$$







Digitalna elektronika  
**AD konverzija –brojački - AD konvertor sa jednostrukim nagibom**

$t \geq 0 \quad v_{GR}(t) = Kt \quad K \Leftrightarrow \frac{V}{s}$       Rezolucija određena sa učestanošću takta i nagibom rampe.  
Maksimalan kapacitet brojača = maksimalan ulazni napon

$t = t_1$        $N_{max} \Delta \leq v_{inmax}$   
 $v_{GR}(t_1) = v_{in} \Rightarrow Kt_1 = v_{in} \Rightarrow t_1 = \frac{v_{in}}{K}$        $(2^n - 1)\Delta \leq v_{inmax}$

$0 \leq t \leq t_1$       brojač izbrojao  $N$  taktova      fiksirno  $n$  i  $v_{inmax}$  i  $K$

$NT_{CLK} \leq t_1 \Rightarrow N \leq \frac{v_{in}}{T_{CLK}K} = \frac{v_{in}}{\Delta}$        $\Delta = \frac{v_{inmax}}{2^n} \Rightarrow T_{CLK} = \frac{\Delta}{K}$

$\Delta = T_{CLK}K \Leftrightarrow V$

$N\Delta \leq v_{in}$       Trajanje konverzije proporcionalno ulaznom naponu.

$T_{conv} = NT_{CLK}$   
 $T_{convmax} = (2^n - 1)T_{CLK}$

Apsolutna greška konverzije je kao i uvek jednaka  $\Delta$

Relativna greška konverzije kao i uvek zavisi od veličine ulaznog napona  $\frac{\Delta}{N}$   
i izuzetno je velika za male ulazne napone, a najmanja za najviše ulazne napone  $\frac{\Delta}{N}$

Digitalna elektronika  
**AD konverzija – prati pamti kolo**

I ulazni napon se menja u vremenu.  
U prethodnim jednačinama bi bilo tačnije da smo pisali:  
 $v_{GR}(t_1) = v_{in}(t_1)$

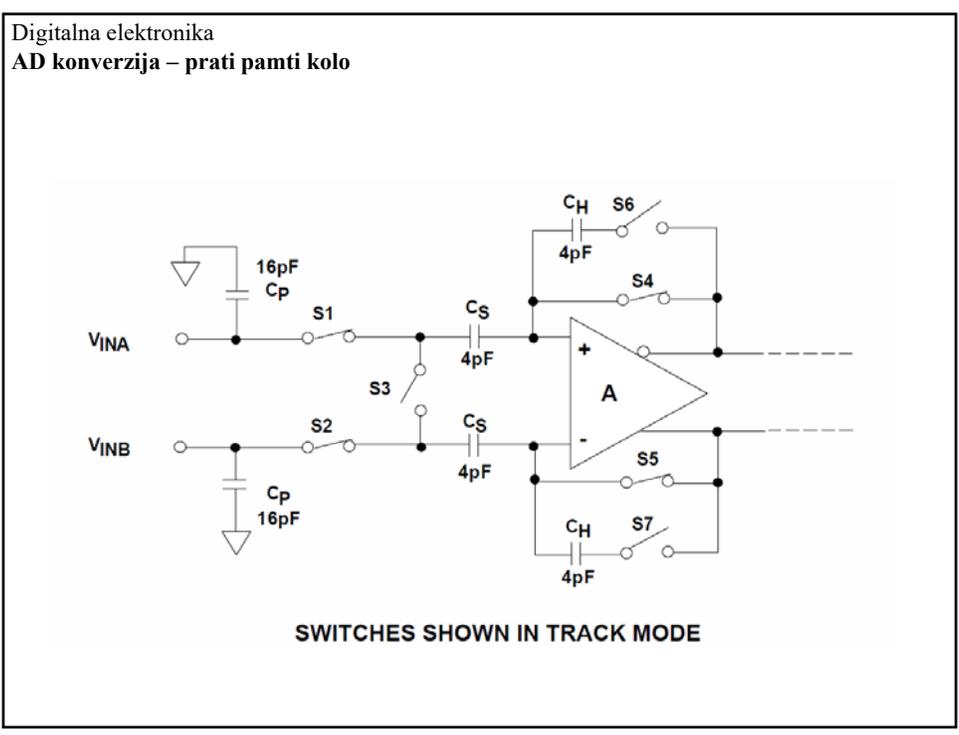
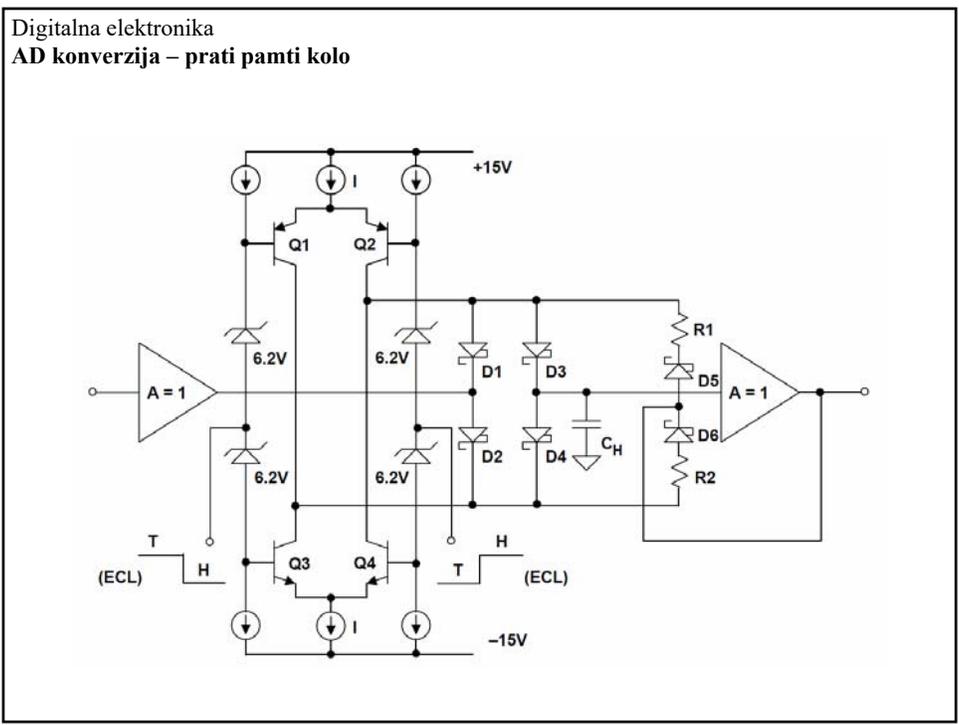
$N\Delta \leq v_{in}(t_1)$

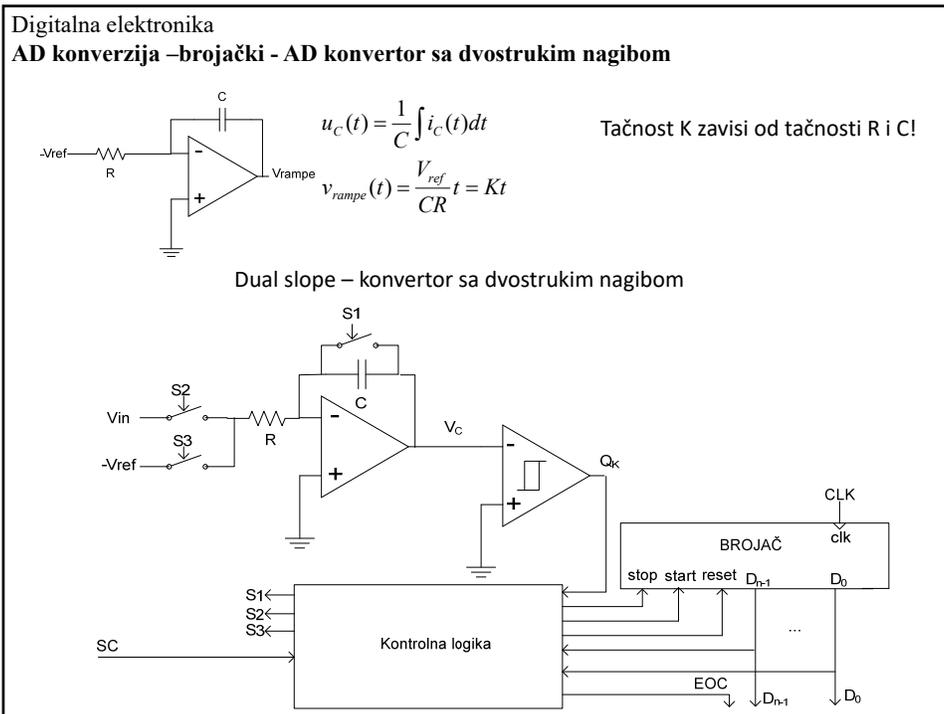
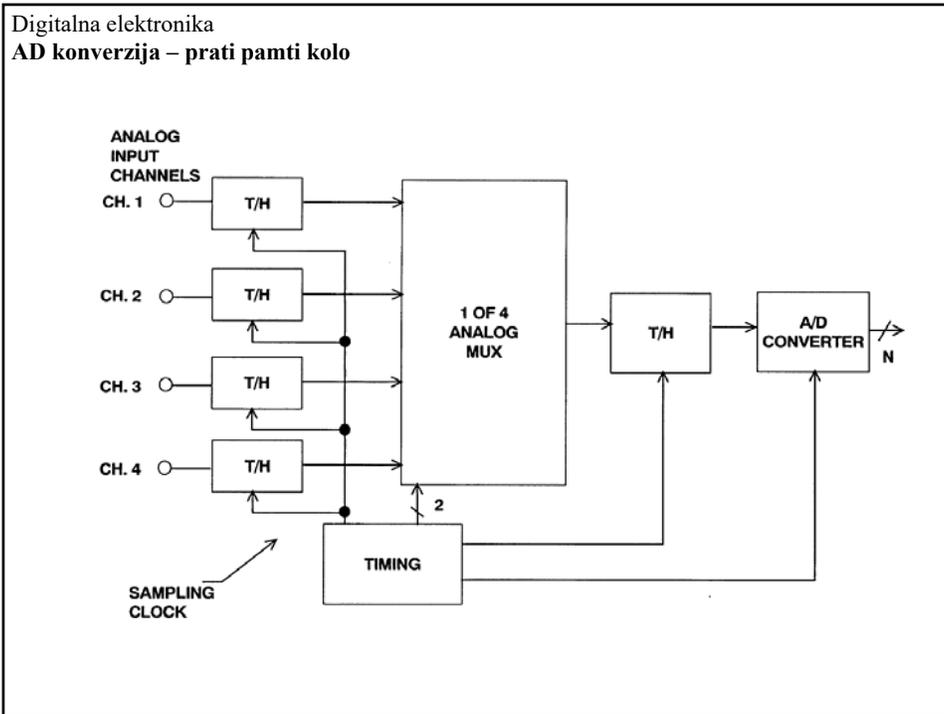
Ovo vreme  $t_1$  nam nije unapred poznato, zavisno je od ulaznog napona.  
Teorema odabiranja traži striktan trenutak odabiranja i period odabiranja.

PRATI/PAMTI kolo (SAMPLE/HOLD, TRACK/HOLD)

SWITCH CAN BE  
• CMOS  
• FET  
• DIODE BRIDGE  
• BIPOLAR

Do trenutka 0, prekidač zatvoren.  
PRATI (SAMPLE, TRACK)  
U trenutku 0 se otvara i prebacuje kolo u PAMTI (HOLD) stanje.





Digitalna elektronika

**AD konverzija –brojački - AD konvertor sa dvostrukim nagibom**

Signalom SC startuje se konverzija

1. Prekidači S2 i S3 se otvaraju a prekidač S1 zatvara i prazni kondenzator C
2. Brojač se resetuje i zaustavlja
3. Otvara se prekidač S1, zatvara prekidač S2, i startuje brojač

$$V_C(t) = -\frac{1}{C} \int i_C(t) dt = -\frac{V_{in}}{CR} t$$

4. Kada brojač dobroji do maksimalne vrednosti, prekidač S2 se otvara i zatvara se prekidač S3

$$T_1 = (2^n - 1)T_{CLK}$$

$$V_C(T_1) = -\frac{V_{in}}{CR} (2^n - 1)T_{CLK}$$

$$t \geq T_1$$

$$V_C(t) = -\frac{V_{in}}{CR} (2^n - 1)T_{CLK} + \frac{V_{ref}}{CR} t$$

Digitalna elektronika

**AD konverzija –brojački - AD konvertor sa dvostrukim nagibom**

5. U trenutku  $T_2$  napon  $V_C$  postaje jednak nuli i pojavljuje se jedinica na izlazu komparatora Qk.
6. Brojač se zaustavlja, isključuju se prekidači S2, S3.
7. Generiše se signal EOC kao signal kraja konverzije.

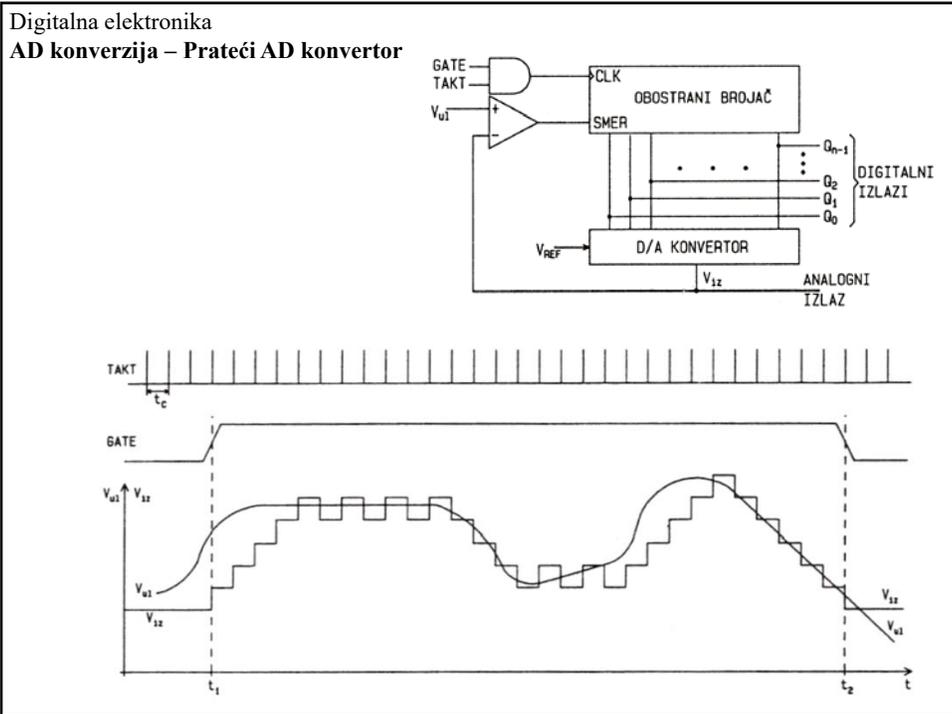
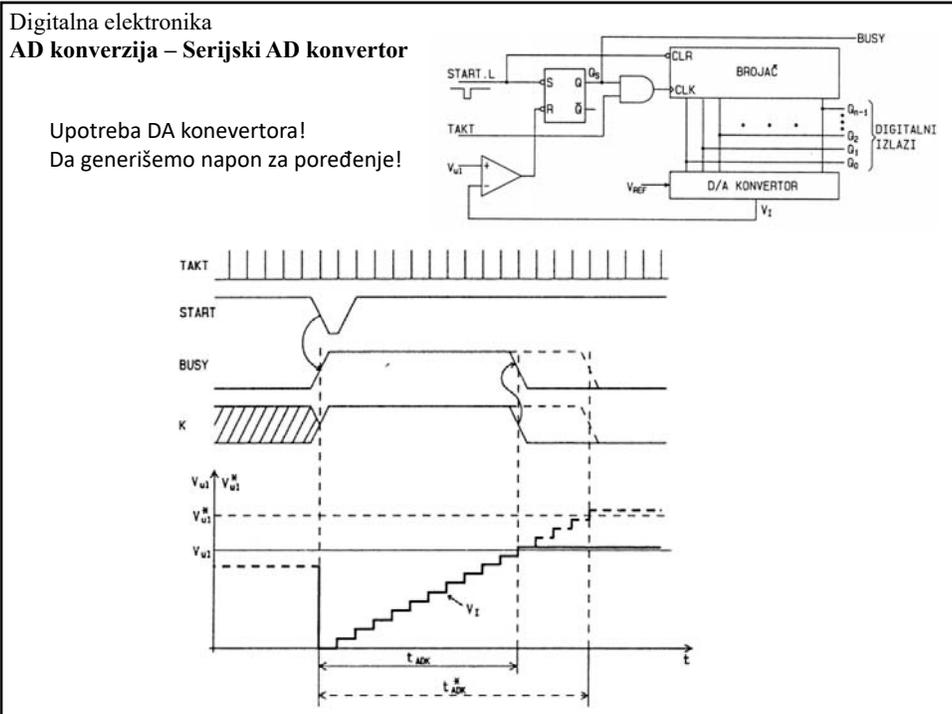
Brojač je izbrojao do N

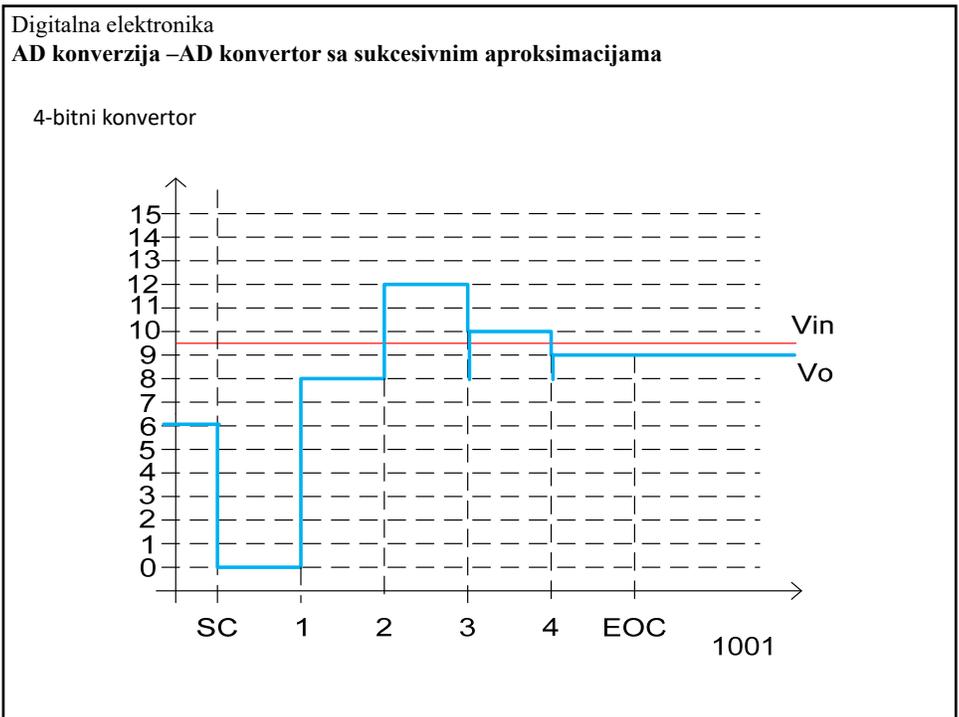
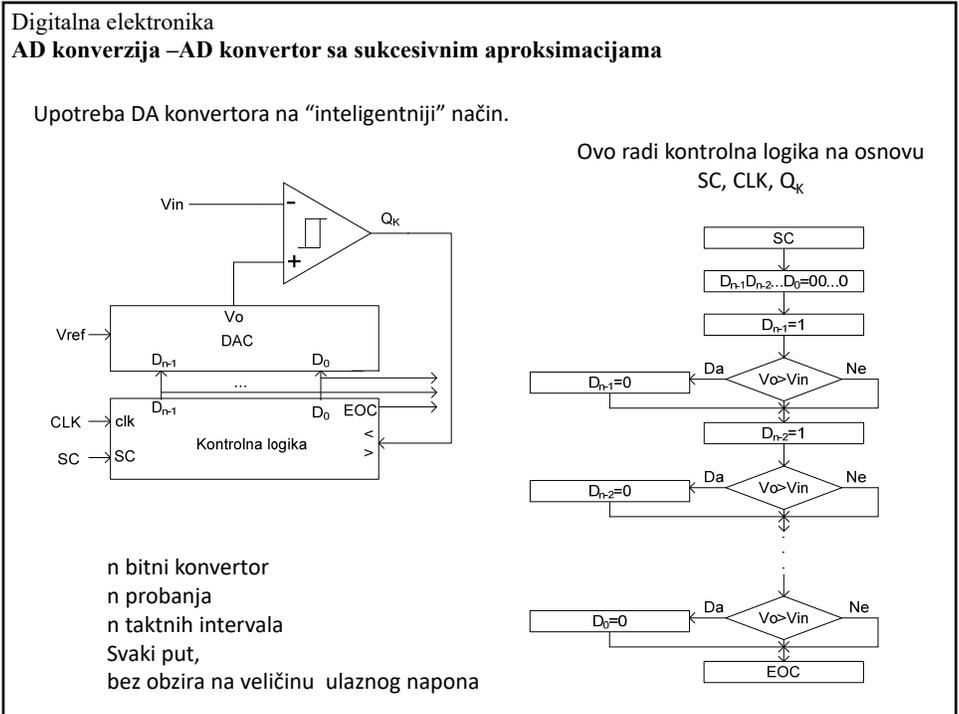
$$V_C(t) = -\frac{V_{in}}{CR} (2^n - 1)T_{CLK} + \frac{V_{ref}}{CR} t$$

$$V_C(T_2) = 0 = -\frac{V_{in}}{CR} (2^n - 1)T_{CLK} + \frac{V_{ref}}{CR} NT_{CLK}$$

$$N = V_{in} \frac{2^n - 1}{V_{ref}} = \frac{V_{in}}{\Delta_U} \Rightarrow \Delta_U = \frac{V_{ref}}{2^n - 1}$$

Tačnost  $\Delta_U$  NE zavisi od tačnosti R i C!





Digitalna elektronika  
AD konverzija –AD konvertor sa sukcesivnim aproksimacijama

Kapacitivni DA – charge redistribution

Ne treba posebno prati/pamti kolo

$V_o = -V_{in}$

U toku track faze svi kondenzatori se pune na napon  $V_{in}$ .  
Startovanjem konverzije, prebacivanjem u hold fazu i stavljanjem  $D=0 \Rightarrow V_o = -V_{in}$   
Postavljanjem, probanjem, bita  $D_i$  na logičkoj jedinici doprinos u naponu  $V_o$  je

$$\Delta V_o = \frac{2^i}{2^n} V_{ref}$$

$$V_o(\text{probanjeMS B}) = -V_{in} + \frac{2^{n-1}}{2^n} V_{ref} > 0 \text{ itd...}$$

Digitalna elektronika  
AD konverzija –sigma delta AD konvertor

Sigma delta ADC prvog reda

$x_3(n) = x_2(n-1)$   
 $x_4(n) = D(n)V_{ref}$   
 $x_1(n) = x(n) - x_4(n) = x(n) - D(n)V_{ref}$   
 $x_2(n) = x_3(n) + x_1(n) = x_2(n-1) + (x(n) - D(n)V_{ref})$   
 $x_2(n-1) = x_2(n-2) + (x(n-1) - D(n-1)V_{ref})$

Rekurzija i pretpostavka  $x(n)=x(n-1)=\dots=x(0)=V_{in}$

$$x_2(n) = x_2(0) + NV_{in} - \sum D(n)V_{ref}$$

Digitalna elektronika  
AD konverzija –sigma delta AD konvertor

$$x_2(n) = x_2(0) + NV_{in} - \sum D(n)V_{ref}$$

$$x_2(0) = 0$$

$$V_{in} = \frac{1}{N} x_2(n) + \frac{1}{N} \sum D(n)V_{ref}$$

$$N \rightarrow \infty$$

$$V_{in} = \frac{1}{N} \sum D(n)V_{ref} = V_{ref} \left( \frac{1}{N} \sum D(n) \right)$$

D(n) signal koji se sastoji od jedinica i nula.  
Srednja vrednost signala D(n).