

Digitalna elektronika
Konačne mašine stanja

Mealy - Moore

State – stanje sekvencijalnog kola je definisano promenljivama (promenljive stanja) čije vrednosti u bilo kojem trenutku sadrže sve informacije iz prošlosti neophodne da definišu buduće ponašanje kola

FSM (Finite State Machine) – u digitalnim kolima promenljive stanja su binarne vrednosti i odgovaraju logikom stanju nekih signala u kolu.

Kola sa n promenljivih stanja imaju 2^n mogućih različitih stanja.

Koliko god da je n veliko 2^n je konačan broj.

Digitalna elektronika
Konačne mašine stanja

```

    graph TD
      A[Specifikacije] --> B[Vremenski dijagrami]
      B --> C[Dijagram stanja]
      C --> D[Tabela stanja]
      D --> E[Minimizacija broja stanja]
      E --> F[Kodovanje stanja]
      F --> G[Tabela prelaza  
Tabela pobude]
      G --> H[Izlazne funkcije - relizacija]
  
```

Digitalna elektronika
Konačne mašine stanja

Specifikacije

Projektovati sinhronu mašinu stanja koja ima dva ulaza A i B i izlaz Z.

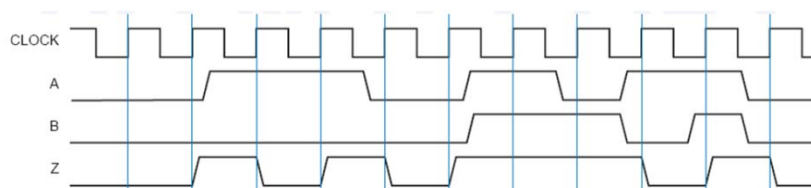
Izlaz Z je na logičkoj jedinici:

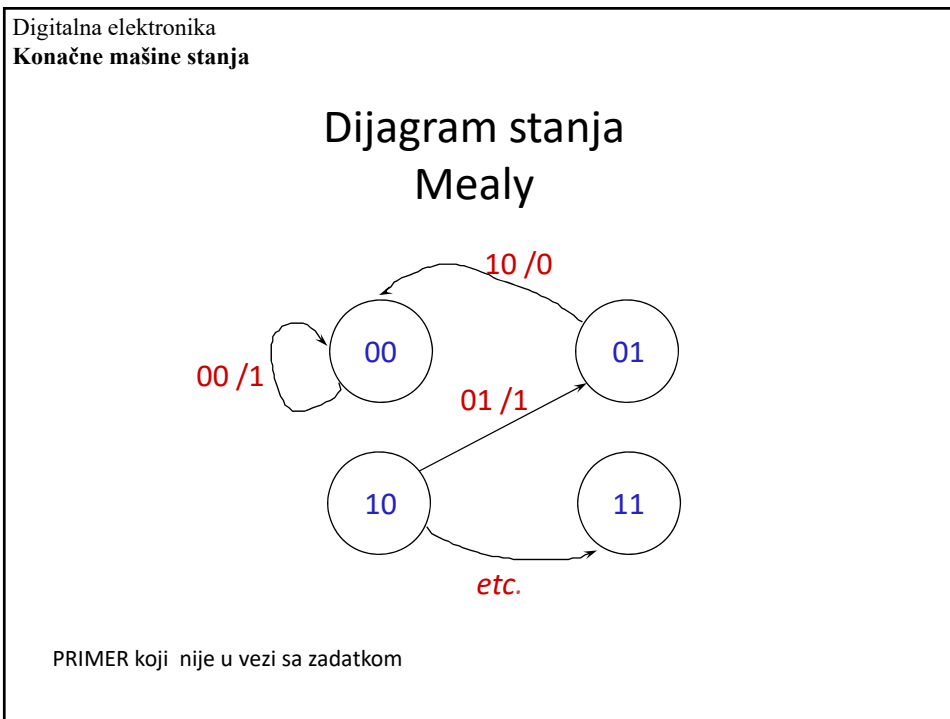
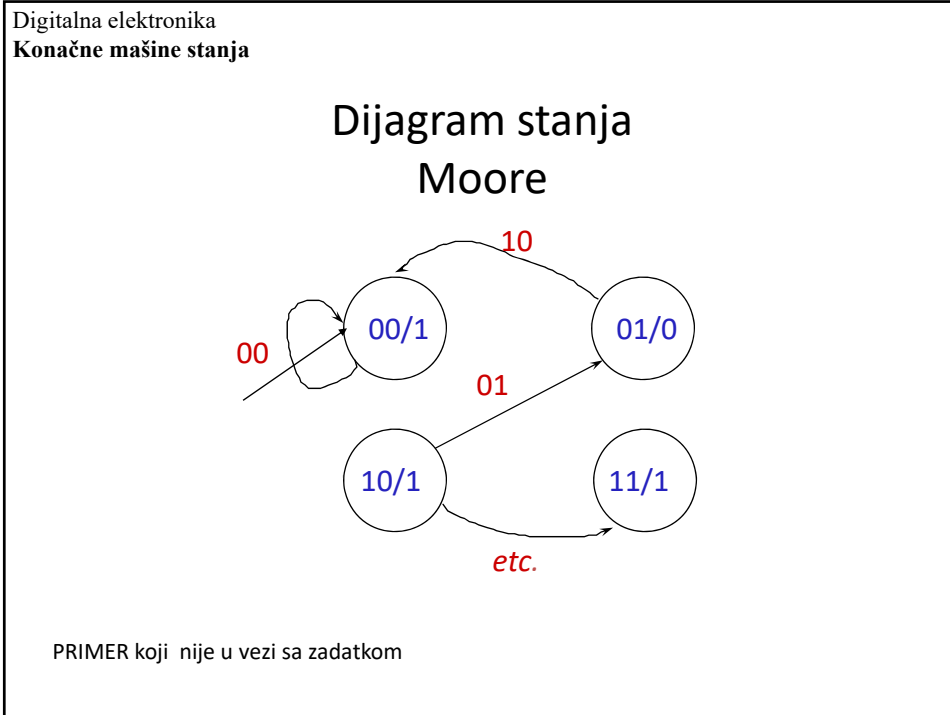
- A je imalo istu vrednost prilikom dve uzastopne uzlazne ivice CLK
- B je na logičkoj jedinici kada je prethodni uslov ispunjen.

U ostalim slučajevima $Z = 0$.

Digitalna elektronika
Konačne mašine stanja

Vremenski dijagrami





Digitalna elektronika

Konačne mašine stanja

Vraćamo se na zadatak

Tabela Stanja

(a)

Meaning	S	A B				Z
		00	01	11	10	
Initial state	INIT					0
...	...					
...	...					
...	...					
S*						

(b)

Meaning	S	A B				Z
		00	01	11	10	
Initial state	INIT	A0	A0	A1	A1	0
Got a 0 on A	A0					0
Got a 1 on A	A1					0
S*						

(c)

Meaning	S	A B				Z
		00	01	11	10	
Initial state	INIT	A0	A0	A1	A1	0
Got a 0 on A	A0	OK	OK	A1	A1	0
Got a 1 on A	A1					0
Got two equal A inputs	OK					1
S*						

(d)

Meaning	S	A B				Z
		00	01	11	10	
Initial state	INIT	A0	A0	A1	A1	0
Got a 0 on A	A0	OK	OK	A1	A1	0
Got a 1 on A	A1	A0	A0	OK	OK	0
Got two equal A inputs	OK					1
S*						

Digitalna elektronika

Konačne mašine stanja

Minimizacija broja stanja

(a)

Meaning	S	A B				Z
		00	01	11	10	
Initial state	INIT	A0	A0	A1	A1	0
Got a 0 on A	A0	OK00	OK00	A1	A1	0
Got a 1 on A	A1	A0	A0	OK11	OK11	0
Got 00 on A	OK00	OK00	OK00	OKA1	A1	1
Got 11 on A	OK11	A0	OKA0	OK11	OK11	1
OK, got a 0 on A	OKA0	OK00	OK00	OKA1	A1	1
OK, got a 1 on A	OKA1	A0	OKA0	OK11	OK11	1
S*						

(b)

Meaning	S	A B				Z
		00	01	11	10	
Initial state	INIT	A0	A0	A1	A1	0
Got a 0 on A	A0	OK00	OK00	A1	A1	0
Got a 1 on A	A1	A0	A0	OK11	OK11	0
Got 00 on A	OK00	OK00	OK00	A001	A1	1
Got 11 on A	OK11	A0	A110	OK11	OK11	1
Got 001 on A, B=1	A001	A0	AE10	OK11	OK11	1
Got 110 on A, B=1	A110	OK00	OK00	AE01	A1	1
Got bb...10 on A, B=1	AE10	OK00	OK00	AE01	A1	1
Got bb...01 on A, B=1	AE01	A0	AE10	OK11	OK11	1
S*						

Digitalna elektronika
Konačne mašine stanja

Kodovanje stanja

State name	Assignment			
	Simplest Q1-Q3	Decomposed Q1-Q3	One-hot Q1-Q5	Almost one-hot Q1-Q4
INIT	000	000	00001	0000
A0	001	100	00010	0001
A1	010	101	00100	0010
OK0	011	110	01000	0100
OK1	100	111	10000	1000

Digitalna elektronika
Konačne mašine stanja

Tabela prelaza Tabela pobude

Q1 Q2 Q3	AB				Z
	00	01	11	10	
000	100	100	101	101	0
100	110	110	101	101	0
101	100	100	111	111	0
110	110	110	111	101	1
111	100	110	111	111	1

Q1* Q2* Q3*

Q1 Q2 Q3	AB				Z
	00	01	11	10	
000	100	100	101	101	0
100	110	110	101	101	0
101	100	100	111	111	0
110	110	110	111	101	1
111	100	110	111	111	1

D1 D2 D3

Digitalna elektronika
Konačne mašine stanja

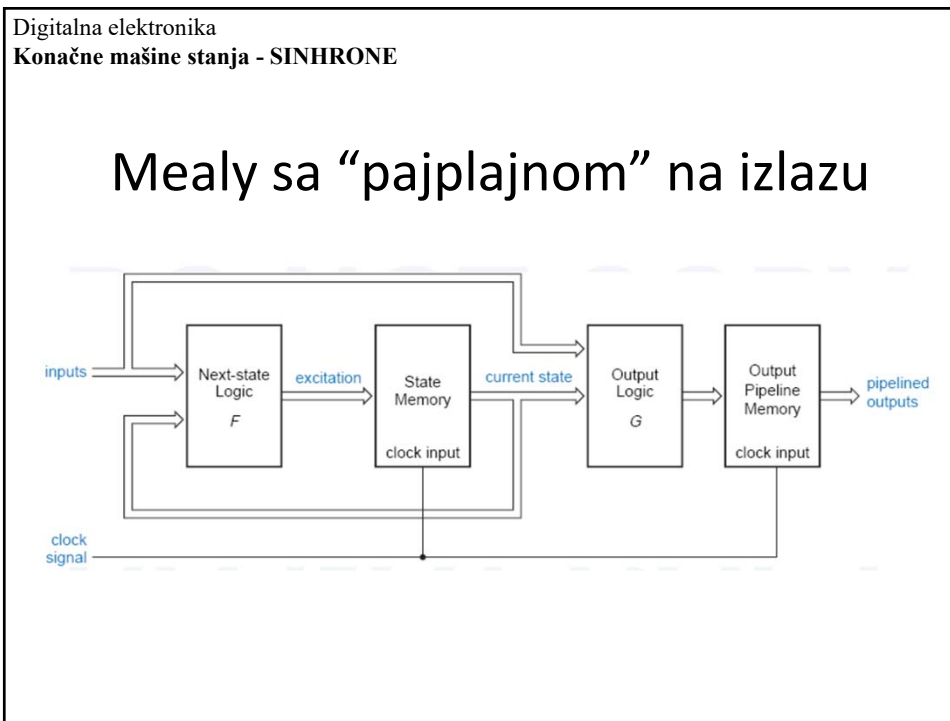
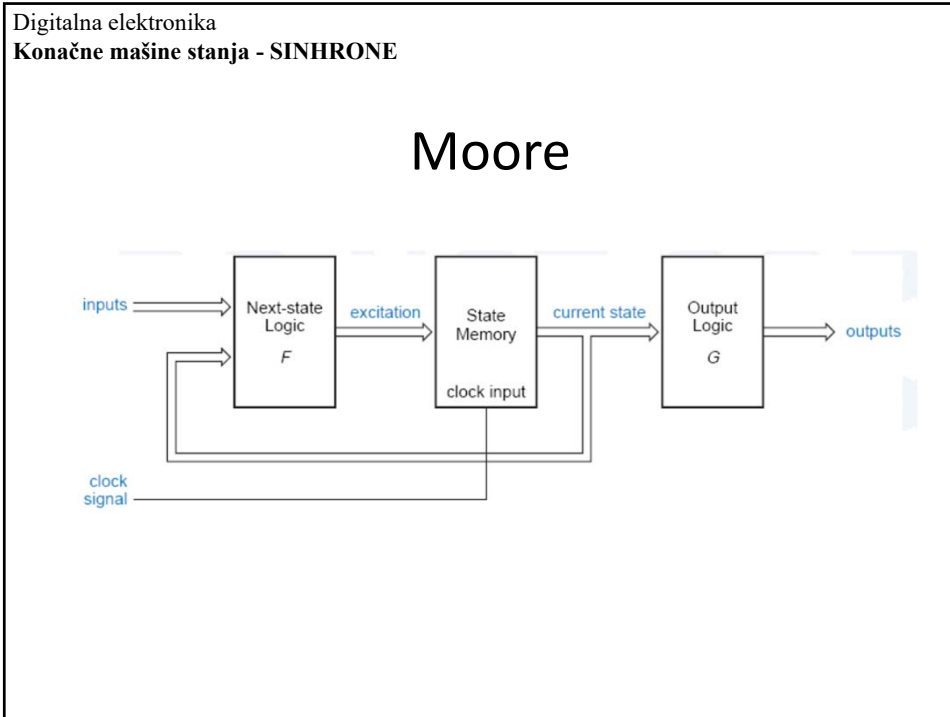
Izlazne funkcije - realizacija

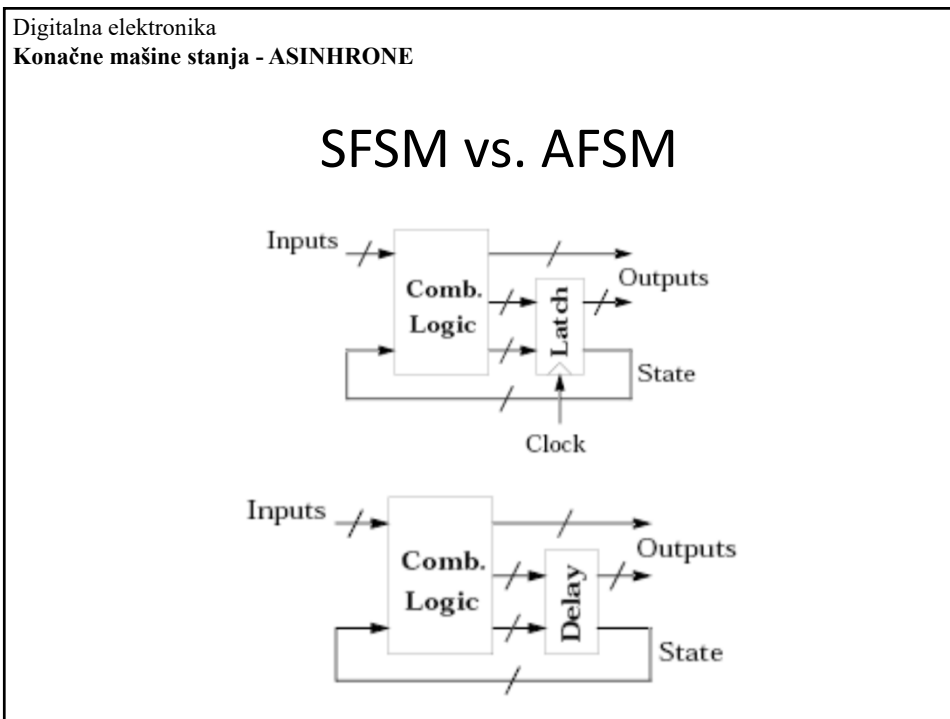
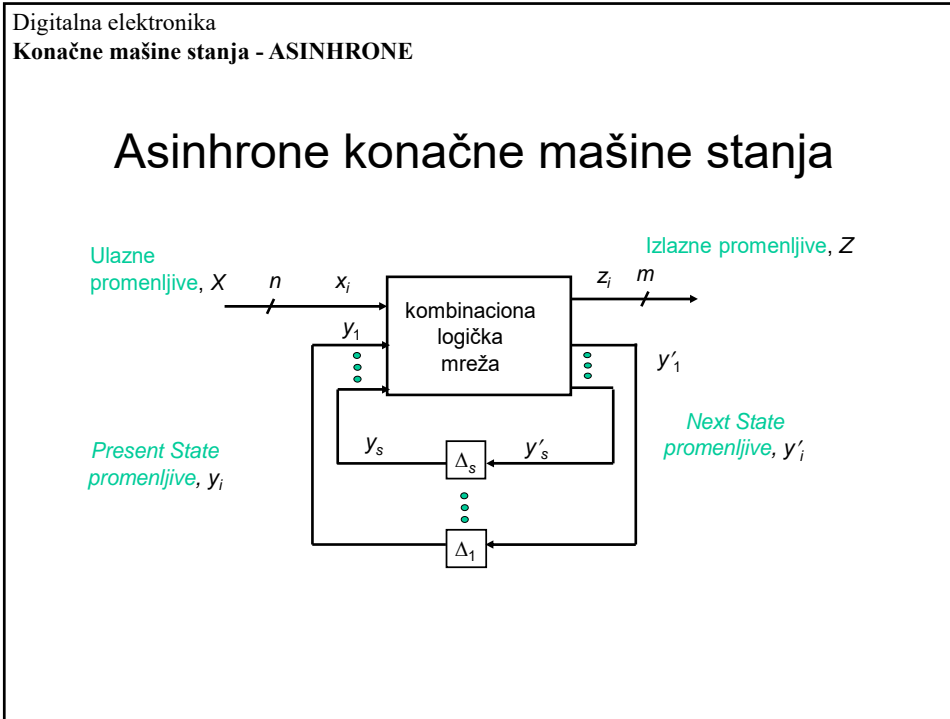
$D1 = Q1 + Q2' \cdot Q3'$
 $D2 = Q1 \cdot Q3' \cdot A' + Q1 \cdot Q3 \cdot A + Q1 \cdot Q2 \cdot B$
 $D3 = Q1 \cdot A + Q2' \cdot Q3' \cdot A$
 $Z = Q1 \cdot Q2 \cdot Q3' + Q1 \cdot Q2 \cdot Q3$
 $= Q1 \cdot Q2$

$D1 = 1$
 $D2 = Q1 \cdot Q3' \cdot A' + Q3 \cdot A + Q2 \cdot B$
 $D3 = A$

Digitalna elektronika
Konačne mašine stanja - SINHRONE

Mealy





Digitalna elektronika

Konačne mašine stanja - ASINHRONE

Prednosti

- Mala potrošnja kola u stabilnom stanju – nema promene signala
- Brza reakcija na ulazne signale – ne čeka se signal takta
- Nije potrebno da se ceo sistem optimizuje za kritičnu putanju – moguća parcijalna optimizacija
- Ekonomične
 - Nema potrebe za taktom i generatorom takta
 - Nema problema sa rutiranjem i kašnjenjem globalnog signala takta
- Omogućavaju asinhronu komunikaciju između različitih sistema koji mogu raditi na nezavisnim taktovima

Digitalna elektronika

Konačne mašine stanja - ASINHRONE

Problemi

- Stanje kola nepredvidivo ukoliko se više ulaza ili promenljivih stanja menja istovremeno – problem trke
- Promena ulaza dok kolo nije dostiglo stabilno stanje može dovesti do neispravnog rada
- Osetljivost na hazarde i gličeve – dosta komplikovanije za projektovanje
- Brzina rada varira od stanja do stanja, nije uvek ujednačena
- Kašnjenja u povrtanoj sprezi variraju od realizacije do realizacije, napona napajanja, temperature...

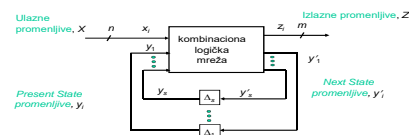
Digitalna elektronika
Konačne mašine stanja - ASINHRONE

Fundamental Mode

Pretpostavke

- Promena ulaza dozvoljena samo kada se mašina nalazi u stabilnom stanju
- U jednom trenutku se menja samo jedan ulazni signal

Digitalna elektronika
Konačne mašine stanja - ASINHRONE



Stabilno stanje

- PS = present state=tekuće stanje
- NS = next state=sledeće stanje
- PS = NS = Stability=Stabilnost
 - Mašina može da prođe kroz konačan broj međustanja dok ne zauzme stabilno stanje
 - Samo kašnjenje odvaja PS from NS, to je ono što želimo, nema takta
- Oscilatorno ponašanje
 - Mašina se nikada ne stabilizuje u jednom stanju

Digitalna elektronika

Konačne mašine stanja - ASINHRONE

Tabele stanja

STANJA: STABILNA

NESTABILNA

Stabilna stanja su zaokružena ○

Present state	Next state, output	
	x=0	x=1
Q ₀	○Q ₀ ,0	Q ₁ ,0
Q ₁	Q ₂ ,0	○Q ₁ ,0
Q ₂	○Q ₂ ,0	Q ₃ ,1
Q ₃	Q ₀ ,0	○Q ₃ ,1

Oscilacije nastaju kada su sva stanja nestabilna za neku vrednost ulazne promenljive

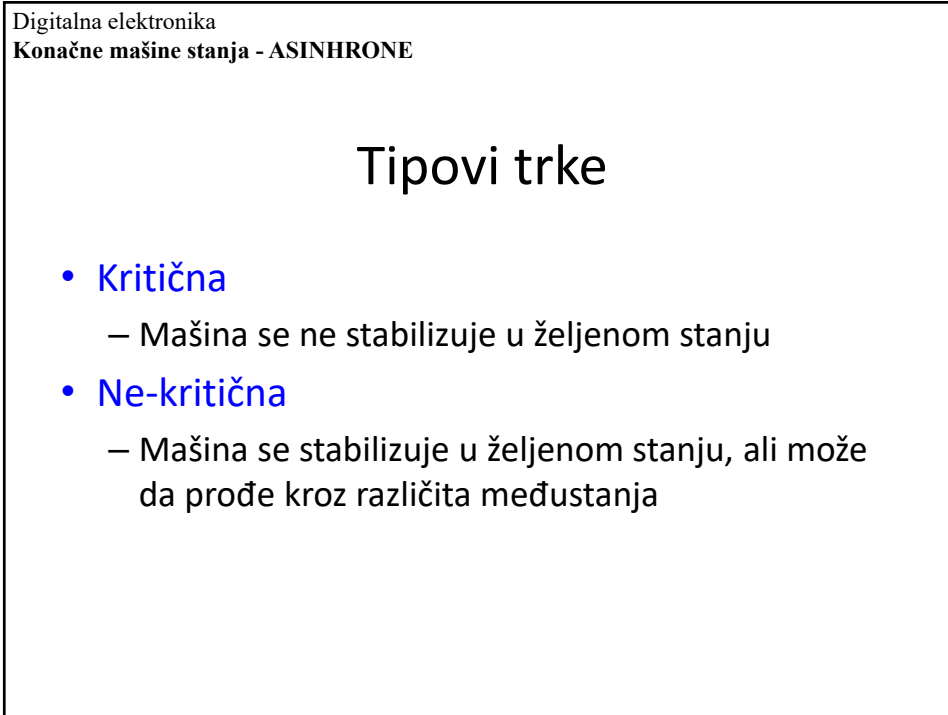
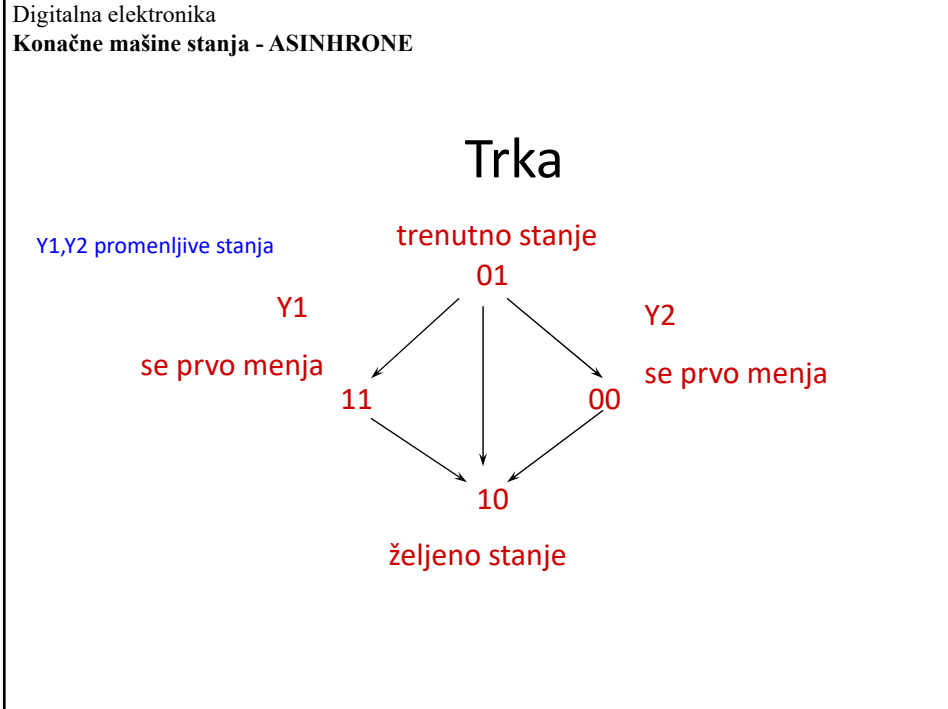
Totalno stanje je par (x, Q_i)

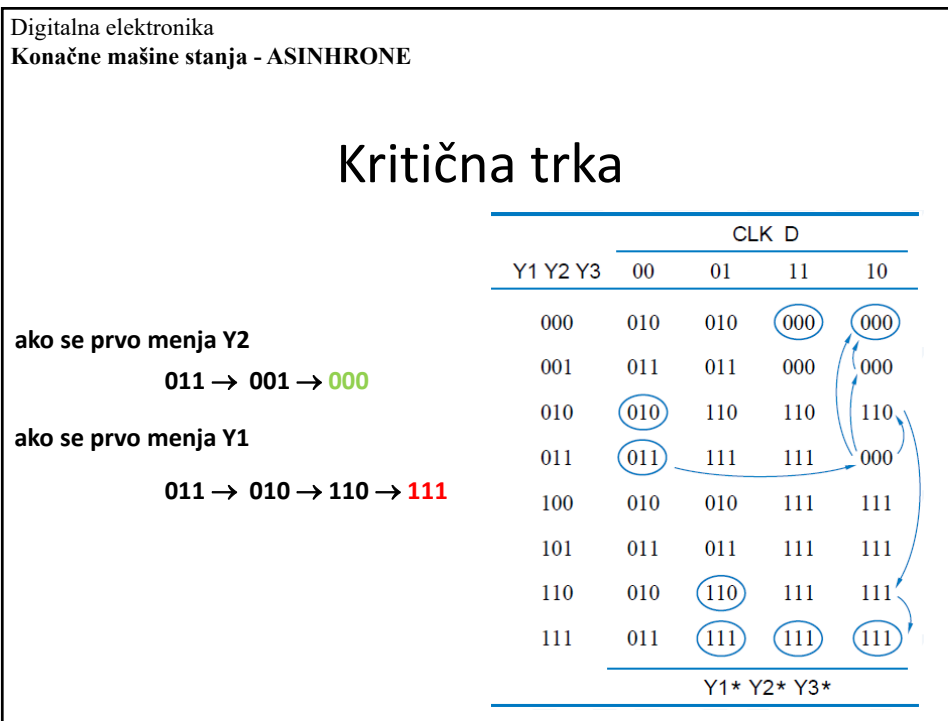
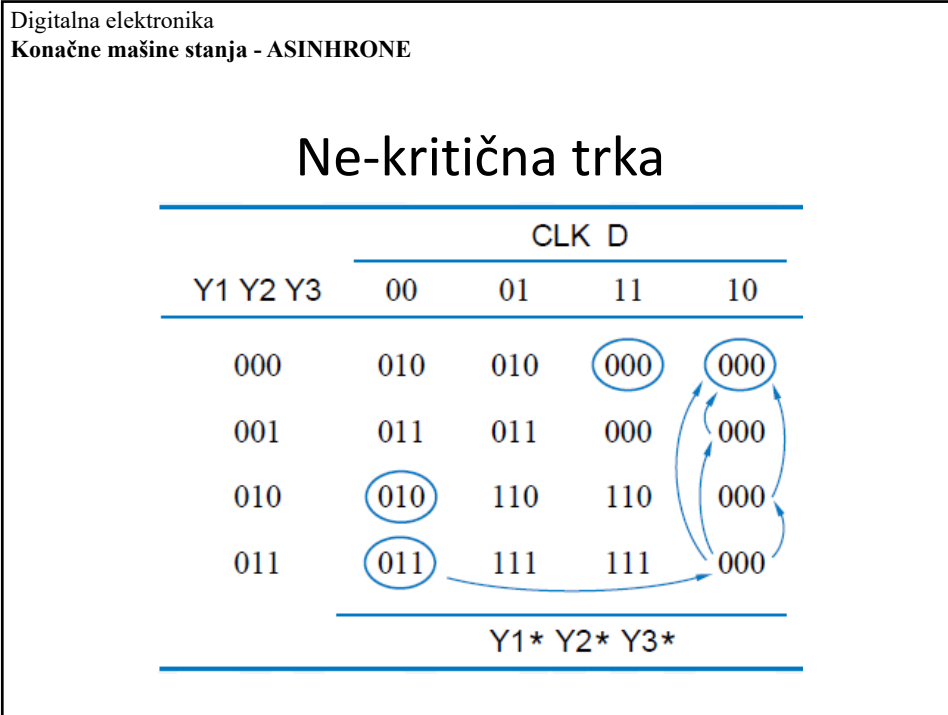
Digitalna elektronika

Konačne mašine stanja - ASINHRONE

Trka

- Trka nastaje u prelazu sa jednog stanja na drugo stanje kada se više od jedne promenljive (sledećeg) stanja menja kao odgovor na promenu
- Promene u "ambijentu" mogu uticati na kašnjenje i prouzrokovati različite tranzicije
 - Temperatura
 - Napajanje ...





Digitalna elektronika

Konačne mašine stanja - ASINHRONE

Još jednom

Ako se sledeća promena ulaza desi pre nego što je prethodna odradila svoj posao mašina stanja možda neće raditi kako treba.

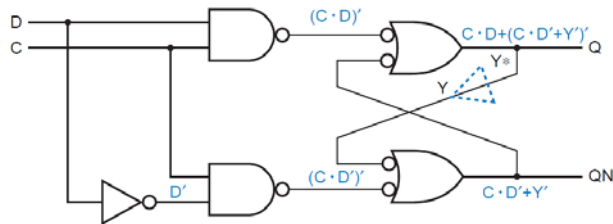
Fundamental Mode – Ulazi se menjaju samo kada je mašina u stabilnom stanju

Normal Fundamental Mode – Samo jedan ulaz se menja kada je mašina u stabilnom stanju i to prouzrokuje promenu samo jednog izlaza

Digitalna elektronika

Konačne mašine stanja – ASINHRONE - Primer

Prilikom analize, potrebno je preseći sve povratne sprege uvođenjem fiktivnih bafera. Svaka povratna sprega određuje jednu promenljivu stanja.



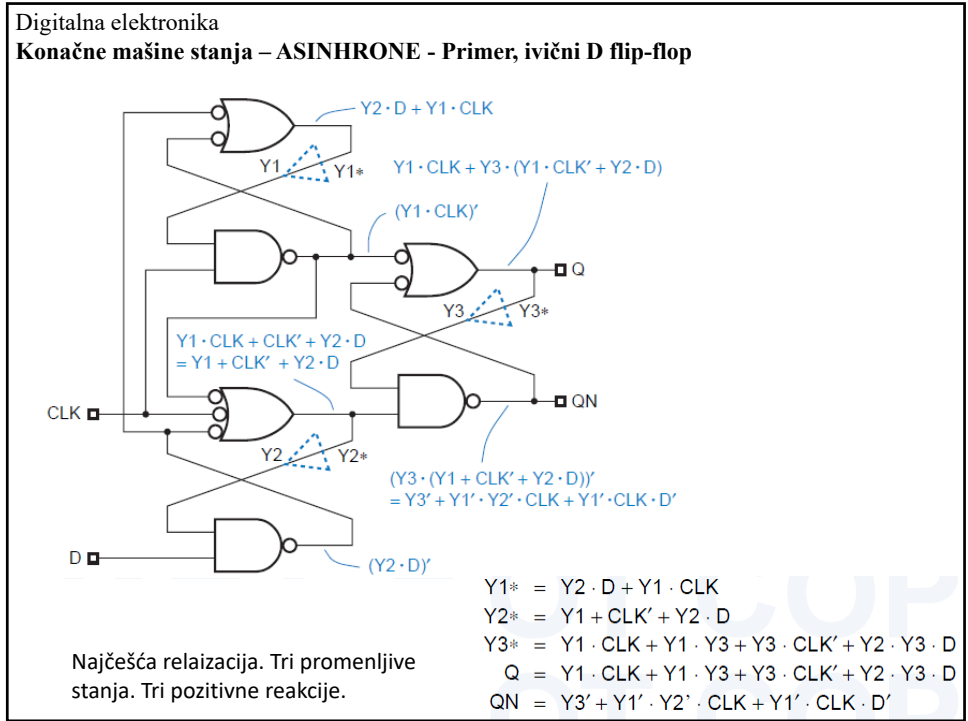
$$Y^* = C \cdot D + \bar{C} \cdot Y + D \cdot Y$$

$$Q = C \cdot D + \bar{C} \cdot Y + D \cdot Y$$

$$QN = C \cdot \bar{D} + \bar{Y}$$

Y	C D			
	00	01	11	10
0	0	0	1	0
1	1	1	1	0
Y*				

S	C D			
	00	01	11	10
S0	(S0, 01)	(S0, 01)	S1, 11	(S0, 01)
S1	(S1, 10)	(S1, 10)	(S1, 10)	S0, 01
S*, Q QN				



Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Primer, ivični D flip-flop

Y1 Y2 Y3	CLK D			
	00	01	11	10
000	010	010	000	000
001	011	011	000	000
010	010	110	110	000
011	011	111	111	000
100	010	010	111	111
101	011	011	111	111
110	010	110	111	111
111	011	111	111	111
	Y1* Y2* Y3*			

➔

S	CLK D			
	00	01	11	10
S0	S2 , 01	S2 , 01	S0 , 01	S0 , 01
S1	S3 , 10	S3 , 10	S0 , 10	S0 , 10
S2	S2 , 01	S6 , 01	S6 , 01	S0 , 01
S3	S3 , 10	S7 , 10	S7 , 10	S0 , 01
S4	S2 , 01	S2 , 01	S7 , 11	S7 , 11
S5	S3 , 10	S3 , 10	S7 , 10	S7 , 10
S6	S2 , 01	S6 , 01	S7 , 11	S7 , 11
S7	S3 , 10	S7 , 10	S7 , 10	S7 , 10
	S* , Q QN			

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Primer, ivični D flip-flop

S	CLK D			
	00	01	11	10
S0	S2 , 01	S2 , 01	S0 , 01	S0 , 01
S1	S3 , 10	S3 , 10	S0 , 10	S0 , 10
S2	S2 , 01	S6 , 01	S6 , 01	S0 , 01
S3	S3 , 10	S7 , 10	S7 , 10	S0 , 01
S4	S2 , 01	S2 , 01	S7 , 11	S7 , 11
S5	S3 , 10	S3 , 10	S7 , 10	S7 , 10
S6	S2 , 01	S6 , 01	S7 , 11	S7 , 11
S7	S3 , 10	S7 , 10	S7 , 10	S7 , 10

S	CLK D			
	00	01	11	10
S0	S2 , 01	S6 , 01	S0 , 01	S0 , 01
S2	S2 , 01	S6 , 01	- , -	S0 , 10
S3	S3 , 10	S7 , 10	- , -	S0 , 01
S6	S2 , 01	S6 , 01	S7 , 11	- , -
S7	S3 , 10	S7 , 10	S7 , 10	S7 , 10

S* , Q QN

S2 za 10 treba S0,01 greška u knjizi Wakerly 7-83, 7-84

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Primer nepotpuno zadate mašine stanja!

Nemoguća kombinacija ulaznih promenljivih
Fundamental mode
Baš nas briga kakav je izlaz u tom stanju

S	x_1x_0				$y_2y_1y_0$
	00	01	11	10	
a	a	b	-	g	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	g	0-0
e	-	e	f	-	-01
f	-	-	f	g	11-
g	d	-	f	g	000
h	a	h	f	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Tražimo ekvivalentna stanja

Ekvivalentna stanja a-d Kompatibilna stanja Ekvivalentna stanja Konzistentni izlazi

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	g	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	g	0-0
e	-	e	f	-	-01
f	-	-	f	g	11-
g	d	-	f	g	000
h	a	h	f	-	-11
i	-	-	i	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Pseudo-ekvivalentna stanja c-f

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	g	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	g	0-0
e	-	e	f	-	-01
f	-	-	f	g	11-
g	d	-	f	g	000
h	a	h	f	-	-11
i	-	-	i	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Pseudo-ekvivalentna stanja f-j

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	g	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	g	0-0
e	-	e	f	-	-01
f	-	-	f	g	11-
g	d	-	f	g	000
h	a	h	f	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Uslovno ekvivalentna stanja b-e

Uslov $c=f$

Uslov

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	g	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	g	0-0
e	-	e	f	-	-01
f	-	-	f	g	11-
g	d	-	f	g	000
h	a	h	f	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Uslovno ekvivalentna stanja g – i
Uslov $f=j$

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	g	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	g	0-0
e	-	e	f	-	-01
f	-	-	f	g	11-
g	d	-	f	g	000
h	a	h	f	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Uslov

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Stanja b-h

Izlazi nisu konzistentni

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	g	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	g	0-0
e	-	e	f	-	-01
f	-	-	f	g	11-
g	d	-	f	g	000
h	a	h	f	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Stanja e-h Izlazi nisu konzistentni

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	ge	0--
b	-	b	c	-	101
c	-	e	c	-	1-1
d	d	b	-	ge	0-0
e	-	e	f	-	-01
f	-	-	f	ge	11-
g	d	-	f	ge	000
h	a	h	f	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

- Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija
- ### Rezultat
1. ekvivalentna stanja a-d
 2. pseudo-ekvivalentna stanja c-f
 3. pseudo-ekvivalentna stanja f-j
 4. uslovno ekvivalentna stanja b-e, uslov $c=f$
 5. uslovno ekvivalentna stanja g-i, uslov $f=j$

Digitalna elektronika

Konačne mašine stanja – ASINHRONE - Minimizacija

Rezultat

1. ekvivalentna stanja a-d
2. pseudo-ekvivalentna stanja c-f
3. ~~pseudo-ekvivalentna stanja f-j (ne može zbog 2.)~~
4. uslovno ekvivalentna stanja b-e, uslov $c=f$
5. ~~uslovno ekvivalentna stanja g-i, uslov $f=j$ (ne može zbog 3.)~~

Digitalna elektronika

Konačne mašine stanja – ASINHRONE - Minimizacija

Rezultat

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a,d	a	b	-	g	0-0
b,e	-	b	c	-	101
c,f	-	b	c	g	111
g	a	-	c	g	000
h	a	h	c	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
 Konačne mašine stanja – ASINHRONE - Minimizacija

Nastavak za Moore mašinu

Tražimo kompatibilna stanja
 Osnov konzistentni izlazi - Moore

Kompatibilna stanja a,d-gKonzistentni izlazi

S \ x_1x_0	00	01	11	10	$Y_2Y_1Y_0$
a,d	a	b	-	g	0-0
b,e	-	b	c	-	101
c,f	-	b	c	g	111
g	a	-	c	g	000
h	a	h	c	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
 Konačne mašine stanja – ASINHRONE - Minimizacija

Rezultat

S \ x_1x_0	00	01	11	10	$Y_2Y_1Y_0$
a,d,g	a	b	c	g	000
b,e	-	b	c	-	101
c,f	-	b	c	g	111
h	a	h	c	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Rezultat

Izbacimo višak slova da ne zbunjuje

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	c	a	000
b	-	b	c	-	101
c	-	b	c	a	111
h	a	h	c	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Nastavak za Mealy mašinu

Tražimo kompatibilna stanja
Baš nas briga za izlaze

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a,d	a	b	-	g	0-0
b,e	-	b	c	-	101
c,f	-	b	c	g	111
g	a	-	c	g	000
h	a	h	c	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Rezultat

	x_1x_0	00	01	11	10
S		a	b	c	g
a,b,c,d,e,f,g		a	b	c	g
h		a	h	f	-
i,j		-	h	j	i

	X_1X_0	00	01	11	10
S		a	a	a	a
a		a	a	a	a
h		a	h	a	-
i		-	h	i	i

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Nastavak za Mealy mašinu drugi način

	x_1x_0	00	01	11	10	$y_2y_1y_0$
S		a	b	-	g	0-0
a,d		a	b	-	g	0-0
b,e		-	b	c	-	101
c,f		-	b	c	-	111
g		a	-	c	g	000
h		a	h	c	-	-11
i		-	-	j	i	000
j		-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE - Minimizacija

Rezultat

S \ x_1x_0	00	01	11	10
a,b,c,d,e,f	a	b	c	g
g,h	a	h	c	g
i,j	-	h	j	i

S \ x_1x_0	00	01	11	10
a	a	a	a	g
g	a	g	a	g
i	-	g	i	i

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Realizacija izlaza

Izlazi Moore

S \ x_1x_0	00	01	11	10	$y_2y_1y_0$
a	a	b	-	a	000
b	-	b	c	-	101
c	-	b	c	-	111
h	a	h	c	-	-11
i	-	-	j	i	000
j	-	h	j	-	11-

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Realizacija izlaza

Izlazi Mealy

	x_1x_0	00	01	11	10
S		00	01	11	10
a,b,c,d,e,f	a	b	c	g	
g,h	a	h	c	g	
i,j	-	h	j	i	

	x_1x_0	$y_2y_1y_0$
S		
a,d	0-0	0-0
b,e	101	101
c,f	111	111
g	000	000
h	-11	-11
i	000	000
j	11-	11-

Izlazi za stabilna stanja

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Realizacija izlaza

Izlazi Mealy

Izlazi za nestabilna stanja

$h \rightarrow c \rightarrow c \quad -11 \rightarrow c \rightarrow 111 = -11$
 $g \rightarrow c \rightarrow c \quad 000 \rightarrow c \rightarrow 111 = - - -$

	x_1x_0	00	01	11	10
S		00	01	11	10
a,b,c,d,e,f	a	b	c	g	
g,h	a	h	c	g	
i,j	-	h	j	i	

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Realizacija izlaza

Izlazi Mealy

$h \rightarrow a \rightarrow a \quad -11 \rightarrow a \rightarrow 0-0 = \dots$
 $g \rightarrow a \rightarrow a \quad 000 \rightarrow a \rightarrow 0-0 = 0-0$

$j \rightarrow h \rightarrow h \quad 11 \rightarrow h \rightarrow -11 = -1-$

$a \rightarrow g \rightarrow g \quad 0-0 \rightarrow g \rightarrow 000 = 0-0$
 $c \rightarrow g \rightarrow g \quad 111 \rightarrow g \rightarrow 000 = \dots$

	$x_1 x_0$	00	01	11	10
S					
a,b,c,d,e,f		a	b	c	g
		0-0	101	111	0-0
g,h		a	h	c	g
		0-0	-11	-11	000
i,j		-	h	j	i
		---	-1-	11-	000

Digitalna elektronika
Konačne mašine stanja – ASINHRONE

Primer, ivični D flip-flop

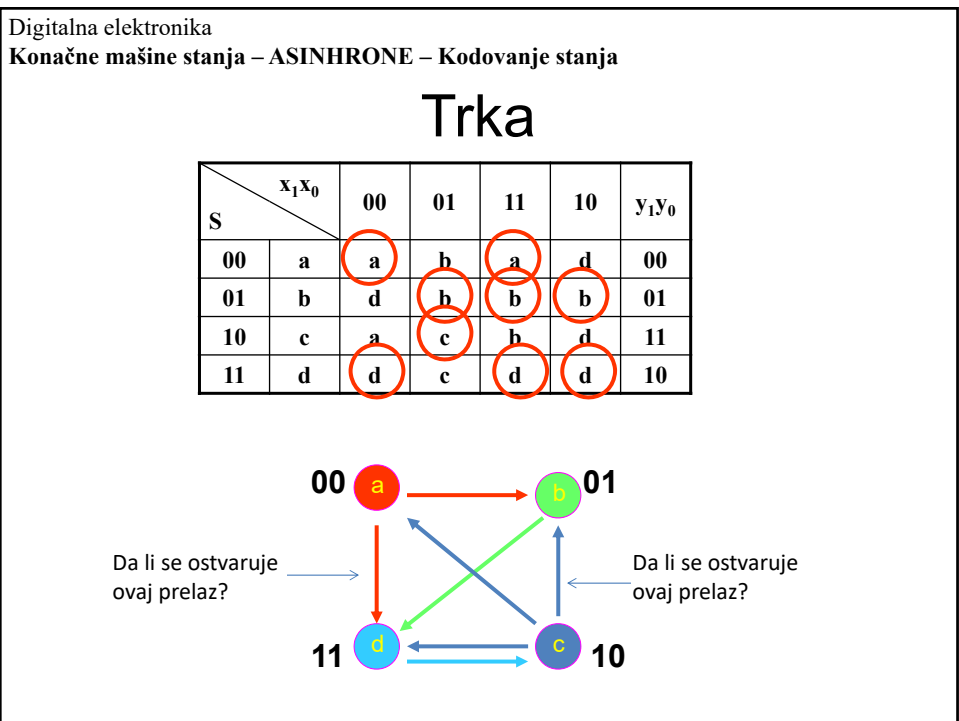
	CLK D			
S	00	01	11	10
SB	(SB), 01	S6, 01	(SB), 01	(SB), 01
S3	(S3), 10	S7, 10	-, -	SB, 01
S6	SB, 01	(S6), 01	S7, 11	-, -
S7	S3, 10	(S7), 10	(S7), 10	(S7), 10

S^*, Q, QN

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Kodovanje stanja

Primer minimizovane tabele stanja

S \ x_1x_0		00	01	11	10	y_1y_0
		a	b	a	d	
a	a	b	a	d	00	
b	d	b	b	b	01	
c	a	c	b	d	11	
d	d	c	d	d	10	



Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Kodovanje stanja

S \ x_1x_0	00	01	11	10	y_1y_0
00	a	a	a	d	00
01	b	d	b	b	01
10	c	c	b	d	11
11	d	c	d	d	10

Treba eliminisati ove putanje

Stabilno stanje a, $X1X0 = 00$.

$X1X0$ se promeni na 10 i po tabli mašina treba da ode u stabilno stanje d.

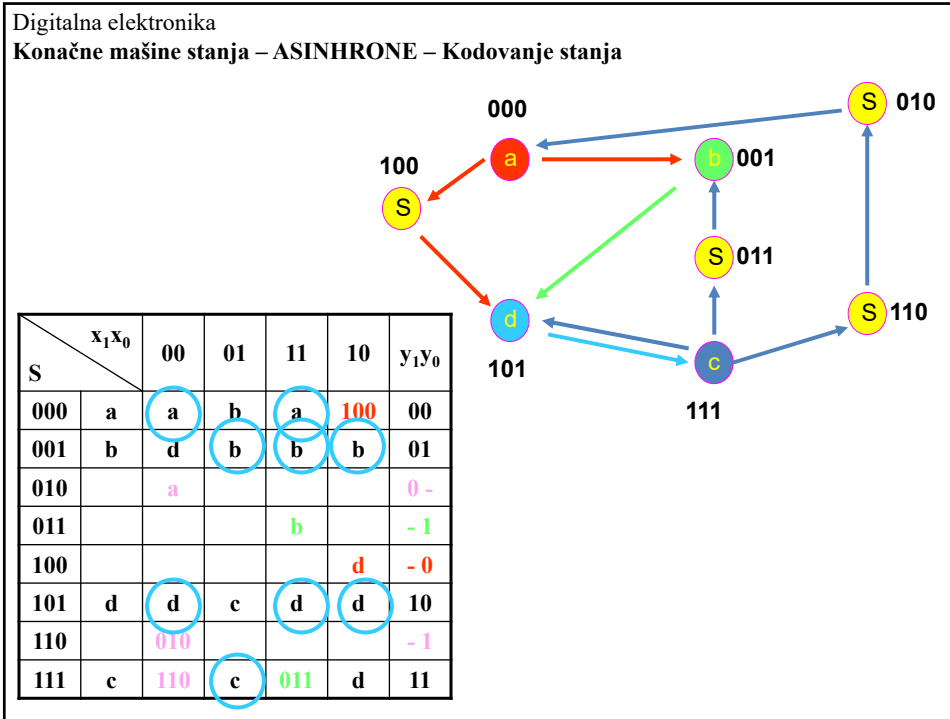
Međustanje se menja i postaje 01 (b) ili 10 (c).

Međustanje b, za tu pobudu to je stabilno stanje i mašina tu ostaje.
Kritična trka.

Međustanje c, za tu pobudu to je nestabilno stanje d, i mašina će preći u stanje d.
Nekritična trka

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Kodovanje stanja

Eliminacija trke cikličnim kodovanjem



Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Tabela prelaza, pobude

Tabela za računanje izlaznih funkcija

S \ x ₁ x ₀		00	01	11	10	y ₁ y ₀
		a	b	a	100	00
000	a	000	001	000	100	00
001	b	101	001	001	001	01
011		-	-	001	-	- 1
010		000	-	-	-	0 -
110		010	-	-	-	- 1
111	c	110	111	011	101	11
101	d	101	111	101	101	10
100		-	-	-	101	- 0

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Statički hazard

Primer statičkog hazarda

Napraviti SR leč, D leč

$Q^* = (\text{forcing term}) + (\text{holding term}) \cdot Q$

$$Q^* = S + R' \cdot Q$$

$$Q^* = C \cdot D + C' \cdot Q$$

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Statički hazard

(a)

	C			
C D	00	01	11	10
Q	0		1	
1	1	1	1	

$Q^* = C \cdot D + C' \cdot Q$

D=1, Q=1, C se menja sa 1 na 0

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Statički hazard

(b)

$Q = C \cdot D + C \cdot Q + D \cdot Q$

Prilikom realizacije asinhronih mašina ne sme postojati statički hazard !!!

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Esencijalni hazard

Esencijalni hazard

- Loša promena stanja
 koja ne može biti
 eliminisana bez kontrole
 kašnjenja u kolu
- Ne utiče**
 eliminacija statičkog
 hazarda

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Esencijalni hazard

Primer

Početno stanje Q_2
 ulaz $0 \rightarrow 1$

Present state	Input x	
	0	1
$Q_0 = 00$	Q_0	Q_3
$Q_1 = 01$	Q_0	Q_1
$Q_2 = 11$	Q_2	Q_1
$Q_3 = 10$	Q_2	Q_3

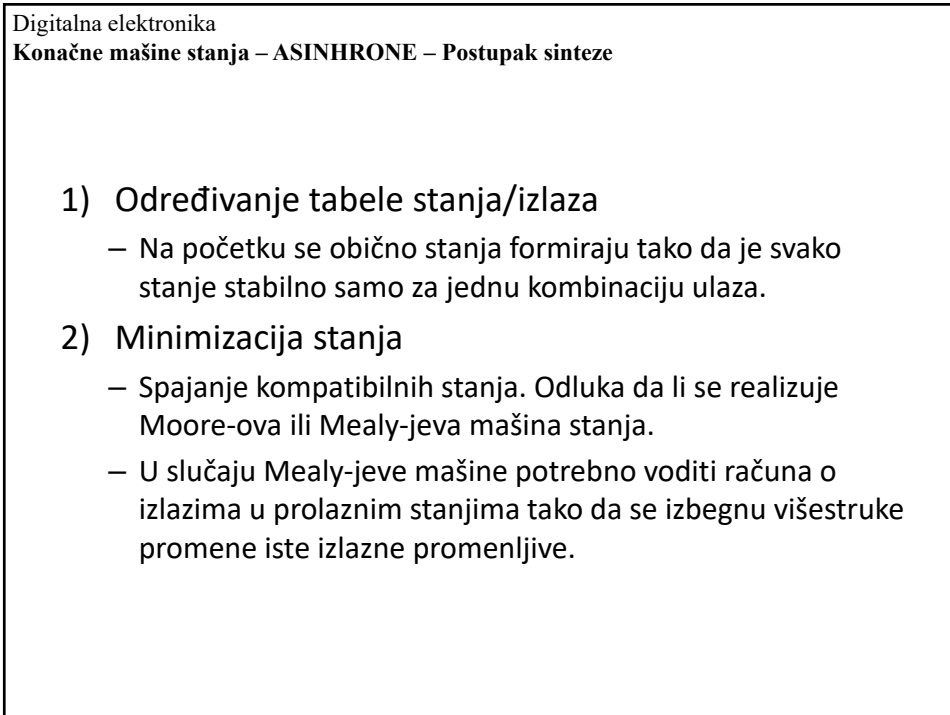
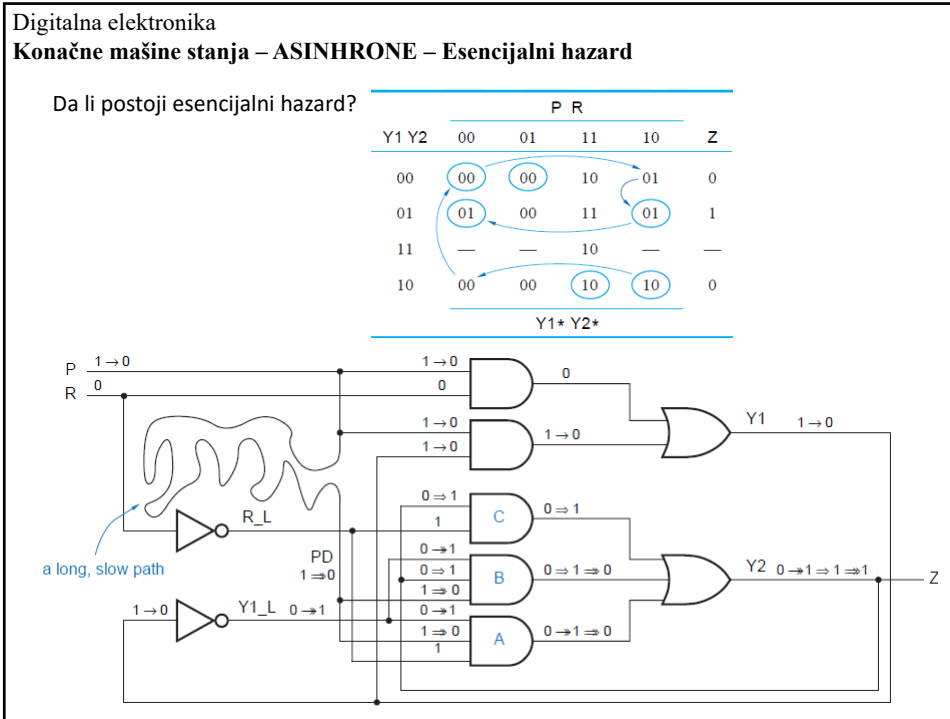
Različita kašnjenja za X

Problem nastaje ako postoji putanja kroz povratnu spregu koja je brža od kašnjenja nekog od ulaznih signala.
Ponekad mora da se uspori kolo

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Esencijalni hazard

Present state	Input x	
	0	1
$Q_0 = 00$	Q_0	Q_3
$Q_1 = 01$	Q_0	Q_1
$Q_2 = 11$	Q_2	Q_1
$Q_3 = 10$	Q_2	Q_3

Esencijalni hazard postoji za neko stanje S i ulaznu promenljivu X ako kolo polazeći iz stanja S dostiže različita stanja za jednu i tri sukcesivne promene ulazne promenljive X



Digitalna elektronika

Konačne mašine stanja – ASINHRONE – Postupak sinteze**3) Kodovanje stanja**

- Da bi se eliminisala trka potrebno je da se pri prelasku između svaka dva stanja menja samo jedna promenljiva stanja. Uvode se prelazna stanja koja ovo obezbeđuju. Opet je potrebno voditi računa o izlazu u prelaznim stanjima.

4) Realizacija mašine stanja

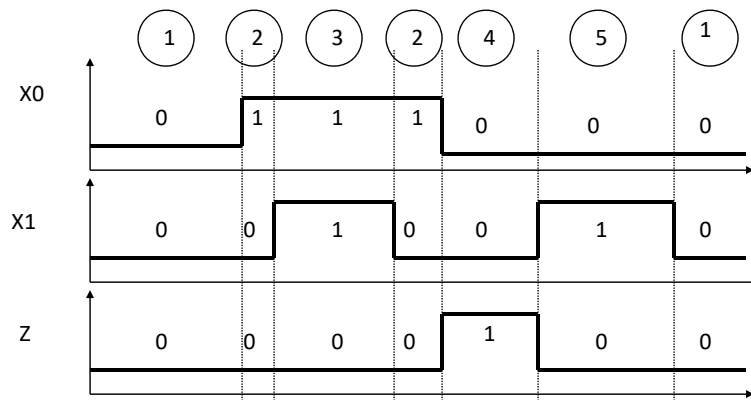
- Određuju se logičke funkcije koje određuju promene stanja i izlaza. Nije dozvoljeno postojanje statičkih hazarda. Proveriti da li postoji esencijalni hazard.

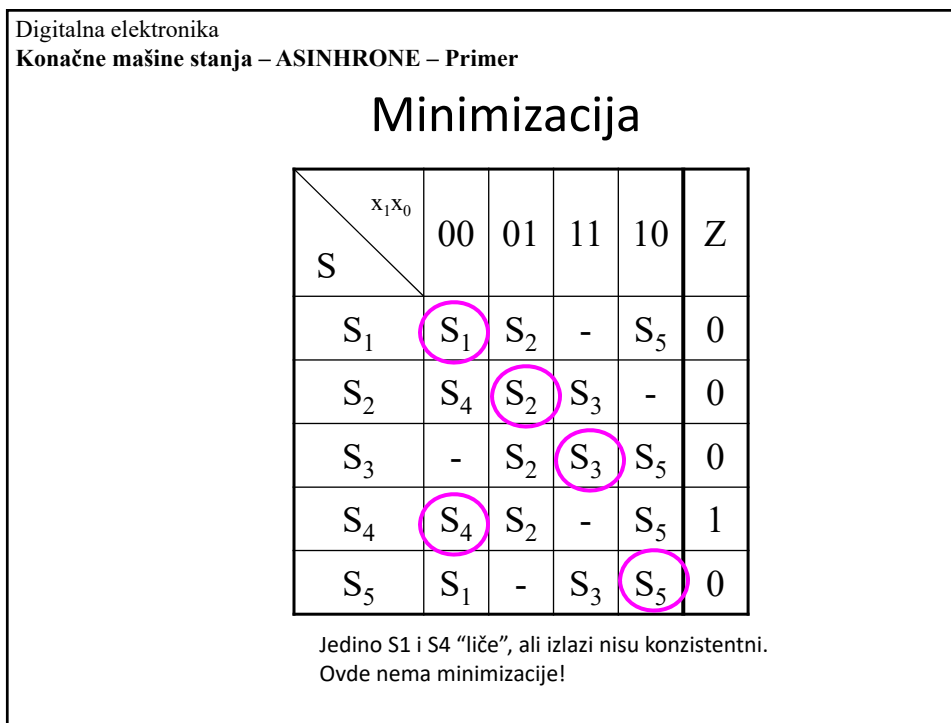
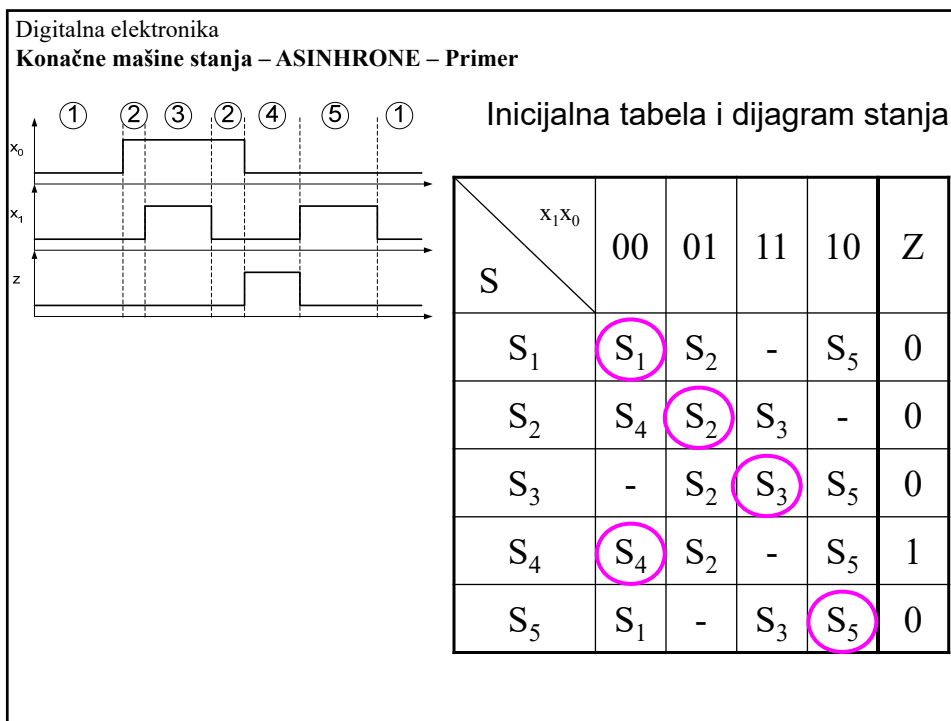
Digitalna elektronika

Konačne mašine stanja – ASINHRONE – Primer

Napraviti kolo koje realizuje zadati izlaz Z na osnovu promene ulaza X0 i X1.

Izlaz Z se generiše, postaje jednak 1, samo ako su se ulazi promenili iz stanja $X_1X_0 = 01$ u stanje $X_1X_0 = 00$ i ostaje u tom stanju do naredne promene ulaznih signala, kada se postavlja na 0.





Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Primer

Redukcija kompatibilnih stanja, Moore

$S \backslash x_1x_0$	00	01	11	10	Z
S_1	S_1	S_2	-	S_5	0
S_2	S_4	S_2	S_3	-	0
S_3	-	S_2	S_3	S_5	0
S_4	S_4	S_2	-	S_5	1
S_5	S_1	-	S_3	S_5	0

$S \backslash x_1x_0$	00	01	11	10	Z
S_1, S_3, S_5	S_1	S_2	S_3	S_5	0
S_2	S_4	S_2	S_3	-	0
S_4	S_4	S_2	-	S_5	1

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Primer

**Redukcija kompatibilnih stanja, Moore,
 drugi način**

$S \backslash x_1x_0$	00	01	11	10	Z
S_1	S_1	S_2	-	S_5	0
S_2	S_4	S_2	S_3	-	0
S_3	-	S_2	S_3	S_5	0
S_4	S_4	S_2	-	S_5	1
S_5	S_1	-	S_3	S_5	0

$S \backslash x_1x_0$	00	01	11	10	Z
S_1, S_5	S_1	S_2	S_3	S_5	0
S_2, S_3	S_4	S_2	S_3	S_5	0
S_4	S_4	S_2	-	S_5	1

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Primer

Kodovanje, Moore

x_1x_0	00	01	11	10	Z
S					
S_1, S_3, S_5	S_1	S_2	S_3	S_5	0
S_2	S_4	S_2	S_3	-	0
S_4	S_4	S_2	-	S_5	1

x_1x_0	00	01	11	10	Z
S					
00	a	b	a	a	0
01	c	b	a	-	0
10	c	b	-	a	1

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Primer

Tabela pobude, prelaza

x_1x_0	00	01	11	10	Z
S					
00	a	b	a	a	0
01	11	b	a	-	0
11	c	b	-	-	-
10	c	11	-	a	1

x_1x_0	00	01	11	10	Z
Q_1Q_0					
00	00	01	00	00	0
01	11	01	00	-	0
11	10	01	-	-	-
10	10	11	-	00	1

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Primer

Funkcije povratnih veza

$q_1(t+1)$

	x_1x_0				
		00	01	11	10
$q_1(t)q_0(t)$		00	01	11	10
00		0	0	0	0
01		1	0	0	-
11		1	0	-	-
10		1	1	-	0

$$q_1(t+1) = q_1(t)\bar{q}_0(t)\bar{x}_1 + q_1(t)\bar{x}_1\bar{x}_0 + q_0(t)\bar{x}_0$$

$$q_1(t+1) = \overline{q_1(t)\bar{q}_0(t)\bar{x}_1 + q_1(t)\bar{x}_1\bar{x}_0 + q_0(t)\bar{x}_0}$$

$$q_1(t+1) = \overline{q_1(t)\bar{q}_0(t)\bar{x}_1} \cdot \overline{q_1(t)\bar{x}_1\bar{x}_0 + q_0(t)\bar{x}_0}$$

$q_0(t+1)$

	x_1x_0				
		00	01	11	10
$q_1(t)q_0(t)$		00	01	11	10
00		0	1	0	0
01		1	1	0	-
11		0	1	-	-
10		0	1	-	0

$$q_0(t+1) = \bar{x}_1x_0 + \bar{q}_1(t)q_0(t)\bar{x}_1$$

$$q_0(t+1) = \overline{\bar{x}_1x_0 + \bar{q}_1(t)q_0(t)\bar{x}_1}$$

$$q_0(t+1) = \overline{\bar{x}_1x_0} \cdot \overline{\bar{q}_1(t)q_0(t)\bar{x}_1}$$

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Primer

Funkcije izlaza

$q_1(t)q_0(t)$	Z
00	0
01	0
11	-
10	1

$$Z(t) = q_1(t)$$

Digitalna elektronika
Konačne mašine stanja – ASINHRONE – Primer

Redukcija kompatibilnih stanja, Mealy

x_1x_0	00	01	11	10
S	S ₁	S ₂	-	-
S ₂	S ₄	S ₂	S ₃	-
S ₃	-	S ₂	S ₃	-
S ₄	S ₄	-	-	S ₅
S ₅	S ₁	-	-	S ₅

Tabela stanja

x_1x_0	00	01	11	10
S	S _{1, S₃, S₅}	S ₂	S ₃	S ₅
S _{2, S₄}	S ₄	S ₂	S ₃	S ₅

S	Z
S ₁	0
S ₂	0
S ₃	0
S ₄	1
S ₅	0

Tabela izlaza

x_1x_0	00	01	11	10
S	0	0	0	0
S _{2, S₄}	1	0	0	-

Digitalna elektronika 80
Konačne mašine stanja – ASINHRONE – Primer

Kodovanje, Mealy

x_1x_0	00	01	11	10	
S	0	S ₁	S ₂	S ₃	S ₅
S _{2, S₄}	1	S ₄	S ₂	S ₃	S ₅

Tabela prelaza, pobude

x_1x_0	00	01	11	10
q(t)	0	1	0	0
1	1	1	0	0

Digitalna elektronika
 Konačne mašine stanja – ASINHRONE – Primer

Funkcije

$q(t+1)$

$q(t) \backslash x_1x_0$	00	01	11	10
0	0	1	0	0
1	1	1	0	0

$$q(t+1) = q(t)\bar{x}_1 + \bar{x}_1x_0$$

Z

$q(t) \backslash x_1x_0$	00	01	11	10
0	0	0	0	0
1	1	0	0	-

$$Z = q(t)\bar{x}_0$$