

ISPIT

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Rešenja zadataka započeti na novoj strani.
4. Na naslovnoj strani obavezno zaokružiti redne brojeve zadatka koji su rađeni.
5. Dozvoljena je upotreba kalkulatora.
6. Parametri tranzistora i diode su dati gde je potrebno. Ne moraju svi parametri biti iskorišćeni u rešenju.

U1 - Zadatak 1 (a - 8, b - 7 poena)

a) Algoritamskim računanjem, korak po korak, izračunati sledeće izraze i sortirati ih u opadajućem poretku

$$A = 01111_{KMV} + 10100_{KMV} \quad (\text{na raspolaganju je 5 bita})$$

$$B = 0110\ 0011_{BCD} + 0111\ 0101_{BCD}$$

$$C = 11010_{KO} - 10111_{KO} \quad (\text{na raspolaganju je 5 bita})$$

$$D = 33203_4KO - 10002_4KO \quad (\text{na raspolaganju je 5 cifara})$$

Napomena: Ukoliko dođe do prekoračenja, naznačiti to i nastaviti sa dobijenim rezultatom

b) Na prijem je stigla poruka 000011100011111 pri čemu se na predaji koristi zaštita kodovanjem poruka Hamming-ovim kodom sa rastojanjem 3. Poslati podatak je označeni broj predstavljen u binarnom brojnom sistemu u komplementu osnove. Odrediti vrednost poslatog podatka.

U1 - Zadatak 2 (a – 5, b – 6, c – 3, d – 6 poena)

Za logičko kolo sa slike 2:

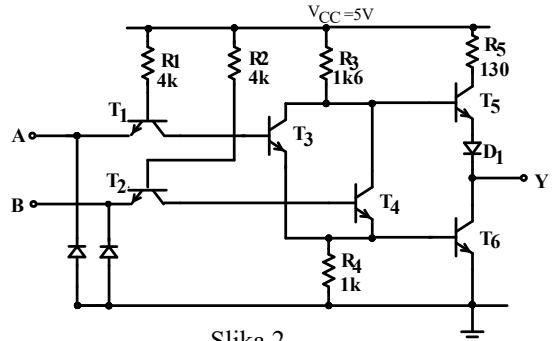
a) Proceniti režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno. Odrediti logičku funkciju kola $Y=f(A,B)$.

b) Odrediti karakteristiku prenosa logičkog kola, kao i margine šuma u slučaju višestrukih izvora smetnji. Za svaku karakterističnu tačku u proračunu navesti kojim uslovom je određena.

c) Odrediti karakteristiku prenosa za lanac ovakvih kola, pri čemu se u lancu nalazi neparan broj kola.

d) Odrediti strujne kapacitete kao i faktor grananja kola pri naponima na izlazu V_{IL} i V_{IH} .

Poznato je: $V_{BE}=V_D=0.7V$, $V_T=0.6V$, $V_{BES}=0.8V$, $V_{CES}=0.2V$, $\beta_F=50$, $\beta_R=0.1$



Slika 2.

U1 - Zadatak 3 (a - 5, b - 5, c - 5)

Da li, i pod kojim uslovima, smeju da se spoje izlazi logičkih kola urađeni u sledećim tehnologijama:

- a) TTL kola;
- b) pseudo NMOS;
- c) CMOS.

Nacrtati primere i obrazložiti odgovore.

U2 - Zadatak 4 (a – 7, b – 5, c - 5, d – 3 poena)

Tehnološki parametri izrade MOS tranzistora su: $L=200nm$, $\mu_nC_{ox}=210\mu A/V^2$, $\mu_pC_{ox}=70\mu A/V^2$, $C_{ox}=1\mu F/cm^2$, $V_{Th}=0.5V$, $V_{Tp}=-0.5V$, $E_cL_n=1.2V$, $E_cL_p=4.8V$, $\lambda=0.04V^{-1}$.

Za kolo CMOS invertora sa $V_{DD}=2.7V$, $Wn=400nm$:

- a) odrediti širinu kanala Wp tako da napon V_s bude približno jednak polovini napona napajanja;
- b) približno nacrtati karakteristiku prenosa i odrediti napone V_{OH} , V_{OL} , V_s i napisati izraze na osnovu kojih se izračunavaju vrednosti napona V_{IH} i V_{IL} ;
- c) izvesti izraze i izračunati dinamičke otpornosti p i n kanalnog tranzistora potrebne za procenu kašnjenja.
- d) kako se menjaju rezultati u tački b) i c) ako se širine kanala oba tranzistora povećaju 10 puta.

U2 - Zadatak 5 (10 poena)

Projektovati kolo multipleksera koji ima 8 selekcionih signala sa aktivnim logičkim nulama, tako da maksimalno kašnjenje izlaznih signala bude što minimalnije. Na raspolaganju su standardna logička kola malog stepena integracije sa jednim, dva ili tri ulaza. Težiti da broj upotrebljenih čipova bude minimalan. Ako je vreme propagacije signala kroz logička kola t_p , izračunati vreme propagacije signala kroz multiplekser.

U2 - Zadatak 6 (a - 5, b – 2, c – 3)

- a) Nacrtati jednostepeno statičko CMOS logičko kolo koje realizuje funkciju $Y = f(A, B, C, D)$, ako je $Y = 1$ ako i samo ako neoznačeni binarni broj $ABCD$ zapisan u Kodu više 3 ima paran broj jedinica. Smatrati da se broj $ABCD$ nalazi u opsegu 0000-1001. Na primer, $Y = 1$ za $ABCD = 0010$, dok je $Y = 0$ za $ABCD = 0101$. Na ulazu logičkog kola su dostupne i negacije ulaznih promenljivih. Težiti da realizacija sadrži minimalan broj tranzistora.
- b) Odrediti odnose širina svih tranzistora u realizaciji iz tačke a) tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je $W_P : W_N = 2 : 1$.
- c) Ako se funkcija Y iz tačke a) realizuje pomoću prozvoljnih kola niskog stepena integracije, da li postoji mogućnost pojave statičkih hazarda? Ako postoji, modifikovati funkciju tako da se eliminiše pojava statičkih hazarda.

U2 - Zadatak 7 (a – 4, b – 4, c – 2 poena)

- a) Realizovati jednocifarski konvertor koji vrednost BCD cifre $a_3a_2a_1a_0$ date u BCD8421 kodu konvertuje u BCD cifru u BCD2421 kodu. Na raspolaganju su kola niskog stepena integracije.
- b) Realizovati jednocifreni BCD 8421 sabirač. Na raspolaganju su 4bitni sabirači, 4bitni komparatori i 4bitni multiplekseri 2/1, kao i kola niskog stepena integracije.
- c) Koristeći kola iz tačke a) i b) realizovati trocifreni sabirač koji sabira brojeve u BCD8421 kodu i na izlazu daje rezultat u BCD2421 kodu.