

1. Trajanje kolokvijuma 150 minuta.
2. Kolokvijum se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.
4. Parametri tranzistora i diode su

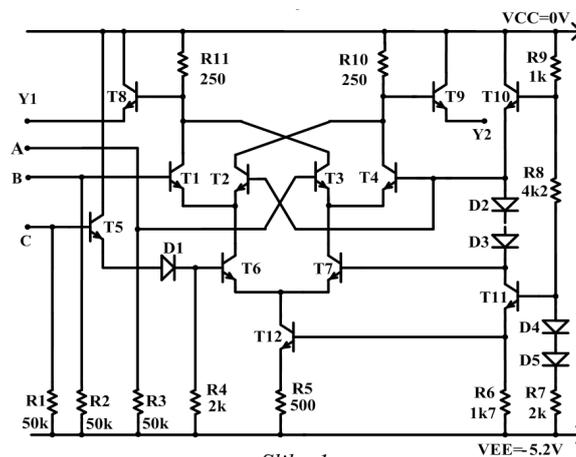
$$V_{BE}=V_D=0.7V, V_{\gamma}=V_{\gamma D}=0.6V, V_{BES}=0.8V, V_{CES}=0.2V, \beta_F=50, \beta_R=0.1$$

5. Koristiti sledeće skraćenice za označavanje režima rada tranzistora: *ZAK* – zakočenje, *DAR* – direktan aktivni režim, *ZAS* – direktno zasićenje, *IAR* – inverzni aktivni režim, *IZAS* – inverzno zasićenje.
 Koristiti sledeće skraćenice za označavanje režima rada dioda: *ON* – provodi, *OFF* – zakočena.

Zadatak 1 (a - 10, b - 10, c- 10 poena)

Za logičko kolo sa slike 1:

- a) Proceniti režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno.
- b) Odrediti logičke funkcije izlaza $Y1=f(A,B,C)$ i $Y2=f(A,B,C)$.
- c) Odrediti vrednosti napona logičke nule i jedinice, V_{OL} i V_{OH} .

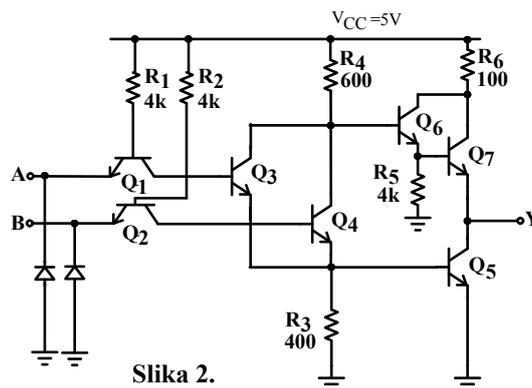


Slika 1

Zadatak 2 (a - 5, b - 5, c- 5, d - 10, e - 5 poena)

Za logičko kolo sa slike 2:

- a) Proceniti režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno.
- b) Odrediti logičku funkciju izlaza $Y=f(A,B)$.
- c) Odrediti vrednosti napona logičke nule i jedinice, V_{OL} i V_{OH} .
- d) Odrediti i nacrtati karakteristiku prenosa logičkog kola, kao i margine šuma u slučaju višestrukih izvora smetnji. Za svaku karakterističnu tačku u proračunu navesti kojim uslovom je određena.
- e) Odrediti strujne kapacitete kola kao i faktor grananja pri naponima na izlazu V_{IL} i V_{IH} .



Slika 2.

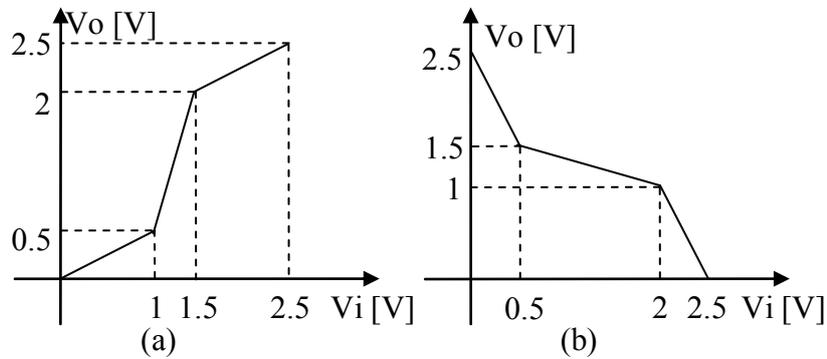
Zadatak 3 (a - 5, b - 10, c - 5, d - 5 poena)

a) Za logičko kolo čija je karakteristika prikazana na slici 3a odrediti V_{OH} , V_{OL} , V_{IH} , V_{IL} , $V_M(V_S)$, kao i margine šuma za jednostruke i višestruke izvore šuma.

b) Nacrtati karakteristike prenosa logičkog kola koje je dobijeno rednim sprežanjem kola sa karakteristikom prenosa sa slike 3a i kola sa karakteristikom prenosa sa slike 3b.

c) Nacrtati karakteristiku prenosa logičkog kola koje je dobijeno rednim sprežanjem kola sa karakteristikom prenosa iz tačke b) i kola sa slike 3a.

d) Ako se kola iz tačke c) povežu redno u lanac sa beskonačnim (ali parnim) brojem kola i ako se na ulaz lanca dovede napon $V_i = 1.1V$ odrediti napon na izlazu lanca.

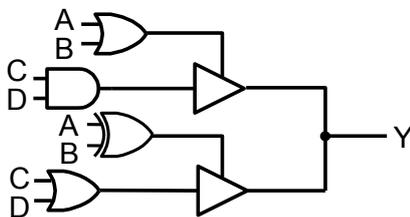


Slika 3.

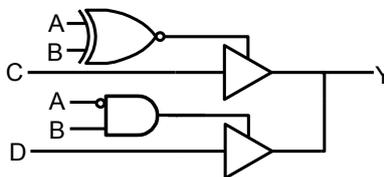
Zadatak 4 (a - 5, b - 5, c - 5 poena)

Sva logička kola na slici 4 su realizovana u LS TTL tehnologiji (*totem-pole* na izlazu). Funkcionalnom tabelom prikazati funkciju dela digitalnog sistema:

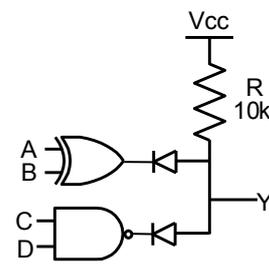
- a) prikazanog na slici 4a;
- b) prikazanog na slici 4b;
- c) prikazanog na slici 4c.



Slika 4a



Slika 4b



Slika 4c