

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.
4. Parametri tranzistora i diode su dati gde je potrebno. Ne moraju svi parametri biti iskorišćeni u rešenju.
5. Koristiti sledeće skraćenice za označavanje režima rada tranzistora: *ZAK* – zakočenje, *DAR* – direktan aktivni režim, *ZAS* – direktno zasićenje, *IAR* – inverzni aktivni režim, *IZAS* – inverzno zasićenje. Za diodu koristiti: *ON* – provodi, *OFF* – zakočena.

---

**Zadatak 1 (a - 4, b - 4, c - 4, d - 4, e - 4 poena)**

a) Odrediti oktalne predstave brojeva:

$$DEDA_{16}, 3032.3022_4, 125.13_6.$$

b) Izvršiti sledeće operacije, u digitalnom sistemu predstavljanja brojeva sa 5 bita, nad označenim brojevima zadatim u komplementu osnove. Označiti sve bite prenosa i naznačiti da li je došlo do prekoračenja.

$$10 + 010, 1010 + 10000, 0110 - 10101$$

c) Izvršiti sabiranje dva neoznačena 8 bitna BCD broja.

$$01101001 + 00101001, 01010010 + 10000110$$

d) Izvršiti množenje dva označena binarna broja zadata u komplementu osnove.

$$10111 * 10101, 11001 * 01101$$

e) Izvršiti operacije deljenja i množenja dva celobrojna podatka zadata u odgovarajućem brojnom sistemu. Pri deljenju odrediti celobrojni deo i ostatak deljenja.

$$3421_4 / 13_4, 423_5 * 23_5$$

**Zadatak 2 (a - 5, b - 5, c - 10 poena)**

Za DTL logičko kolo sa slike 2, odrediti:

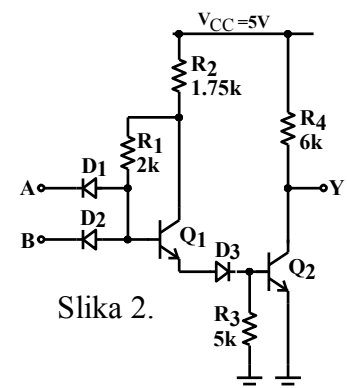
a) Logičku funkciju kola i režime rada svih tranzistora za sve kombinacije nivoa na ulazu kola. Rezultate prikazati tabelarno.

b) Odrediti vrednosti napona logičke nule i jedinice,  $V_{OL}$  i  $V_{OH}$ .

c) Odrediti karakteristiku prenosa logičkog kola, kao i margine šuma u slučaju višestrukih izvora smetnji. Za svaku karakterističnu tačku u proračunu navesti kojim uslovom je određena.

**Poznato je:**

$$V_{BE} = V_D = 0.7V, V_{BES} = 0.8V, V_{CES} = 0.2V, V_{\gamma} = V_{\gamma D} = 0.6V, \beta_F = 50.$$



Slika 2.

**Zadatak 3 (a - 10, b - 5, c - 5 poena)**

a) Projektovati jednostepeno statičko CMOS logičko kolo koje realizuje funkciju  $Y = (AB + C(B + D))(DB + AC)$ . Nije dozvoljeno minimizovati funkciju. Odrediti odnose širina svih tranzistora tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je  $W_P : W_N = 2 : 1$ .

b) Realizovati funkciju  $Y$  u vidu jednostepenog pseudo NMOS kola. Težiti da realizacija bude minimalne kompleksnosti.

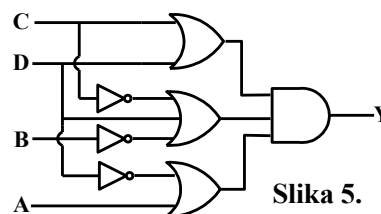
c) Realizovati funkciju  $Z = \bar{Y}$  u vidu višestepenog dinamičkog kola u domino logici. Na raspolaganju su samo dvoulazna logička kola u domino logici. Težiti da realizacija bude minimalne kompleksnosti.

**Zadatak 4 (10 poena)**

Projektovati kombinacionu mrežu koja na ulazima prihvata dva dvobitna neoznačena binarna broja a na izlazima generiše binarni broj koji predstavlja aritmetičku sredinu ulaznih brojeva. Na raspolaganju su proizvoljna logička kola niskog stepena integracije. Težiti da mreža bude minimalne kompleksnosti.

**Zadatak 5 (a – 5, b - 5 poena)**

- a) Za funkciju realizovanu na slici 5. odrediti pri kojim prelazima dolazi do pojave lažne jedinice. Skicirati jedan od njih.  
 b) Izvršiti modifikaciju realizacije sa slike tako da ne postoji mogućnost generisanja lažne jedinice.

**Zadatak 6 (20 poena)**

Ako su A i B neoznačeni dvobitni i C neoznačeni trobitni binarni broj projektovati kombinacionu mrežu koja na izlazu generiše neoznačeni 4 bitni binarni broj Y, tako da važi:

$$Y = AB \text{ ako je } C > (A + B)$$

$$Y = 6B - 2A \text{ ako je } C < (A + B)$$

$$Y = 3B \text{ ako je } C = (A + B)$$

U slučaju da je rezultat negativan potrebno ga je zaokružiti na nulu dok se pri prekoračenju opsega vrši zasićenje rezultata na maksimalnu vrednost. Na raspolaganju su kola srednjeg stepena integracije i logička kola niskog stepena integracije proizvoljnog tipa. Težiti da broj upotrebljenih kola bude minimalan.