

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.
4. Parametri tranzistora i diode su dati gde je potrebno. Ne moraju svi parametri biti iskorišćeni u rešenju.
5. Koristiti sledeće skraćenice za označavanje režima rada tranzistora: *ZAK* – zakočenje, *DAR* – direktni aktivni režim, *ZAS* – direktno zasićenje, *IAR* – inverzni aktivni režim, *IZAS* – inverzno zasićenje. Za diodu koristiti: *ON* – provodi, *OFF* – zakočena.

Zadatak 1 (a - 3, b - 3, c- 3, d - 3, e - 4, f - 4 poena)

a) Rešiti jednačine $10010.11_2 = X_{10}$, $14.4_{10} = Y_2$, $F25.A1_{16} = Z_8$.

b) Data je jednačina $x^2 - 20x + 33 = 0$ i njeno jedno rešenje $x=11$. U kom brojnom sistemu je data jednačina i njeno rešenje? Odrediti drugo rešenje jednačine.

c) Izvršiti operacije nad neoznačenim brojevima u sistemu sa osnovom u kome su dati i odrediti sve bite prenosa.

$$135_7 + 464_7, 35A.33_{16} - 15F.35A_{16}, 10001.01_2 + 1101.1_2$$

d) Izvršiti sabiranje dva neoznačena 8 bitna BCD broja.

$$01010001 + 01111001, 01110101 + 01111001$$

e) Izvršiti množenje dva označena binarna broja zadata u komplementu osnove.

$$01001^*11101, 11011^*01100$$

f) Izvršiti operaciju deljenja dva celobrojna podatka zadata u odgovarajućem brojnom sistemu. Odrediti celobrojni deo i ostatak deljenja.

$$10221_3 / 12_3, 11001001_2 / 1011_2$$

Zadatak 2 (a - 7, b – 3, c- 10 poena)

Za logičko kolo sa slike 2:

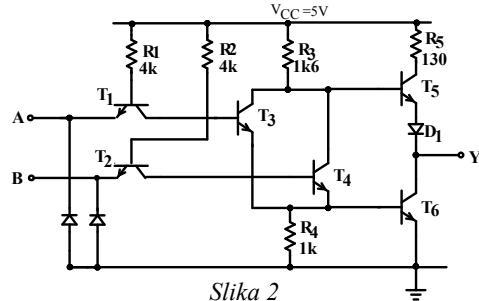
a) Proceniti režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno. Odrediti logičku funkciju izlaza $Y=f(A,B)$.

b) Odrediti vrednosti napona logičke nule i jedinice, V_{OL} i V_{OH} .

c) Odrediti karakteristiku prenosa logičkog kola, kao i marginje šuma u slučaju višestrukih izvora smetnji. Za svaku karakterističnu tačku u proračunu navesti kojim uslovom je određena.

Poznato je:

$$V_{BE}=0.65V, V_{BES}=0.7V, V_{CES}=0.2V, V_D=0.55V, V_f=0.6V, \beta_F=40, \beta_R=0.4.$$



Zadatak 3 (a - 10, b – 5, c- 5 poena)

a) Projektovati jednostepeno statičko CMOS logičko kolo koje realizuje funkciju $Y = \overline{(AB + C(D+E))}$. Odrediti odnose širina svih tranzistora tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je $W_P : W_N = 2 : 1$.

b) Realizovati funkciju $Z = \overline{Y}$ pomoću transmisionih gejtova. Na ulazima se mogu pojaviti komplementarne vrednosti ulaznih signala.

c) Realizovati funkciju $Z = \overline{Y}$ u vidu jednostepenog pseudo NMOS kola.

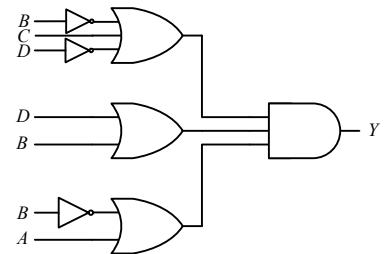
Zadatak 4 (a-5, b-5, c-5, d-5 poena)

a) Odrediti pri kojim prelazima ulaznih signala se javljaju statički hazardi ukoliko je funkcija $Y = \bar{A}\bar{C} + A\bar{B}\bar{C} + BCD + \bar{A}C\bar{D}$ realizovana u obliku u kom je data. Ilustrovati vremenskim dijagramima jedan slučaj pojave hazarda.

b) Modifikovati funkciju iz tačke a) tako da se eliminiše pojava statičkih hazarda.

c) Za kolo na slici 4 odrediti pri kojim prelazima se javljaju statički hazardi. Ilustrovati vremenskim dijagramima jedan slučaj pojave hazarda.

d) Modifikovati kolo iz tačke c) tako da se eliminiše pojava statičkih hazarda.



Slika 4

Zadatak 5 (20 poena)

Ako su A i B neoznačeni dvobitni i C neoznačeni trobitni binarni broj projektovati kombinacionu mrežu koja na izlazu generiše binarni broj Y, tako da važi:

$$Y = 2A + B, C > (A + B)$$

$$Y = A + 2B, C < (A + B)$$

$$Y = \left[\frac{A \cdot B}{2} \right], C = (A + B)$$

Na raspolaganju su kola srednjeg stepena integracije i dvoulazna logička kola proizvoljnog tipa. Težiti da broj upotrebljenih kola bude minimalan.