

1. Trajanje ispita 180 minuta.
2. Ispit se radi u vežbanci.
3. Dozvoljena je upotreba kalkulatora.
4. Parametri tranzistora i diode su dati gde je potrebno. Ne moraju svi parametri biti iskorišćeni u rešenju.
5. Koristiti sledeće skraćenice za označavanje režima rada tranzistora: *ZAK* – zakočenje, *DAR* – direktan aktivni režim, *ZAS* – direktno zasićenje, *IAR* – inverzni aktivni režim, *IZAS* – inverzno zasićenje. Za diodu koristiti: *ON* – provodi, *OFF* – zakočena.

**Zadatak 1 (a - 3, b - 4, c- 3, d - 3, e - 3, f - 4 poena)**

- a) Odrediti heksadekadne predstave brojeva  $3556_8$ ,  $23113_4$ ,  $321_7$ .
- b) Odrediti rešenja sistema jednačina  $2x + 10y = 110$  i  $11x - 3y = 13$  zadatih u sistemu sa osnovom 5 i prikazati ih u sistemu sa osnovom 3.
- c) Izvršiti sledeće operacije nad označenim brojevima zadatim u komplementu osnove. Medurezultate i rezultate predstaviti sa 5 bita. Označiti sve bite prenosa i naznačiti da li je došlo do prekoračenja.

$$0101 + 11110, 11110 - 1101, 0101 + 11$$

- d) Izvršiti sabiranje dva neoznačena 8 bitna BCD broja.

$$01010001 + 01111001, 01110101 + 01111001$$

- e) Izvršiti množenje dva neoznačena binarna.

$$01001 * 11101, 11011 * 01100$$

- f) Izvršiti operaciju deljenja dva celobrojna podatka zadata u odgovarajućem brojnom sistemu. Odrediti celobrojni deo i ostatak deljenja.

$$10221_3 / 12_3, 11001001_2 / 1011_2$$

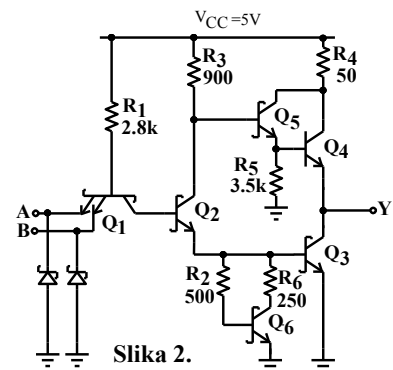
**Zadatak 2 (a - 5, b - 5, c- 10 poena)**

Za logičko kolo sa slike 2:

- a) Proceniti režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno.
- b) Odrediti vrednosti napona logičke nule i jedinice,  $V_{OL}$  i  $V_{OH}$ .
- c) Odrediti karakteristiku prenosa logičkog kola, kao i margine šuma u slučaju višestrukih izvora smetnji. Za svaku karakterističnu tačku u proračunu navesti kojim uslovom je određena.

**Poznato je:**

$V_{BE} = 0.7V$ ,  $V_{\bar{v}} = 0.6V$ ,  $V_{DS} = 0.3V$ ,  $\beta_F = 50$ ,  $\beta_R = 0.2$ . Za tranzistor Q2 važi  $V_{BE2} = 0.6V$ ,  $V_{\gamma 2} = 0.5V$ ,



Slika 2.

**Zadatak 3 (10 poena)**

Projekтовати jednostepeno statičko CMOS logičko kolo koje realizuje funkciju  $Y = (AB + C(D + E))$ . Odrediti odnose širina svih tranzistora tako da kritična kašnjenja uzlazne i silazne ivice budu izjednačena i odgovaraju kašnjenjima referentnog invertora kod koga je  $W_P : W_N = 2 : 1$ .

**Zadatak 4 (20 poena)**

Izračunati i nacrtati karakteristiku prenosa NMOS invertora sa pasivnim opterećenjem  $R_L=10k$ . Izračunati i definisati karakteristične tačke sa karakteristike prenosa. Odrediti margine šuma za jednostruke i višestruke izvore šuma. Poznato je:  $W_n=400nm$ ,  $L=200nm$ ,  $\mu_n C_{ox}=270\mu A/V^2$ ,  $C_{ox}=1\mu F/cm^2$ ,  $V_{Tn}=0.5V$ ,  $E_c L_n=1.2V$ ,  $V_{DD}=1.8V$ ,  $V_{SAT}=8 \times 10^6$  cm/s.

**Zadatak 5 (a - 5, b - 5 poena)**

Za zadatu funkciju  $Y = (B + C)(\overline{C} + D)(\overline{C} + \overline{D} + \overline{B})$  odrediti:

- Sve prelaze pri kojima može doći do pojave lažne jedinice
- Modifikovati zadatu funkciju tako da se ukloni mogućnost pojave lažne jedinice

**Zadatak 6 (20 poena)**

Ako su A i B neoznačeni dvobitni i C neoznačeni trobitni binarni broj projektovati kombinacionu mrežu koja na izlazu generiše označeni binarni Y predstavljen u komplementu do 2, tako da važi:

$$Y = |A - B|, C > (A + B)$$

$$Y = 2A - B, C \leq (A + B)$$

Na raspolaganju su kola srednjeg stepena integracije i logička kola niskog stepena integracije proizvoljnog tipa. Težiti da broj upotrebljenih kola bude minimalan.