

Elektrotehnički fakultet u Beogradu, Katedra za elektroniku, Odsek za elektroniku**II kolokvijum iz Osnova digitalne elektronike****Trajanje 240 minuta. Nije dozvoljena upotreba literature.****Zadatak 1**

- a) Odrediti rešenje jednačine $404_x = 20_{100}$.
- b) Odrediti rešenja jednačine $3_x = Y_{10}$.
- c) Odrediti decimalne vrednosti brojeva: 21_3 , 21_{13} i 21_{23}
- d) Odrediti rešenje jednačine u decimalnom brojnom sistemu ako je jednačina $12x+3=123$, data u brojnom sistemu sa osnovom 4.
- e) Odrediti kvadratnu jednačinu u brojnom sistemu sa osnovom 3, ako su rešenja jednačine u decimalnom brojnom sistemu $x_1=3_{10}$ i $x_2=5_{10}$.

Zadatak 2 (10 poena)

- a) Data je jednačina $5x^2 - 74x + 207 = 0$ i njen jedno rešenje $x=11$. U kom brojnom sistemu je data jednačina i njen rešenje.
- b) Sledeće oktalne brojeve, 2335, 2167, 20, 0, predstaviti sa četiri cifre u u komplementu osnove i komplementu do maksimalne vrednosti.
- c) Izvršiti sledeće operacije nad binarnim brojevima datim u komplementu osnove. Za predstavljanje rezultata operacija na raspolažanju je 4 bita. Odrediti da li dolazi do prekoračenja (*overflow*) prilikom izvršavanja operacije. U slučaju prekoračenja naznačiti $OF=1$.

$$0101+10, 100+100, 010-11, 11-1100.$$

- d) Izvršiti sledeće operacije nad binarnim brojevima datim u komplementu do maksimalne vrednosti. Za predstavljanje rezultata operacija na raspolažanju je 4 bita. Odrediti da li dolazi do prekoračenja (*overflow*) prilikom izvršavanja operacije. U slučaju prekoračenja naznačiti $OF=1$.

$$0101+10, 100+100, 010-11, 11-1100.$$

- e) Izvršiti sledeće operacije sabiranja dva neoznačena 8 bitna broja data u *BCD* kodu. Rezultate operacija predstaviti u Gray-ovom *BCD* kodu.

$$01011001+01111001, 01010111+01111001.$$

Zadatak 3 (10 poena)

- a) Izvršiti operaciju množenja dva binarana broja data u komplementu osnove. Prikazati svaki korak operacije množenja.

$$1111 \times 1011, 0111 \times 1101$$

- b) Izvršiti sledeće operacije deljenja dva neoznačena broja data u odgovarajućim brojnim sistemima. Odrediti samo celobrojnu vrednost rezultata deljenja i ostatak deljenja.

$$110011_3 / 11_3, 1234_6 / 12_6$$

Zadatak 4 (10 poena)

- a) Na ulazu kombinacione mreže nalazi se 5-bitni binarni broj D. Projektovati kombinacionu mrežu koja na izlazu generiše signale $d_9, c_8, d_7, d_6, d_5, c_4, d_3, c_2$ i c_1 , gde signali na izlazima d_i predstavljaju informacione bite, tj. bite ulaznog 5-bitnog binarnog broja D, a c_i kontrolne bite sekvene date u *Hamming*-ovom kodu sa minimalnim rastojanjem 3.
- b) Projektovati kombinacionu mrežu koja na izlazu generiše signal *Error*, aktivovan na visokom logičkom nivou, ukoliko je došlo do greške u prijemu bilo kog sekvenca $d_9c_8d_7d_6d_5c_4d_3c_2c_1$ na ulazu kombinacione mreže, i četvorobitni izlaz D_{kor} , koji predstavlja korigovane informacione bite. Verovatnoća pojave višebitnih grešaka je zanemarljiva. Na raspolažanju su logička kola proizvoljnog tipa. Težiti da realizacija bude minimalne kompleksnosti.

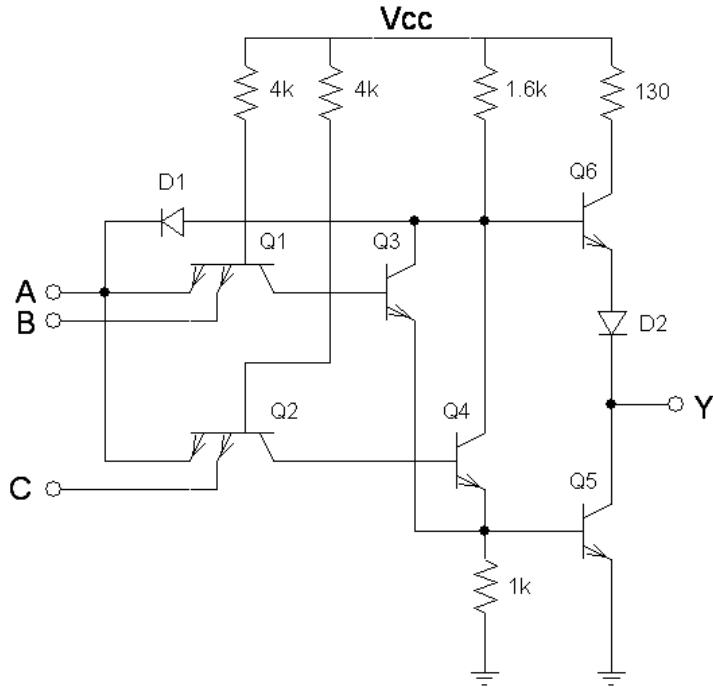
Zadatak 4 (10 poena)

Za logičko kolo, dato na slici 4, odrediti:

a) Logičku funkciju kola i režime rada svih tranzistora za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tablično, tako da režimima rada tranzistora odgovaraju skraćenice DA - direktni aktivan režim rada tranzistora, IZAS - inverzno zasićenje, IAR - inverzan aktivni režim, ZAS-direktno zasićenje, ZAK - zakočen.

b) Odrediti strujne kapacitete kola kao i faktor grananja na izlazu kola pri naponima na izlazu kola V_{IL} i V_{IH} .

Poznato je: $V_{BE} = V_D = 0.7V$, $V_T = V_{DSS} = 0.6V$, $V_{CES} = 0.2V$, $V_{BES} = 0.8V$, $50 \leq \beta_F \leq 70$, $V_{CC} = 5V$, $0.1 \leq \beta_R \leq 0.3$.



Slika 4.

Zadatak 7 (10 poena)

a) Na ulazu kombinacione mreže nalazi se trobitni binarni broj dat u komplementu do dva. Napisati funkcionalnu tabelu i odrediti logičke funkcije izlaza mreže koja generiše broj u kodu znak i apsolutna vrednost broja.

b) Nacrtati realizaciju kombinacione mreže iz tačke a ako su na raspolaganju dvoulazna NI kola.

c) Nacrtati realizaciju kombinacione mreže iz tačke a ako su na raspolaganju dvoulazna NI kola i multiplekseri 4/1.

d) Nacrtati realizaciju kombinacione mreže iz tačke a ako su na raspolaganju dvoulazna NI kola i dekoder 3/8.

Zadatak 8 (10 poena)

a) Data je logička funkcija $Y = (B+C)(A+\bar{C}+\bar{D})(\bar{C}+D)$. Da li i pri kojim prelazima postoji mogućnost generisanja lažnih jedinica ili nula na izlazu kola. Predpostaviti da je logička funkcija realizovana u formi u kojoj je i data, sa ILI i I kolima sa proizvoljnim brojem ulaza i invertorima.

b) Za kombinacionu mrežu koja realizuje logičku funkciju iz tačke a nacrtati vremenske dijagrame signala u relevantnim tačkama kola, za slučaj pojave statičkog hazarda.

c) Modifikovati logičku funkciju Y datu u tački a tako da nema mogućnosti pojave statičkih hazarda bilo kog tipa. Težiti da realizacija bude u minimalnoj formi.

Zadatak 9 (10 poena)

- a) Projektovati sinhroni brojač sa sekvencom brojanja $1 \rightarrow 7 \rightarrow 2 \rightarrow 6 \rightarrow 3 \rightarrow 1 \dots$, sa ivičnim D flipflopovima koji nemaju asinhronne ulaze za direktni set i reset flipflop-a. Obezbediti da brojač izlazi iz zabranjenih stanja posle maksimalno jedne periode taktnog impulsa. Na raspolaganju su logička NI sa proizvoljnim brojem ulaza i EXILI kola. Težiti da broj upotrebljenih logičkih kola bude minimalan.
- b) Modifikovati kolo iz tačke **a** tako da se u slučaju generisanja signala *START* aktivnog na logičkoj nuli, brojač postavlja u početno stanje 6.
- c) Odrediti maksimalnu učestanost taktnih impulsa ako je vreme propagacije signala kroz logička kola proizvoljnog tipa 5ns, vreme propagacije signala kroz D flipflop 10ns i vreme postavljanja D flipflop-a 2ns.
- d) Modifikovati kolo iz tačke **a** tako da sekvenca brojanja brojača bude $33 \rightarrow 39 \rightarrow 10 \rightarrow 14 \rightarrow 36 \rightarrow 33 \dots$

Zadatak 10 (10 poena)

- a) Nacrtati logičku šemu $D\ MS$ flipflop-a koji se okida rastućom ivicom signala takta ako su na raspolaganju dvoulazna NI logička kola.
- b) Odrediti vreme postavljanja $D\ MS$ flipflop-a iz tačke **a** ako je kašnjenje signala kroz logička kola t_{dlk} konačno i iznosi $2\text{ns} < t_{dlk} < 5\text{ns}$.