

Elektrotehnički fakultet u Beogradu, Katedra za elektroniku, Odsek za elektroniku
Kolokvijum iz Osnova digitalne elektronike
Trajanje 240 minuta. Nije dozvoljena upotreba literature.

Zadatak 1 (5 poena)

Sledeće brojeve predstaviti u heksadecimalnom brojnem sistemu:

$$191.18_{10} \quad 01101010.110_2 \quad 156.5_8$$

Zadatak 2 (5 poena)

Izvršiti sledeće operacije, korak po korak u datoj osnovi, nad binarnim brojevima datim u komplementu osnove: $1101+1010$, $0101+0110$, $0011-1100$, $1101-1100$.

Odrediti u kojim slučajevima dolazi do prekoračenja.

Zadatak 3 (5 poena)

Izvršiti sledeće operacije, korak po korak u datoj osnovi, nad binarnim brojevima datim u komplementu jedinice: $1101+1010$, $1000+1000$, $0011-1100$, $1101-1100$.

Odrediti u kojim slučajevima dolazi do prekoračenja.

Zadatak 4 (a - 7, b - 3 poena)

a) Izvršiti operaciju množenja, korak po korak u datoj osnovi, dva binarna broja data u komplementu osnove: 0011×1001 .

b) Dobijeni rezultat predstaviti u binarnom kodu sa minimalnim *Hamming*-ovim rastojanjem 2.

Zadatak 5 (a - 7, b - 3 poena)

a) Izvršiti operaciju deljenja, korak po korak u datoj osnovi, dva neoznačena binarna broja (rezultat prikazati sa četiri decimalna mesta): $1110010/1001$.

b) Dobijeni rezultat predstaviti u *Gray*-ovom BCD kodu.

Zadatak 6 (a - 8, b - 2 poena)

a) Projektovati kombinacionu mrežu koja konvertuje 4-bitni označeni binarni broj u komplementu osnove u označeni binarni broj u predstavi znak i apsolutna vrednost broja. Odrediti minimalan broj bita na izlazu kombinacione mreže. Na raspolaganju su logička kola proizvoljnog tipa. Težiti da broj upotrebljenih logičkih kola bude minimalan.

b) Kako treba modifikovati kombinacionu mrežu realizovanu pod tačkom *a*, tako da apsolutna vrednost broja bude predstavljena u BCD kodu?

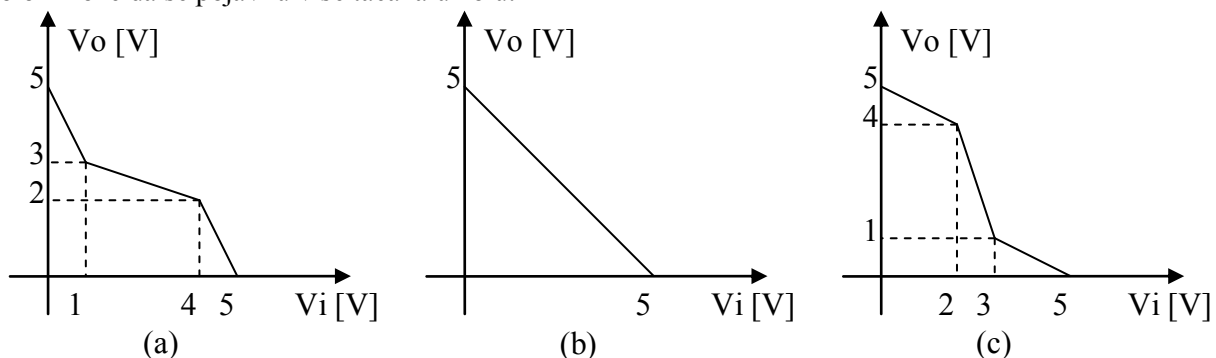
Zadatak 7 (a - 7, b - 3, c - 5 poena)

a) Na slici 7 su prikazane karakteristike prenosa sa tri različita invertorska kola koja se napajaju sa $V_{cc} = +5V$. Ako se ova kola povežu redno u lance sa beskonačnim, ali parnim, brojem kola *i* ako se na ulaz svakog lanca dovede napon $V_i = 2.7V$ odrediti napone na izlazima svakog od tri lanca.

NAPOMENA: U svakom lancu su kola istog tipa.

b) Koje od njih se može upotrebiti kao logičko NE kolo? Obrazložiti odgovore za svaki tip.

c) Ako se kolo može upotrebiti kao logičko kolo odrediti V_{oh} , V_{ol} , V_{ih} , V_{il} , prag odlučivanja (prebacivanja), margine šuma ako se pretpostavlja da se šum javlja samo na jednom mestu, margine šuma ako on može da se pojavi u više tačaka u kolu.

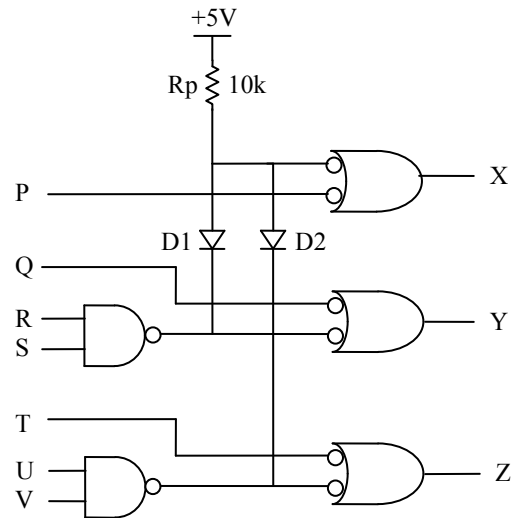


Slika 7.

Zadatak 8 (a - 1, b - 4, c- 1, d - 2 poen)

Na slici 8 je prikazana logička šema dela digitalnog uređaja posle izvršenih »neohodnih« modifikacija. Originalna realizacija ne sadrži diode D1 i D2 (otvorena veza), međutim zbog greške u projektovanju bilo ih je neophodno dodati. Upotrebljena logička kola su u standardnoj TTL tehnologiji.

- Odrediti logičke funkcije izlaza X, Y i Z pre modifikacije.
- Odrediti logičke funkcije izlaza X, Y i Z posle modifikacije odnosno dodavanja dioda D1 i D2
- Da li se ista funkcija dobija ako se umesto dioda stave kratke veze? Šta bi se u tom slučaju desilo sa kolom?
- Kako izvršena modifikacija sa diodama utiče na margine šuma kola?



Slika 8.

NAPOMENA za zadatke 9 i 10:

Prilikom tabelarnog prikaza rada poluprovodničkih elemenata koristiti sledeće skraćenice:

za diodu: vodi – ON, vodi na ivici provodjena $ON\gamma$, ne vodi OFF,
za tranzistore: zakočen OFF, vodi u direktnom aktivnom DA, vodi u direktnom zasićenju DS, vodi u inverznom aktivnom IA, vodi u inverznom zasićenju IS, ako je na ivici provođena dodati γ ($DA\gamma$, $IA\gamma$) ako je šotki transistor i ako vodi šotkijeva dioda unutar tranzistora dodati (DSS)

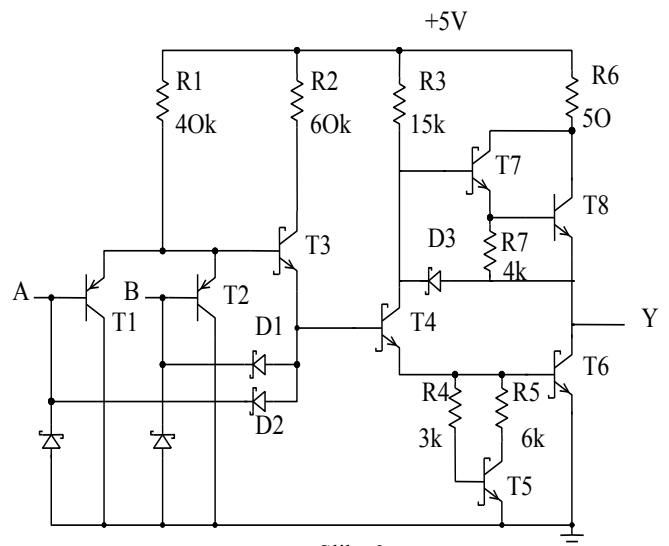
Zadatak 9 (a - 6, b - 6, c- 2, d - 1 poen)

Za logičko kolo sa slike 9 odrediti:

- Logičku funkciju koju kolo obavlja u pozitivnoj logici i režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno.
- Strujne kapacitete na izlazu logičkog kola kao i faktor grananja pod uslovom da napon logičke nule sme da poraste do V_{IL} , a napon logičke jedinice da padne do V_{IH} .
- Objasniti ulogu dioda D1, D2,
- Objasniti ulogu diode D3.

Poznato je:

za šotki diode $V_{DS}=0.2V$, za sve tranzistore $V_{\gamma}=0.55V$, $V_{BE}=0.65V$, $30 \leq \beta_F \leq 60$, $0.1 \leq \beta_R \leq 0.3$, za tranzistore koji nisu šotki $V_{BES}=0.75V$, $V_{CES}=0.2V$.



Slika 9.

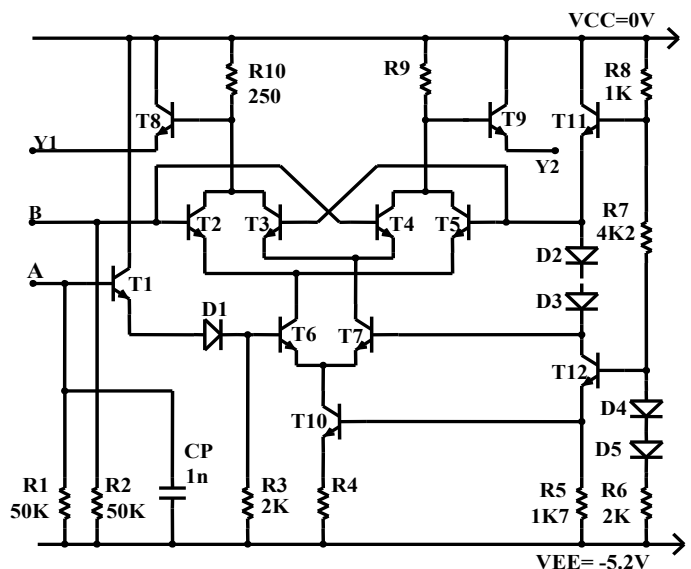
Zadatak 10 (a - 6, b - 9 poena)

Za logičko kolo sa slike 10, odrediti:

- Logičke funkcije izlaza $Y1=f(A,B)$ i $Y2=f(A,B)$ i režime rada svih tranzistora u kolu za sve kombinacije logičkih nivoa na ulazu kola. Rezultate prikazati tabelarno.
- Vrednosti otpornika R9 i R4 tako da margine šuma za logičku nulu i jedinicu budu jednake.

Poznato je:

$V_{BE}=V_D=0.7V$, $V_{\gamma}=0.6V$, $V_{BES}=0.8V$, $V_{CES}=0.2V$, $\beta_F=50$.



Slika 10.