

Elektrotehnički fakultet u Beogradu  
 Katedra za elektroniku  
 Predmet: OSNOVI DIGITALNE ELEKTRONIKE  
 Ispit: 24.06.2005. u 12:30<sup>h</sup>  
 Odgovorni nastavnik: L. Saranovac

L	L	D	K	Ispit	OCENA

KANDIDAT:

Ime \_\_\_\_\_  
 Prezime \_\_\_\_\_  
 Broj indeksa \_\_\_\_\_  
 Potpis \_\_\_\_\_

DEŽURNI:

Sala \_\_\_\_\_  
 Potpis \_\_\_\_\_

USLOVI ISPITA

1. Trajanje ispita 180' za studente koji koriste rezultate sa kolokvijuma i rade zadatke 3-9.
2. Trajanje ispita 240' za studente koji polažu integralan ispit i rade zadatke 1-9.
3. Ispit se polaže na formularu.
4. Dozvoljeni su kalkulator i hemijska olovka.
5. Traži se koncizan, jasan, čitak odgovor napisan u predviđenom prostoru (linija, boks, crtež).

OCENJIVANJE

R.Br.	1	2	3	4	5	6	7	8	9	Total
Max	<b>10</b>	<b>70(90)</b>								
Dobijen										

**Zadatak 1**

(10 poena)

Izračunati i nacrtati karakteristiku prenosa NMOS invertora sa pasivnim opterećenjem. Izračunati i definisati karakteristične tačke sa karakteristike prenosa.

Poznato je:  $R_L=30k$ ,  $W=400nm$ ,  $L=200nm$ ,  $\mu_n C_{ox}=270\mu A/V^2$ ,  $C_{ox}=1\mu F/cm^2$ ,  $V_T=0.5V$ ,  $\xi_c L=1.2V$ ,  $V_{DD}=1.8V$ ,  $V_{SAT}=8 \times 10^6$  cm/s.

---

**Zadatak 2**

(10 poena)

(a) Sledeće binarne brojeve predstavljene u drugom komplementu napisati sa minimalnim brojem bita u kodu znak + apsolutna vrednost, označenom BCD kodu i prvom komplementu.

$$000111 =$$

$$101010 =$$

$$10 =$$

$$0000 =$$

(b) Koristeći predstavu negativnih brojeva u drugom komplementu sa šest bita izvršiti sledeće operacije i komentarisati rezultate:

$$-16+(-15)$$

$$15+(-16)$$

(c) Koristeći predstavu negativnih brojeva u prvom komplementu sa šest bita izvršiti sledeće operacije i komentarisati rezultate:

$$-16+(-15)$$

$$15+(-16)$$

---

**Zadatak 3**

(10 poena)

Projektovati jednostepena statička CMOS logička kola koja realizuju zadatu logičku funkciju. Odrediti relativne odnose širine kanala svih tranzistora.

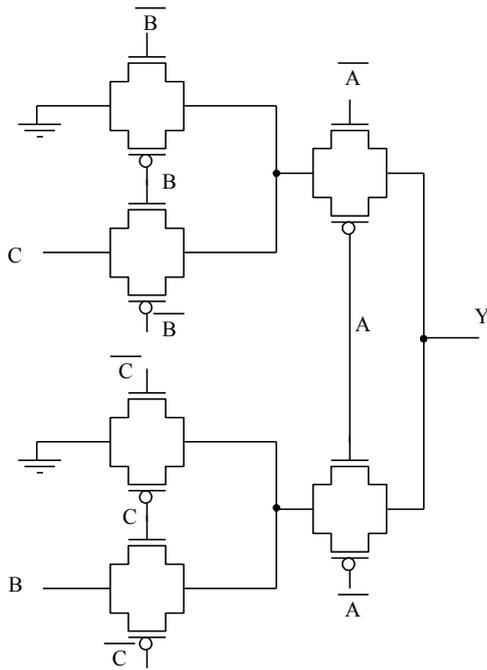
(a)  $Y=ABC+BD$

(b)  $Y=A+B+CD +A$

**Zadatak 4**

(10 poena)

(a) Napisati funkcionalnu tabelu za kolo sa slike 4:



Slika 4.

(b) Projektovati kolo korišćenjem transmisionih gejtova čiji je izlaz definisan funkcijom:

$$Y=A+BC$$

(c) Na bazi domino logike projektovati kolo čiji je izlaz opisan funkcijom:

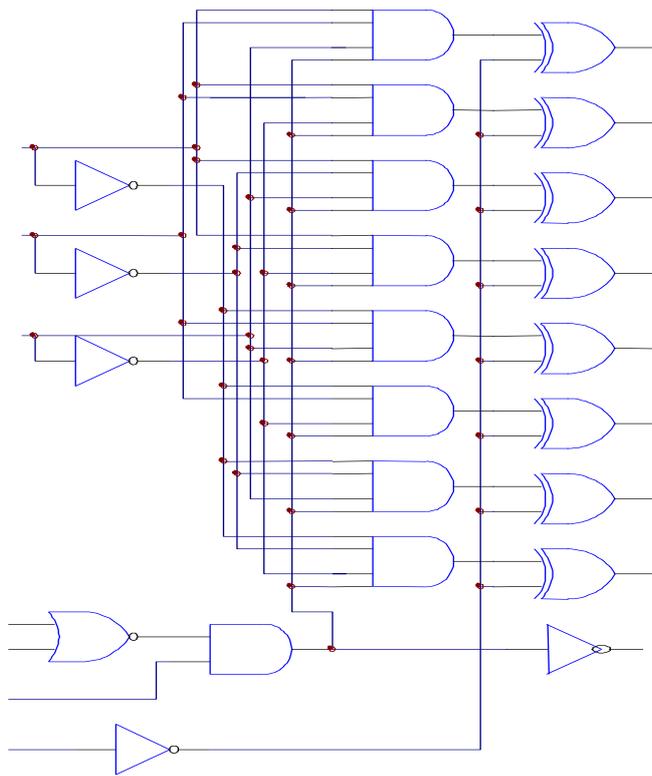
$$Y=\overline{A}+\overline{B}C$$

**Zadatak 5**

(10 poena)

Poznati dizajner logičkih kola odlučio je da prestane sa radom u nastavi i odlučio je da se obogati time što će patentirati kolo dato na slici 5.

(a) Koja je funkcija kola sa slike. Dati precizan odgovor, vodeći računa o svim ulazima. Označiti ulazne i izlazne priključke kola sa odgovarajućim labelama. Voditi računa o aktivnom nivou signala.



Slika 5.

(b) Korišćenjem samo kola sa slike 5 realizovati dekodera 4/16 sa aktivnim logičkim nulama na izlazima. Kola sa slike 5 crtati kao blokove.

(c) Korišćenjem kola sa slike 5 realizovati funkciju  $Y=D(A+BC)$ . Koristiti minimalan broj kola sa slike 5 i jedan otpornik, ako se zna da su izlazna kola sa otvorenim drejnom.

**Zadatak 6**

(10 poena)

(a) Za svaki od sledećih logičkih izraza odrediti kombinacije promene ulaznih promenljivih kada se javljaju statički hazardi (pojava lažnih nula i jedinica). Podrazumeva se da su izrazi realizovani u dva stepena u konfiguraciji ILI-I odnosno I-ILI. Obrazložiti odgovore.

$$F=(A+B+C)(\bar{B}+\bar{D})$$

$$F=\bar{A} B + \bar{C} \bar{B} + A B D$$

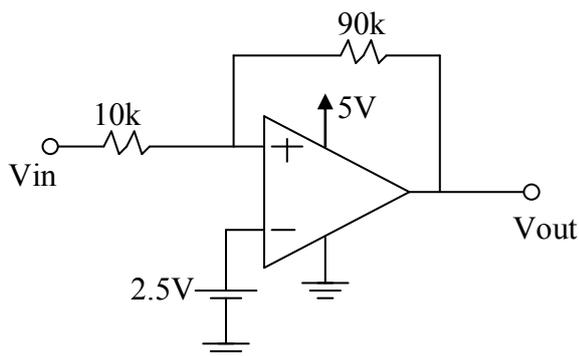
(b) Da li je moguće i kako eliminisati statičke hazarde u ovim kolima?

**Zadatak 7**

(10 poena)

(a) Nacrtati karakteristiku prenosa kola sa slike 7. Poznato je:  $R_i \rightarrow 0$ ,  $R_u \rightarrow \infty$ ,  $A \rightarrow \infty$ .

(b) Odrediti margine šuma kola.



Slika 7.

(c) Korišćenjem dva otpornika i dva CMOS invertora koji se napajaju sa  $V_{DD}=5V$ , realizovati kolo sa istom funkcijom prenosa kao u tački (a).

---

**Zadatak 8**

(10 poena)

- (a) Sa NI logičkim kolima realizovati D MS flipflop.
- (b) Ako je kašnjenje signala kroz logičko konačno i iznosi  $t_p=10\text{ns}$  izračunati vreme postavljanja flip flopa realizovanog u tački (a).

---

**Zadatak 9**

(10 poena)

- (a) Projektovati sinhroni 3-bitni binarni brojač sa sekvencom brojanja 2,4,5,1,3,2,4....., sa D flip flopovima koji imaju asinhronne ulaze za direktan set i reset. Kombinacionu mrežu realizovati u minimalnoj formi.
- (b) Projektovati kolo koje brojač izvodi iz zabranjenih stanja i preko asinhronih ulaza kolo dovodi u početno stanje 2.
- (c) Ako su kašnjenja flip flopova različita da li će kolo pouzdano dovesti brojač u stanje 2? Da li će kolo pouzdano izvesti brojač iz zabranjenih stanja? Da li će kolo smetati u normalnom režimu rada? Ako hoće predložiti modifikaciju kola tako da ne utiče na normaln režim rada. Obrazložiti odgovore.