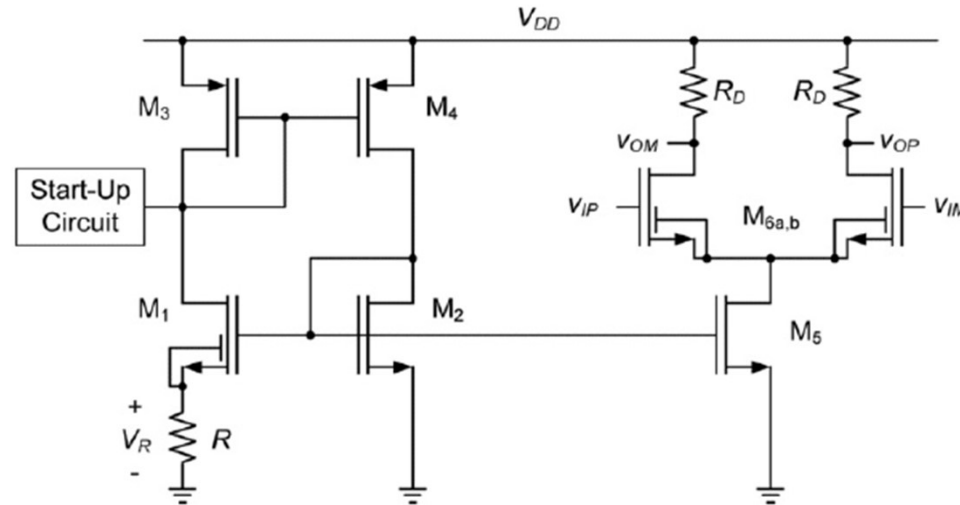


□ Constant Transconductance Bias Circuit

- Kolo koje se može koristiti za polarizaciju tranzistora u svim oblastima inverzije



- Služi za polarizaciju kola sa $g_m = \text{const}$. Kada su tranzistori u diferencijalnom pojačavaču u istoj oblasti inverzije, tada je i njihova transkonduktansa robusna na PVT varijacije
- Potrebno je kolo za startovanje, odnosno za uključenje jednog od strujnih ogledala, bilo sa PMOS, ili sa NMOS tranzistorima
- Nakon startovanja i prelaznog režima kolo za polarizaciju ulazi u ustaljeno stanje

$$I_{D3} = I_{D4} \quad I_{D1} = I_{D3}, I_{D2} = I_{D4}$$

$$g_{m2} = \frac{1}{nU_T} \frac{I_{D2}}{q_2 + 1}$$

$$RI_{D1} = RI_{D2} = V_{GS2} - V_{GS1}$$

$$V_p = \frac{V_G - V_{T0}}{n} \Rightarrow V_{GS2} - V_{GS1} = n(V_{p2} - V_{p1}) = nU_T \left[2(q_2 - q_1) + \ln \frac{q_2}{q_1} \right]$$

$$g_{m2} = \frac{1}{nU_T} \frac{I_{D2}}{q_2 + 1} = \frac{1}{R} \frac{2(q_2 - q_1) + \ln \frac{q_2}{q_1}}{1 + q_2} = \frac{1}{R} F(q_1, q_2)$$

- Varijacija transkonduktanse g_{m2} sa temperaturom u funkciji je promene otpornosti i nivoa inverzije tranzistora M_1 i M_2
- Kada je otpornost R izvan čipa (off-chip) tada je u datoj oblasti inverzije transkonduktansa g_{m2} ima veoma stabilnu vrednost
- Sa on-chip otpornošću, temperaturni koeficijent transkonduktanse je određen realizacijom otpornosti R . Kada je R realizovan u poly sloju, TC g_{m2} je relativno mali.
- Kada su naponi praga tranzistora M_1 i M_2 isti, tada je

$$I_{D1} = I_{D2} \Rightarrow \frac{W_1}{W_2} = \frac{q_2^2 + q_2}{q_1^2 + q_1}$$

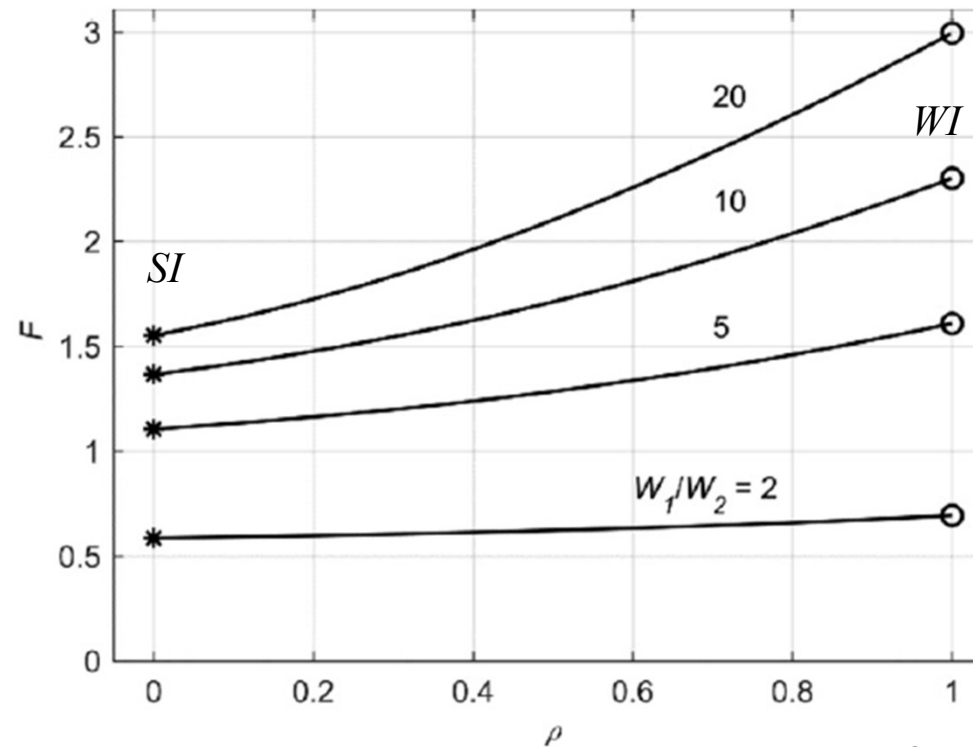
- Posmatrajmo dva krajnja slučaja, slabu i jaku inverziju
- U oblasti WI q_1 i q_2 imaju male vrednosti

$$g_{m2} = \frac{1}{R} \ln \frac{q_2}{q_1} = \frac{1}{R} \ln \frac{W_1}{W_2}$$

- U SI oblasti q_1 i q_2 imaju velike vrednosti, te je

$$g_{m2} = \frac{1}{R} \frac{2(q_2 - q_1)}{q_2} = \frac{2}{R} \left(1 - \sqrt{\frac{W_2}{W_1}} \right)$$

- Između ovih graničnih vrednosti transkonduktanse g_{m2} faktor F određuje ponašanje kola



Normalizovana efikasnost transkonduktanse

$$\rho = \frac{g_{m2} / I_{D2}}{(g_{m2} / I_{D2})_{\max}}$$

- Ako je otpornost u drejnu R_D diferencijalnog para tranzistora $M_{6a,b}$ napravljena od istog materijala kao i otpornost R za postavljanje transkonduktanse g_{m2} , tada je u WI oblasti

$$A_{dif} = g_{m6} R_D = \frac{W_5}{W_2} \frac{R_D}{R} \ln \frac{W_1}{W_2}$$

- Radi male varijacije pojačanja, diferencijalni tranzistori treba da budu u istoj oblasti kao i tranzistori u strujnom izvoru, odnosno da su im dužine kanala iste. Pošto tranzistori M_5 i M_2 čine strujno ogledalo, i tranzistor M_5 treba da bude sa istom dužinom kanala

Primer: Dizajnirati kolo sa konstantnim g_m za polarizaciju diferencijalnog pojačavača, tako da bude $I_{D1}=I_{D2}=50\mu A$. Poznato je $V_{DD}=1.2V$, $V_R=0.1V$ i $L=0.5\mu m$. Simulacijom prikazati zavisnost I_{D2} i g_{m2} u funkciji promene temperature ambijenta (-40C-125C) i napona napajanja V_{DD} (1.1V-1.3V).

Smatraćemo da je $W_3=W_4$ i da je $V_{DS3}=V_{DS4}$

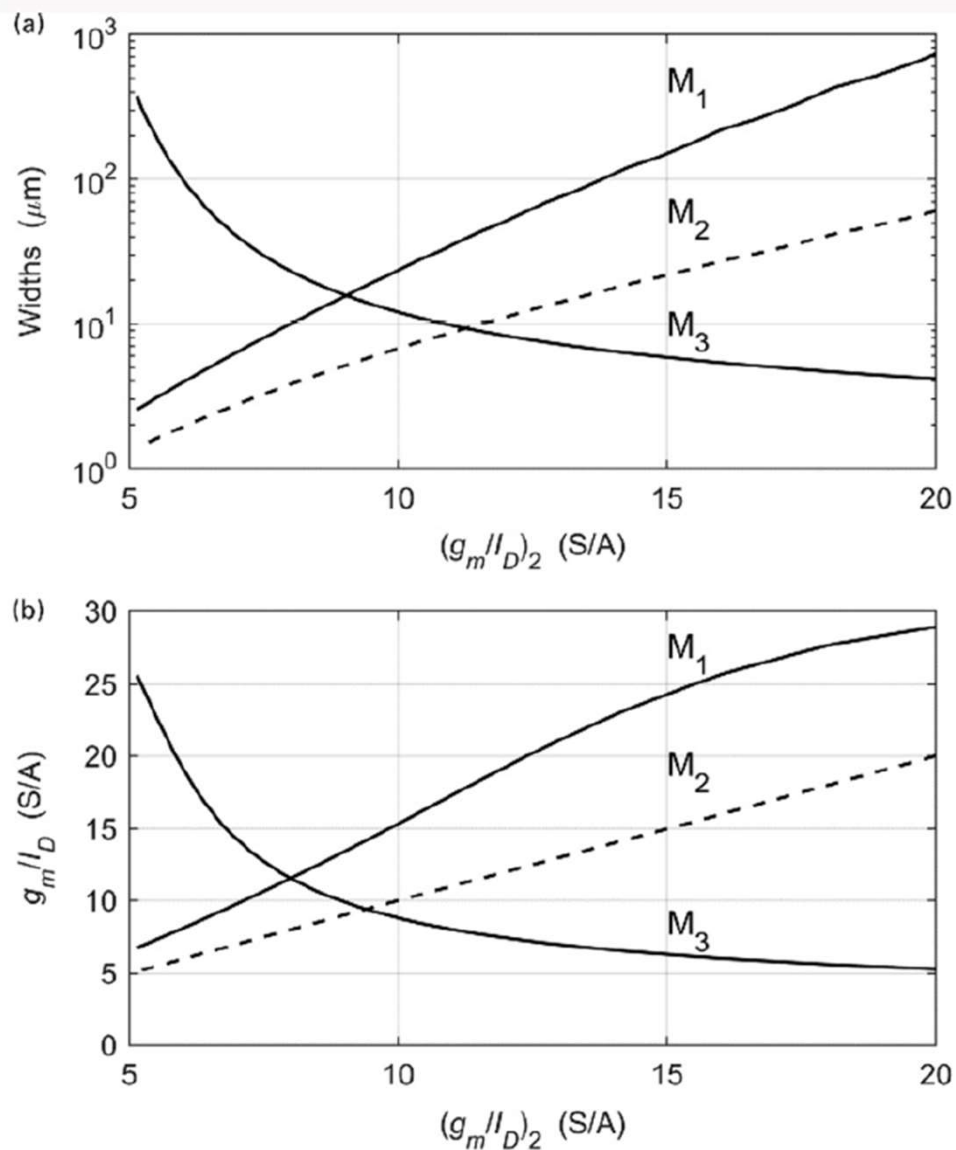
Prvo izračunamo V_{GS2} , a zatim i gustine struja J_{D1} , J_{D2} i J_{D3}

$J_{D2} = \text{diag}(\text{lookup}(\text{nch}, 'ID_W', 'VGS', V_{GS2}, 'VDS', V_{GS2}, 'L', L));$

$J_{D1} = \text{diag}(\text{lookup}(\text{nch}, 'ID_W', 'VGS', V_{GS2}-V_R, 'VDS', V_{GS2}-V_R, 'L', L));$

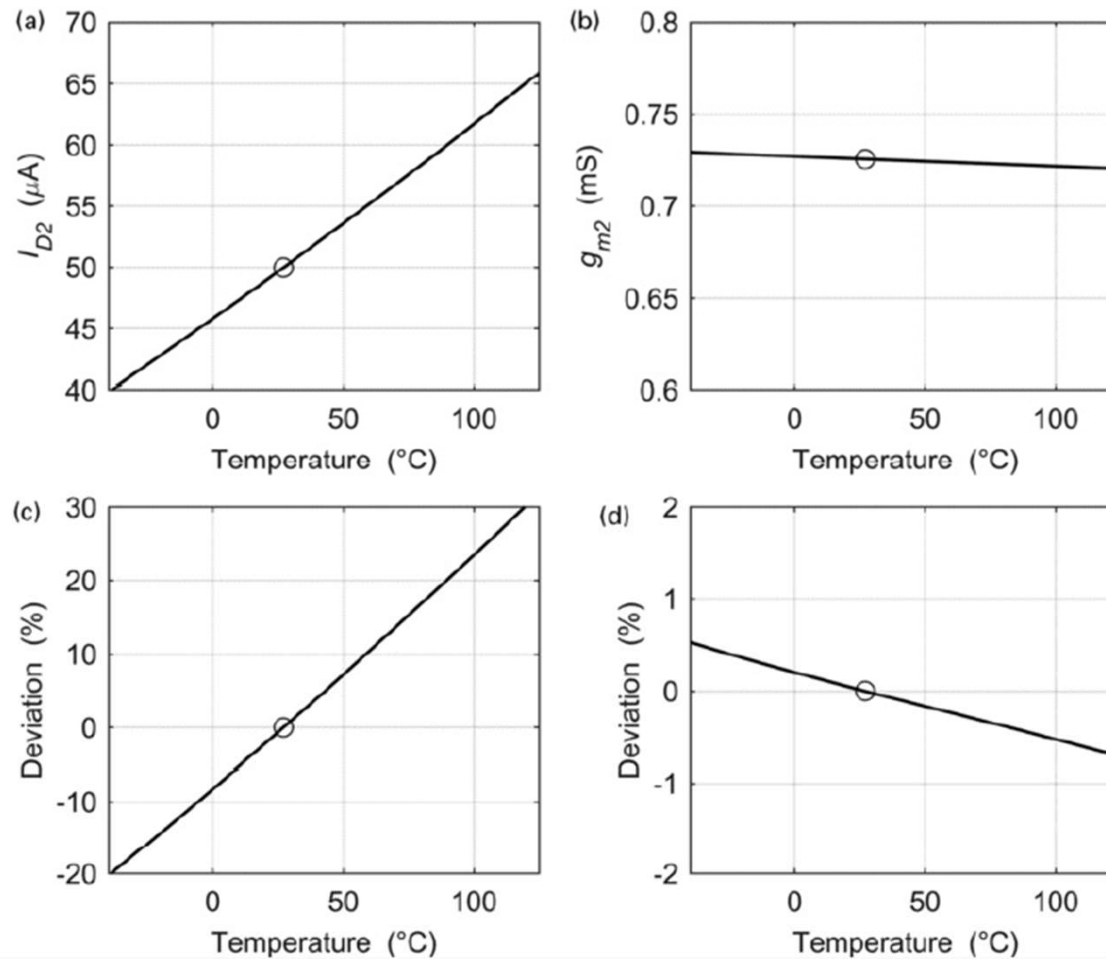
$J_{D3} = \text{diag}(\text{lookup}(\text{pch}, 'ID_W', 'VGS', V_{DD}-V_{GS2}, 'VDS', V_{DD}-V_{GS2}, 'L', L));$

Na osnovu zahtevane struje drejna $I_D=50\mu A$, dobijaju se moguće širine kanala i g_m/I_D u funkciji efikasnosti transkonduktanse g_{m2}/I_{D2}



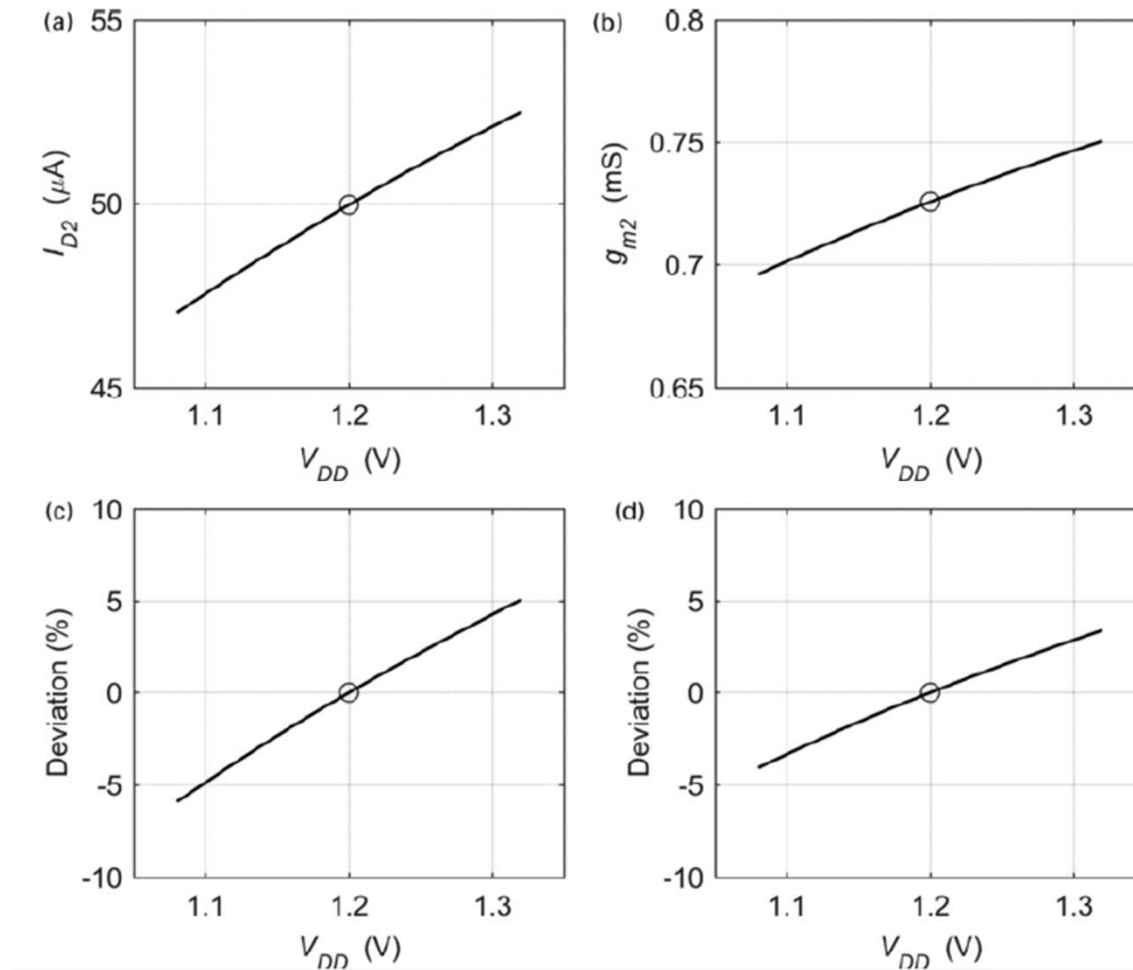
Relativno je velika promena širine kanala
 Uzimajući da je $W_2=15\mu m$, dobija se $W_1=82.59\mu m$ i $W_3=6.99\mu m$
 Sa ovim vrednostima širine kanala efikasnosti transkonduktanse su:
 $(g_m/I_D)_2=13.29$ (M1),
 $(g_m/I_D)_1=21.59$ (~WI)
 $(g_m/I_D)_3=6.86$ (SI)

Simulacije sa promenom temperature:



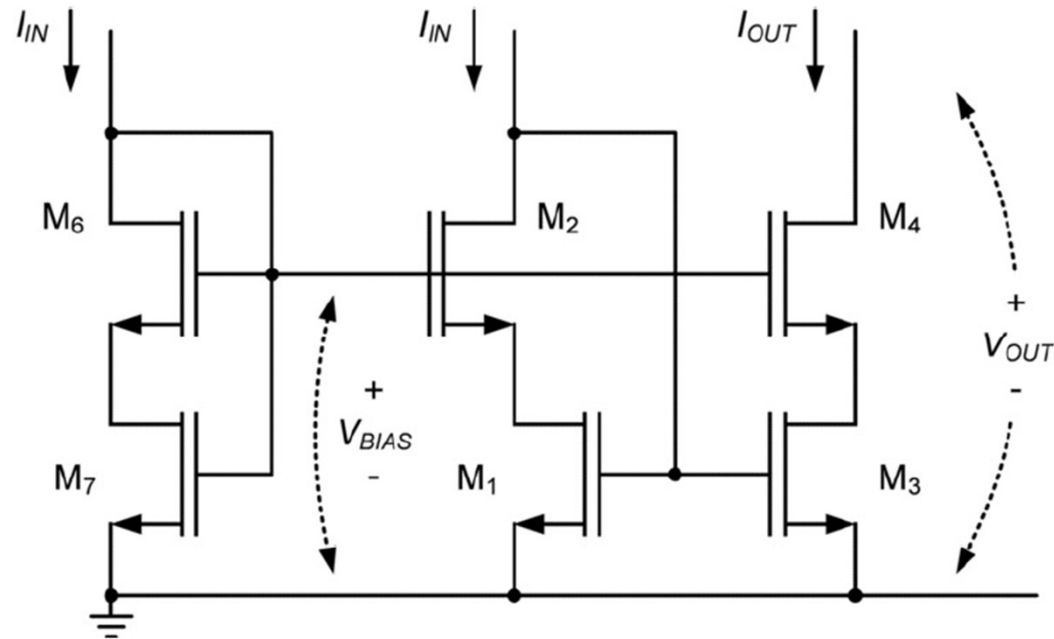
Pri promeni temperature od -40C do 125C, transkonduktansa g_{m2} se menja u opsegu +0.5% do -0.8%

Simulacije sa promenom napona napajanja V_{DD} :



Promena transkonduktanse g_{m2} u ovom slučaju je znatno veća (10%), što je posledica uticaja Earlyjevog efekta.

High-Swing kaskodni strujni izvor



- Za veliku izlaznu otpornost je potrebna relativno velika dužina kanala, npr. $L=0.5\mu\text{m}$
- Da bi se na strujnom izvoru dobio što manji pad napona treba da bude što veća vrednost g_m/I_D , a tada su za istu struju potrebni tranzistori sa većom širinom kanala
- Kompromisno $g_m/I_D=20$ daje minimalni pad napona na tranzistoru u zasićenju

$$V_{Dsat} \approx \frac{2}{g_m / I_D} = 0.1 \text{ V}$$

- Međutim, problem je što je pri ovoj vrednosti napona drejn-sors Earlyjev napon mali, odnosno mala je izlazna otpornost tranzistora

Stoga ćemo uzeti da je napon drejn-sors tranzistora M_1, M_3 nešto veći

$$V_{DS1} = V_{Dsat} + V_X \approx \frac{2}{g_m / I_D} + V_X$$

VGS1 = lookupVGS(nch,'GM_ID',gmID1,'VDS',VDS1,'L',L);

VEA1 = lookup(nch,'ID_GDS','VGS',VGS1,'VDS',VDS1,'L',L);

$$V_X = \begin{cases} 0 \\ 50 \text{ mV} \\ 100 \text{ mV} \end{cases} \Rightarrow V_{EA1} = \begin{cases} 0.556 \text{ V} \\ 1.733 \text{ V} \\ 2.285 \text{ V} \end{cases} \Rightarrow r_{ds3} = r_{ds1} = \frac{V_{EA1}}{I_0} = \frac{V_{EA1}}{100 \mu\text{A}} = \begin{cases} 5.56 \text{ k}\Omega \\ 17.33 \text{ k}\Omega \\ 22.85 \text{ k}\Omega \end{cases}$$

Kompromisno $V_x=50\text{mV}$

Napon za polarizaciju gejta kaskodnog tranzistora je

$$V_{BIAS} = V_{DS1} + V_{GS2}$$

Da bi odredili VGS2 uradićemo interpolaciju napona V_{GS1} tako da bude $J_{D1}=J_{D2}$

JD1 = lookup(nch,'ID_W','VGS',VGS1,'VDS',VDS1,'L',L);

S = .001*(0:50);

JD2 = lookup(nch,'ID_W','VGS',UGS1+S,'VDS',VGS1-VDS1, 'VSB',VDS1,'L',L);

VGS2 = interp1(JD2/JD1,VGS1+S,1);

VBIAS = VDS1 + VGS2;

$$W = I_{in} / J_{D1}, W_{1-4} = W$$

V_x (mV)	0	50	100
V_{DS1} (mV)	100	150	200
V_{GS1} (mV)	427	430	430
V_{BIAS} (mV)	538	602	662
W (μm)	146.2	131.4	128.0

Izlazna otpornost strujnog izvora je

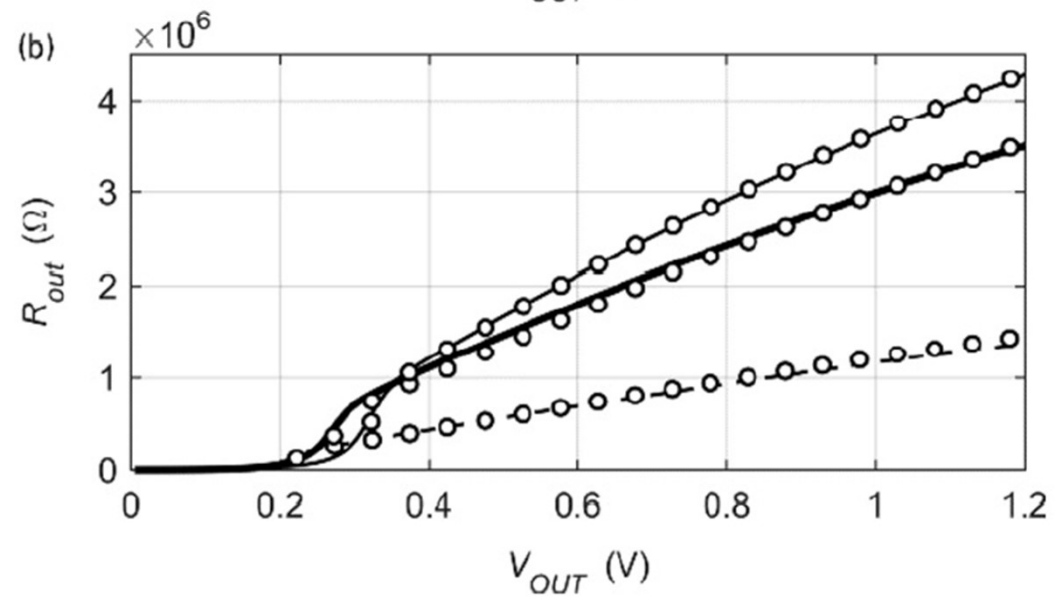
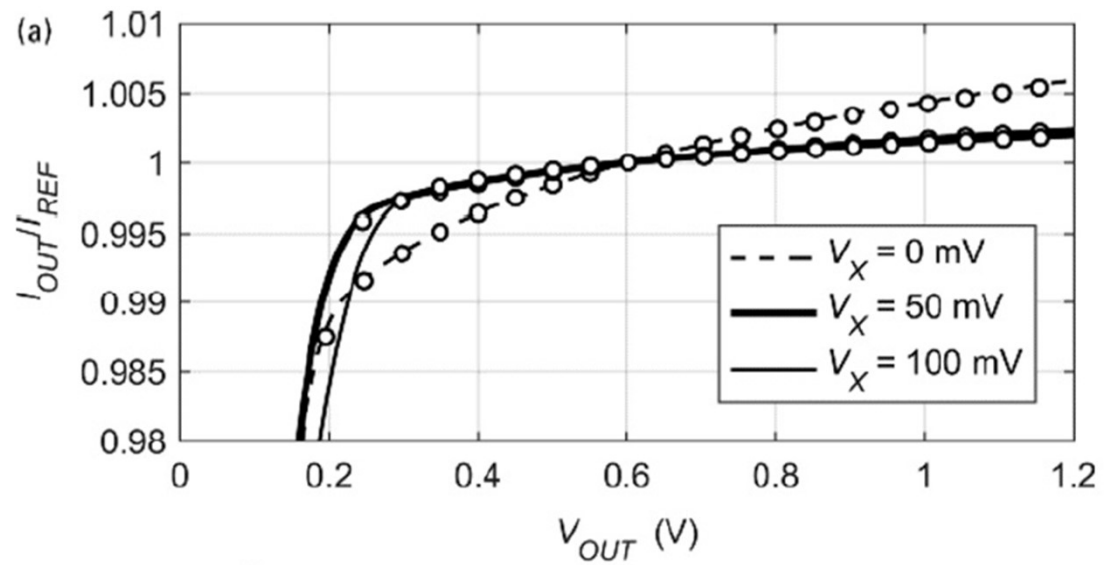
$$R_0 = r_{ds4} + r_{ds3} \left(1 + (g_{m4} + g_{mb4}) r_{ds4} \right)$$

Ekvivalentni Earlyjev napon čitavog strujnog izvora je

$$V_{EA} = R_0 I_0 = \frac{1}{g_{ds4} / I_0} + \frac{1}{g_{ds3} / I_0} \left(\frac{g_{m4}}{I_0} + \frac{g_{mb4}}{I_0} \right) \frac{1}{g_{ds4} / I_0} \frac{1}{g_{ds3} / I_0}$$

V_x (mV)	0	50	100
V_{EA} (V)	48.51	123.26	136.97
R_{out} (M Ω)	0.49	1.23	1.37

Kada je kapacitivnost strujnog izvora bitan parametar, dužina kanala se može smanjiti, naravno po cenu smanjene izlazne otpornosti



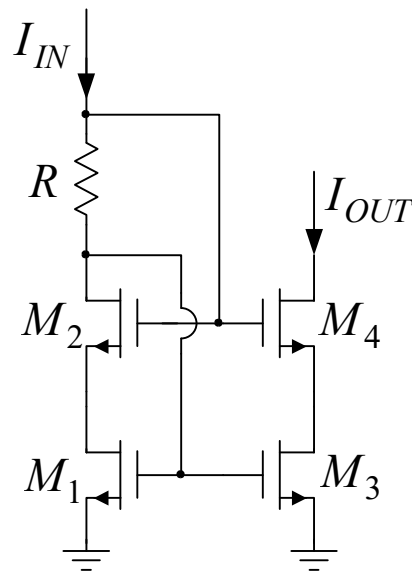
- Dimenzionisanje tranzistora u kolu za polarizaciju strujnog ogledala

$$W_6 = W_2 = W$$

JD7 = lookup(nch,'ID_W','VGS',Vbias,'VDS',VDS1,'L',L);

V_x (mV)	0	50	100
W_7 (um)	29.02	13.78	8.13

Dodavanjem otpornosti u drejn tranzistora M_2 mogu se ukloniti tranzistori M_6 i M_7



$$R = \frac{V_{BIAS} - V_{GS1}}{I_0} = \begin{cases} \frac{538 - 427}{0.1} \Omega \\ \frac{602 - 430}{0.1} \Omega \\ \frac{662 - 430}{0.1} \Omega \end{cases} = \begin{cases} 1110 \Omega \\ 1720 \Omega \\ 2320 \Omega \end{cases}$$