

# Izlazni stepeni OPAMP-a

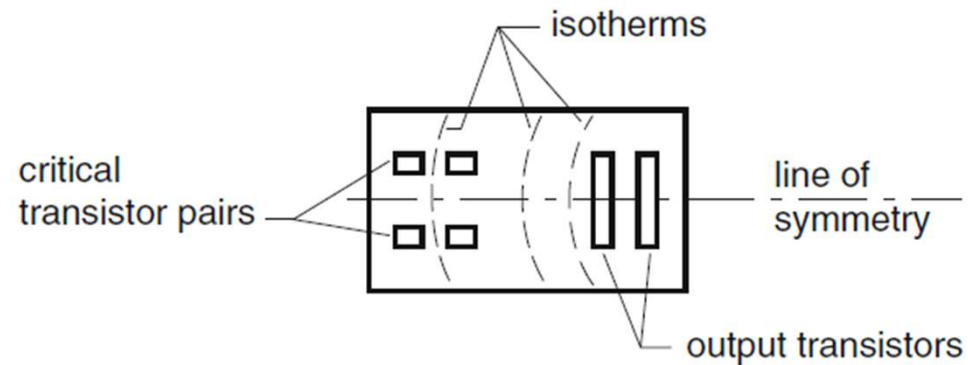
- Izlazni stepen treba da omogući negativne i pozitivne izlazne struje pri velikoj strujnoj efikasnosti, opseg izlaznog napona koji efikasno koristi opseg između negativnog i pozitivnog napona napajanja, veliki stepen iskorišćenja snage, mala izobličenja i dobro ponašanje na visokim učestanostima.

### Stepen iskorišćenja izlaznih stepena

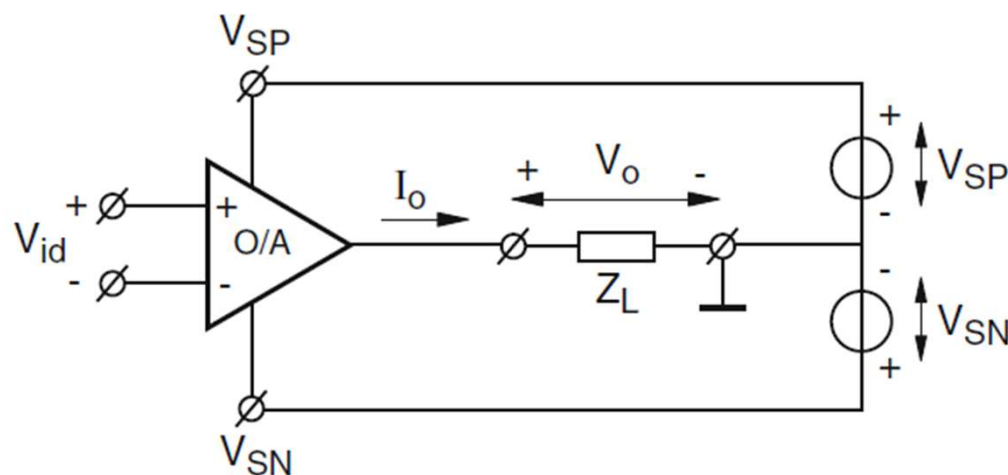
- Veliki stepen iskorišćenja je jedan od glavnih ciljeva u projektovanju izlaznog stepena opšte namene. Stepenn iskorišćenja je odnos korisne snage predate potrošaču,  $P_o$ , i snage izvora za napajanje,  $P_s$ .
- Razlika između ove dve snage se disipira na izlaznom stepenu, što povećava temperaturu čipa i stvara temperaturne razlike (gradijent) na čipu, i na taj način kviri karakteristike pojačavača. Porast temperature povećava koncentraciju termički generisanih elektrona u silicijumu, što povećava inverzne struje zasićenja pn spojeva (udvostručavaju se pri porastu temperature za 6K).
- Da bi temperatura čipa  $T_c$  bila manja od maksimalne dozvoljene,  $T_{cmax}$  (oko 150°C), proizvod snage disipacije,  $P_d$ , i termičke otpornosti,  $R_{TH}$ , između čipa i ambijenta, mora da bude manji od razlike temperatura  $\Delta T$  između  $T_{cmax}$  i temperature ambijenta  $T_a$ :

$$P_d R_{TH} \leq (T_{cmax} - T_a).$$

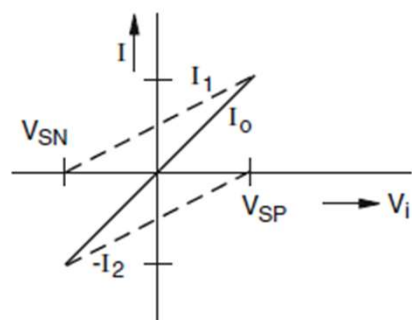
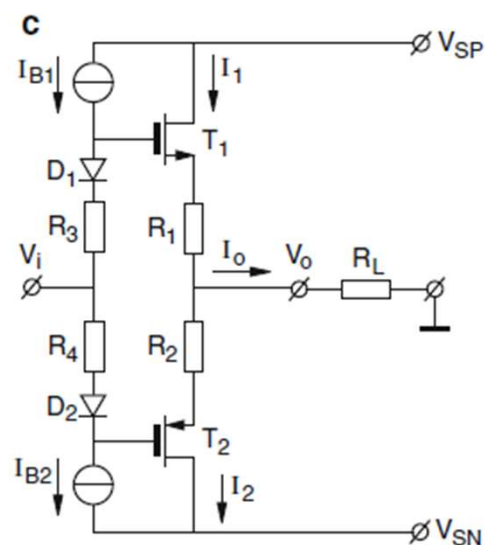
- Termička sprega na čipu između ulaznih i izlaznih stepena predstavlja internu povratnu spregu koja ograničava upotrebljivo pojačanje operacionog pojačavača na niskim učestanostima .
- Promene temperature ulaznih tranzistora modulišu ofsete pojačavača preko njihovih temperaturnih driftova. Pored toga, temperaturni gradijenti mogu da naprave dodatne varijacije ofseta. Prvi efekat se minimizira udaljavanjem izlaznih tranzistora od ulaznih. Drugi efekat se smanjuje stavljanjem izlaznih tranzistora na liniju simetrije kritičnih tranzistora, i preciznim balansiranjem međusobnih sprega kritičnih tranzistora ulaznog stepena, kao što je prikazano na slici levo.



- Izlazni stepen univerzalnog operacionog pojačavača treba da omogući izlazni napon i struju oba polariteta, što daje opštu konfiguraciju napajanja operacionog pojačavača kao na slici. Uzemljenje je prikazano između dva spoljašnja naponska izvora  $V_{SP}$  i  $V_{SN}$  suprotnog polariteta. Međutim, kada se koristi samo jedan izvor napona za napajanje, uzemljenje se obično stavlja na negativan priključak napajanja. U tom slučaju, desna strana impedanse potrošača  $Z_L$  zahteva veštački priključak za napajanje između granica napajanja  $V_{SP}$  i  $V_{SN}$



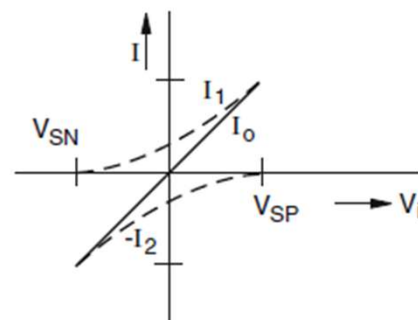
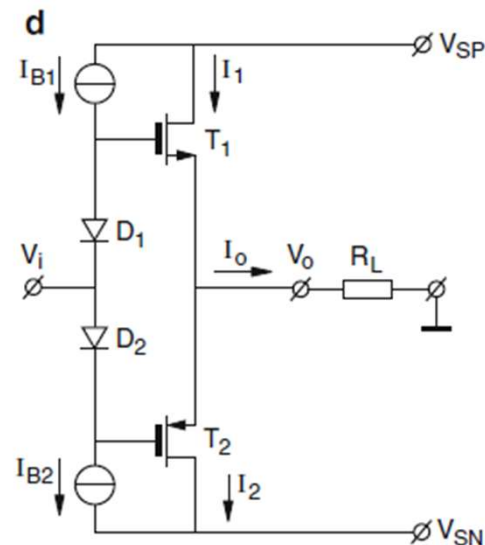
- Faktor iskorišćenja bitno zavisi od načina polarizacije izlaznih tranzistora. Nekoliko načina polarizacije je prikazano za pet kola jediničnih naponskih pojačavača na sledećim slikama. Iako su prikazani sa MOS tranzistorima, ova kola mogu da se realizuju i sa bipolarnim tranzistorima. Diode u kolima su iste vrste kao i tranzistori. Nesimetrična kola na slikama a i b su vrlo neekonomična. Opseg promene izlaznog napona prvog kola ne može da se približi negativnom naponu napajanja.



Push-pull class A

$$I_1 + I_2 = 0.5 \cdot V_S / R_L$$

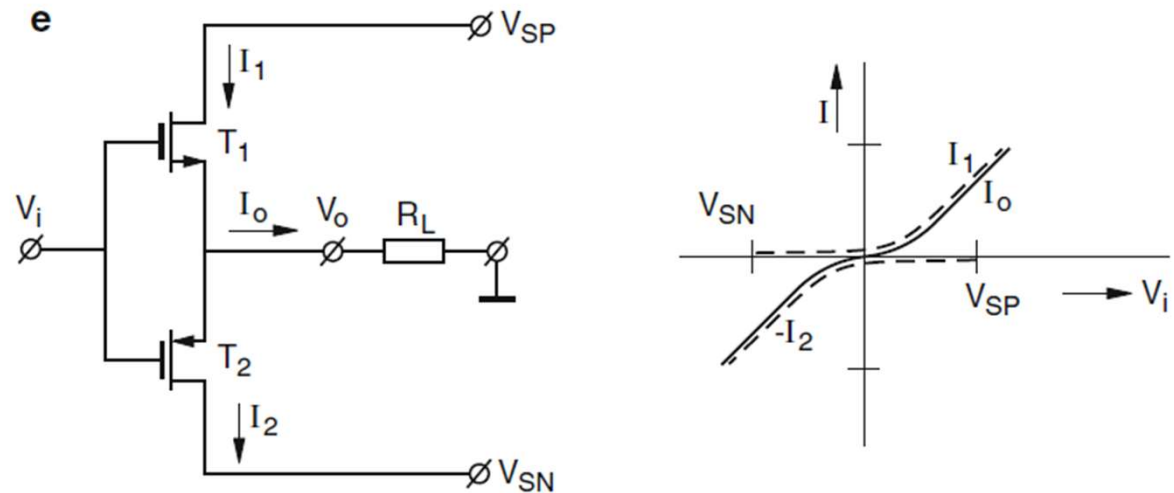
$$V_s = V_{sp} - V_{sn}$$



Push-pull class AB

$$I_B = I_{B1} = I_{B2}$$

- Puš-pul kola sa slika c i d imaju veliki stepen iskorišćenja. Kada je izlazni napon blizak naponu napajanja, ova kola disipiraju malu snagu, ne računajući gubitke u BE ili GS diodi i pomoćnim komponentama.



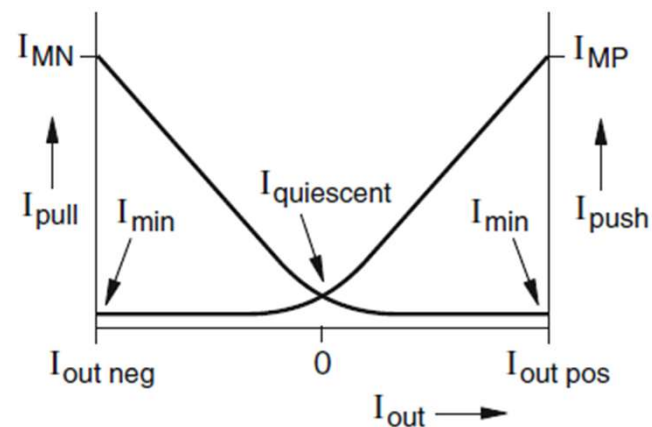
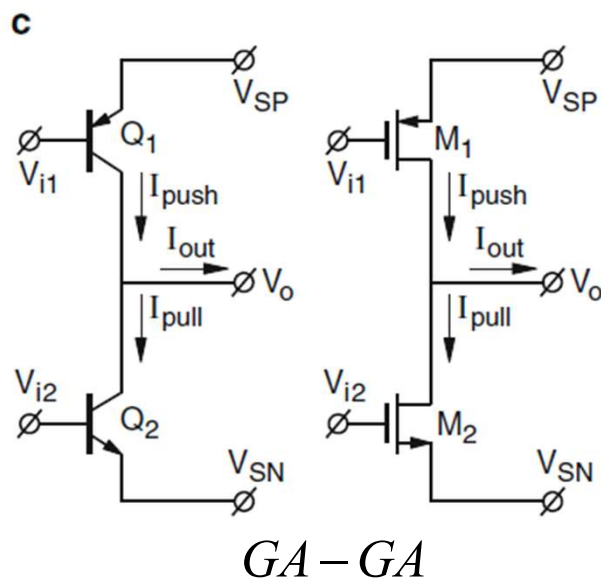
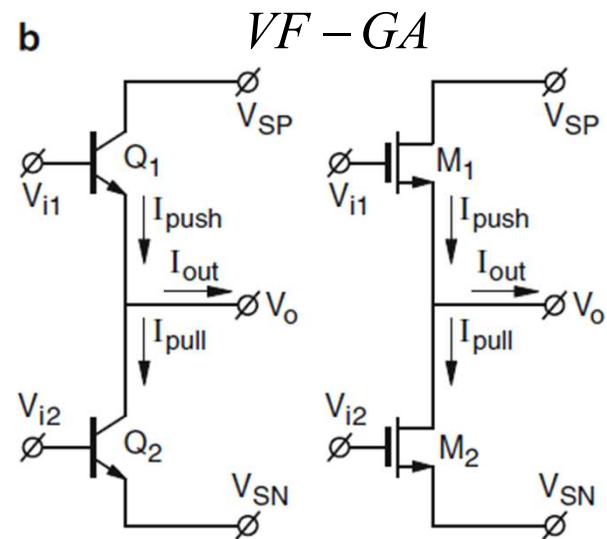
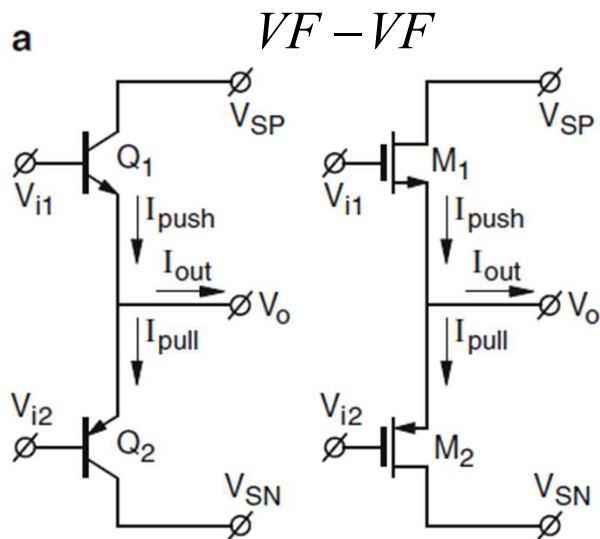
- Kolo na slici e radi u klasi C i nema disipaciju pri nultoj izlaznoj struji pošto je proizvod struja jednak nuli  $I_1 I_2=0$ . Međutim, ima dinamička krossover izobličenja, čak i kada se primeni jaka negativna povratna sprega (zbog konačne brzine promene napona pobudnog stepena).

## Klasifikacija izlaznih stepena

- Izlazni tranzistori mogu da rade u sve tri sprege. Kada su u ZB ili ZG, tj. CF (“current follower”), obično su to kaskodirajući tranzistori, tj. ponašaju se slično kao ZE ili ZS. Stoga se može smatrati da su tranzistori u izlaznom stepenu vezani kao VF (“voltage follower, tj. ZC ili ZD) ili GA (“general amplifier”, tj. ZE ili ZS).

	Gornji tranzistor	Donji tranzistor
1	VF	VF
2	VF	GA
3	GA	GA

- Za veliki faktor iskorišćenja, maksimalna amplituda korisne struje treba da bude mnogo veća od struje u MRT, a za dobro ponašanje na visokim učestanostima minimalna amplituda korisne struje treba da bude što veća.
- Polarizacija izlaznog stepena u klasi AB može da se realizuje feedforward ili feedback tehnikama.



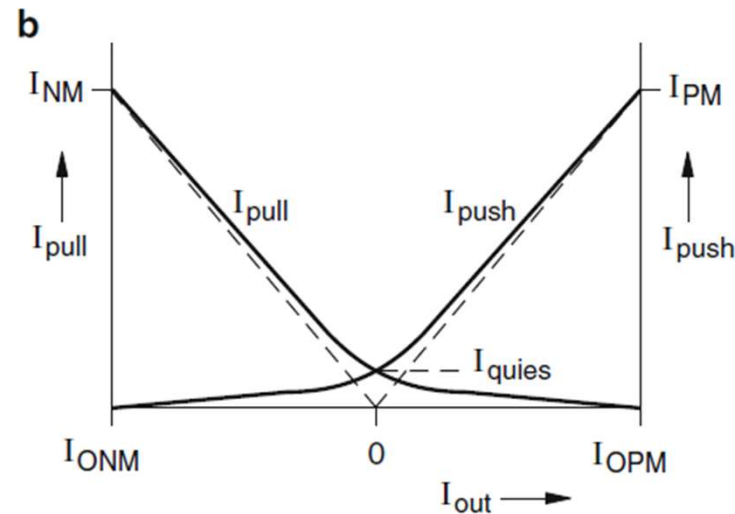
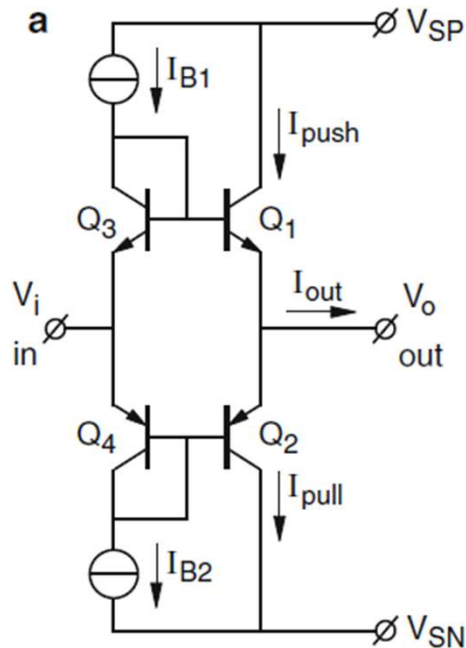
**Class-AB**



## Feedforward polarizacija u klasi AB (FFB)

- Komponente koje određuju polarizaciju su vezane redno ili paralelno sa putanjom signala.

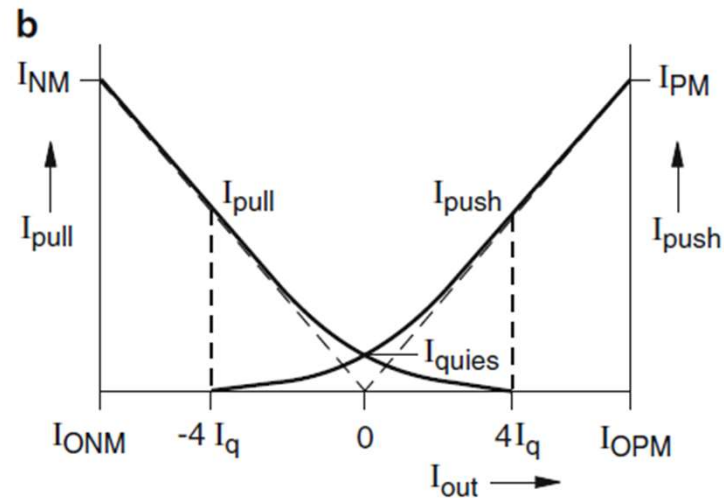
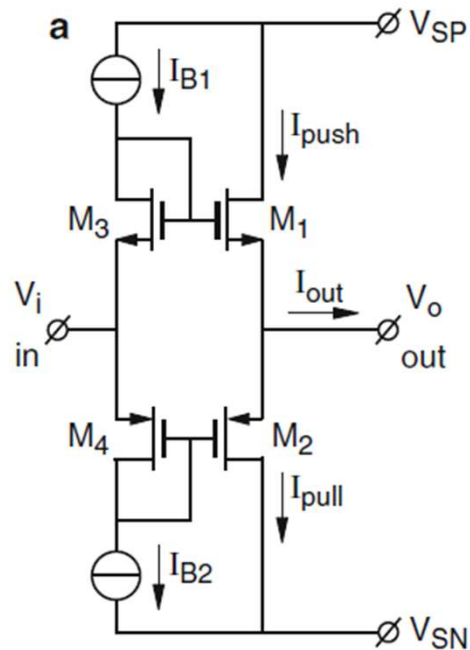
FFB VF izlazni stepeni



$$V_{BE1} + V_{BE2} = V_{BE3} + V_{BE4}$$

$$I_{push} \cdot I_{pull} = I_{quies}^2$$

- Maksimalna struja je  $I_{PM} = \beta_1 I_{B1}$  tj.  $I_{NM} = \beta_2 I_{B2}$ . Tranzistori nikad nisu potpuno isključeni. Izlazna impedansa je mala ( $1/2g_{m1,2}$ ), a str. pojačanje je približno  $\beta$ .

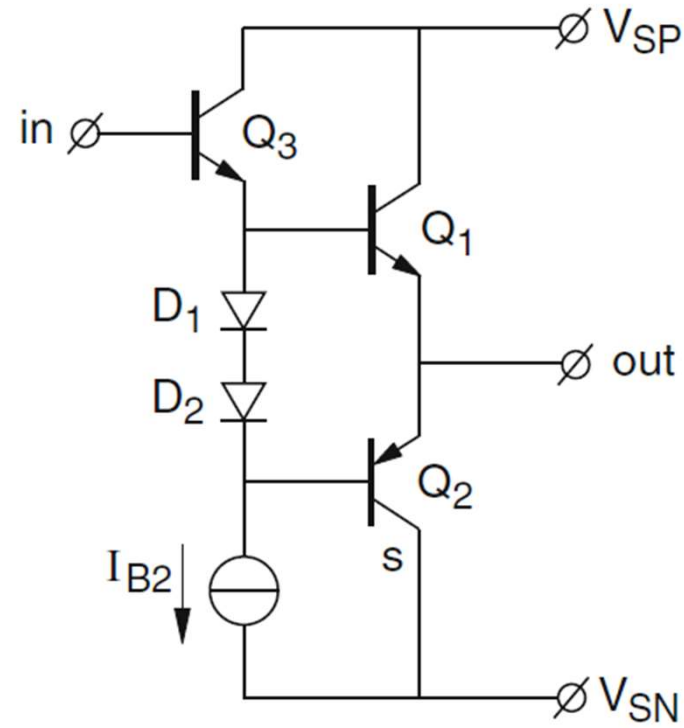
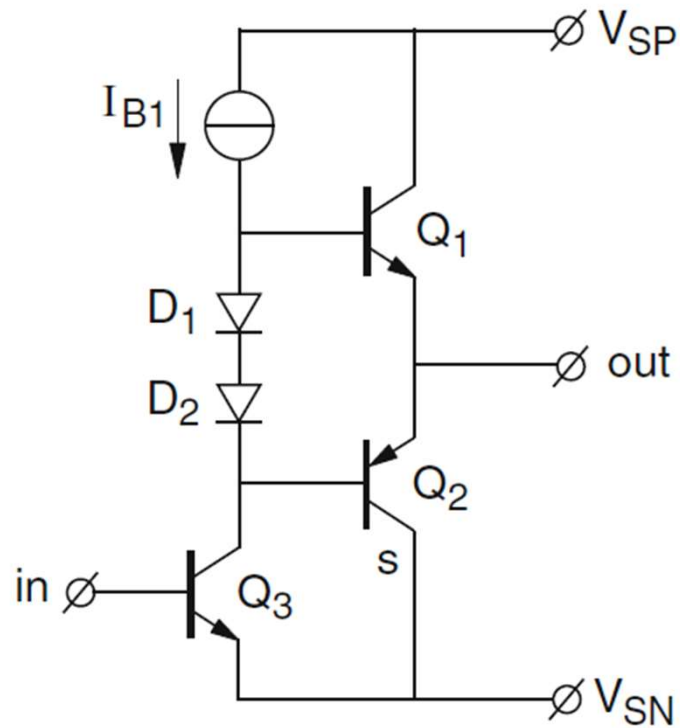


$$V_{GS1} + V_{GS2} = V_{GS3} + V_{GS4}$$

$$\sqrt{I_{push}} + \sqrt{I_{pull}} = 2\sqrt{I_{ques}}$$

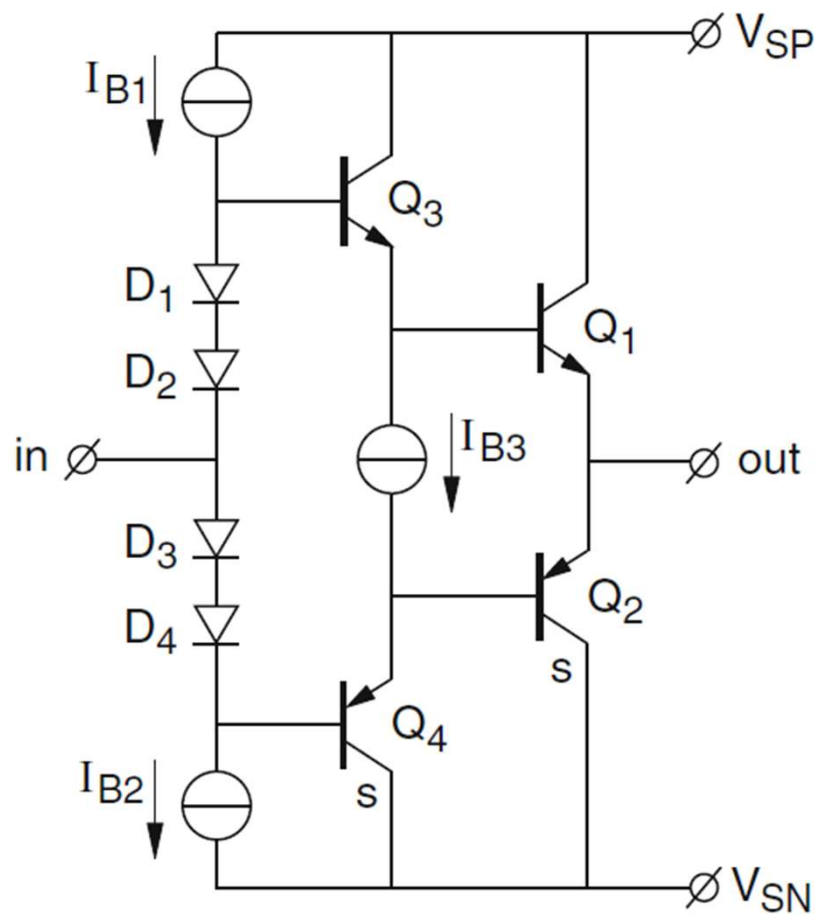
Ako jedan tranzistor ima struju veću od  $4I_B = 4I_{quies}$ , drugi je isključen. Izlazna impedansa je  $(1/2g_m)$

Asimetrična pobuda:

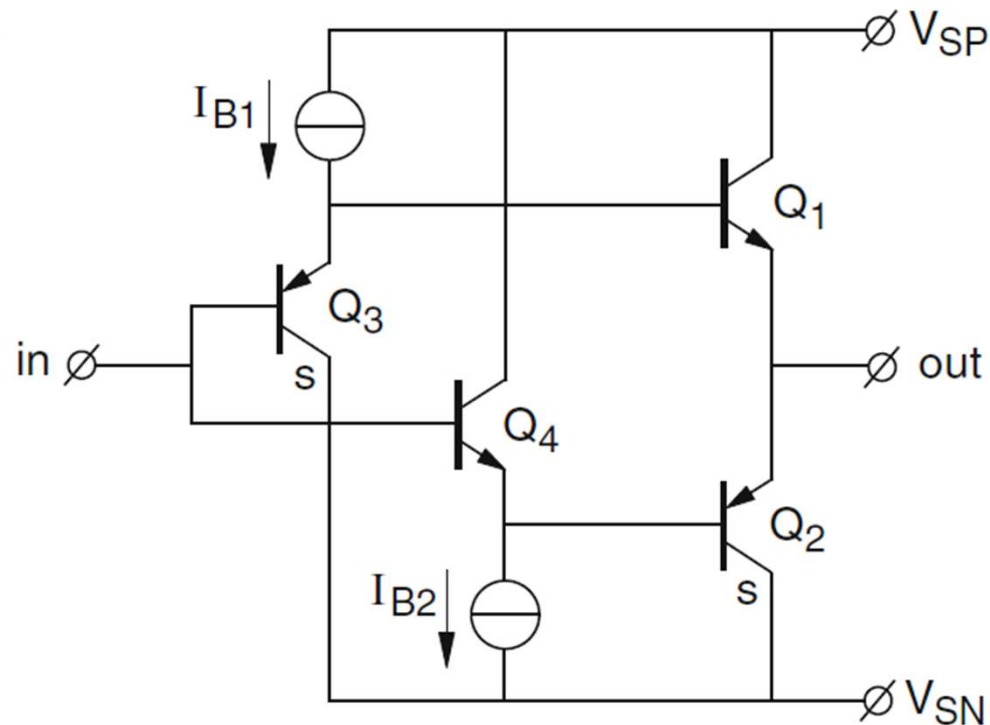


- Manja amplituda korisnog signala u drugom slučaju (Q3 je u spoju sa ZC na drugoj slici)
- Generalni problem mali koeficijent strujnog pojačanja lateralnih bipolarnih PNP tranzistora, što kviri linearnost izlaznog stepena

- Darlingtonovi tranzistori smanjuju potreban strujni kapacitet pobude, ali smanjuju amplitudu napona na izlazu

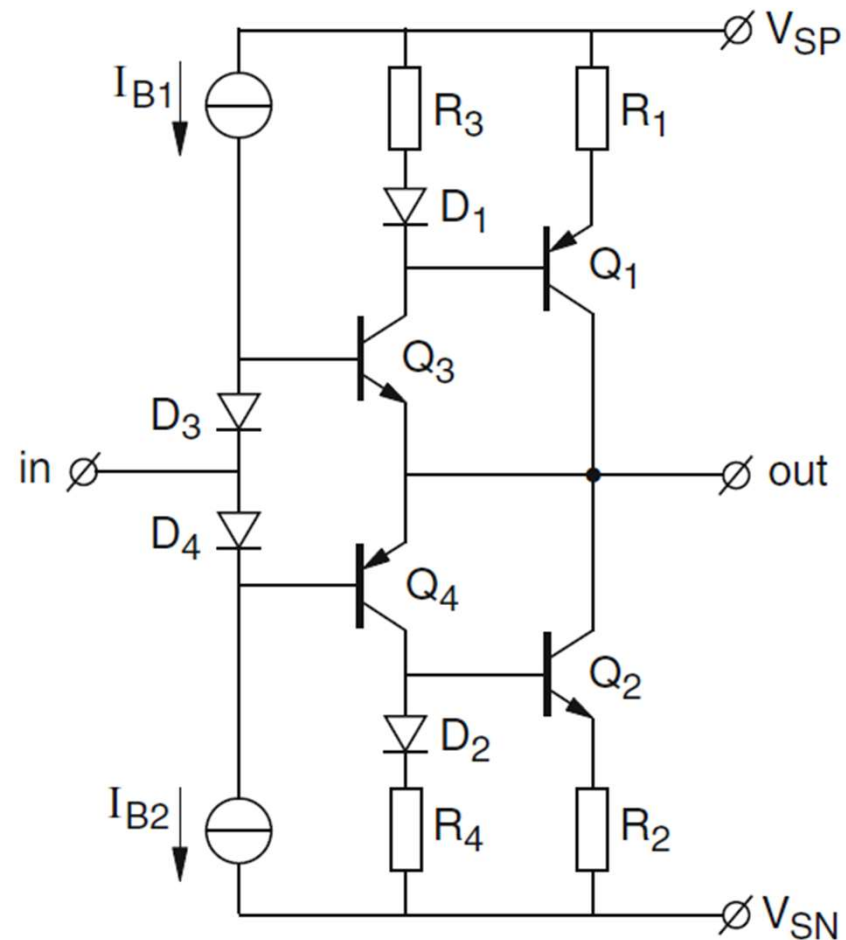


- Pojačanja se dosta razlikuju za gornju i donju polovinu.



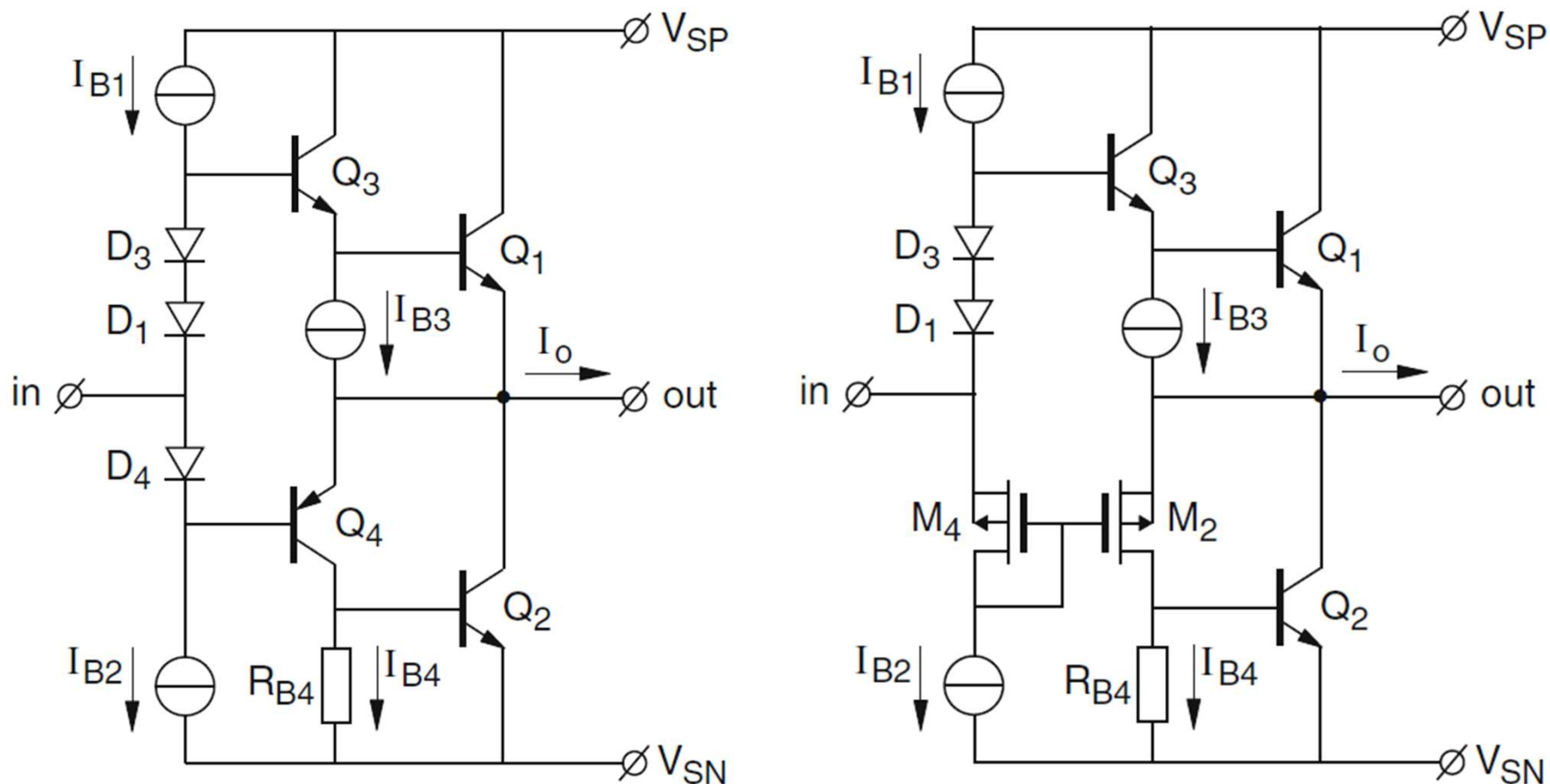
- Pojačanja su skoro jednaka za gornju i donju polovinu, opseg izl. napona veći nego na slici levo. Veća vrednost  $I_{B2}$  zbog lateralnog  $Q_2$ .

## GA Boosted VF FFB izlazni stepen



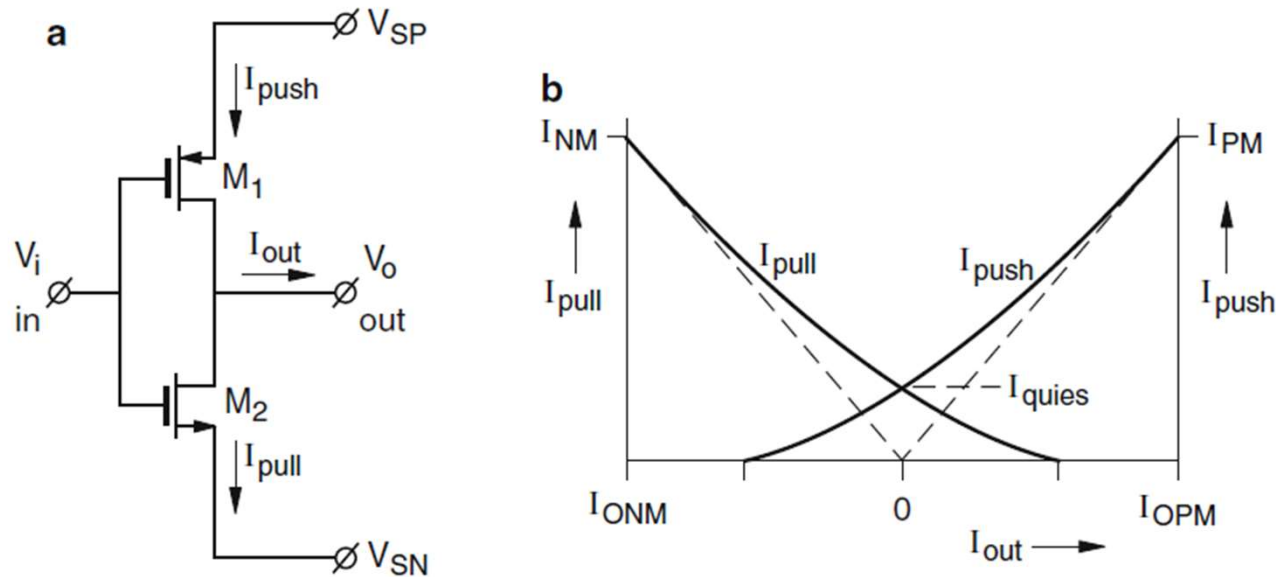
Izlazni GA tranzistori ( $Q_1, Q_2$ ) povećavaju strujni kapacitet VF tranzistora ( $Q_3, Q_4$ ). Da bi pojačanje što manje zavisilo od  $\beta$  dodaju se diode  $D_1$  i  $D_2$

## FFB kompaundovani izlazni stepeni

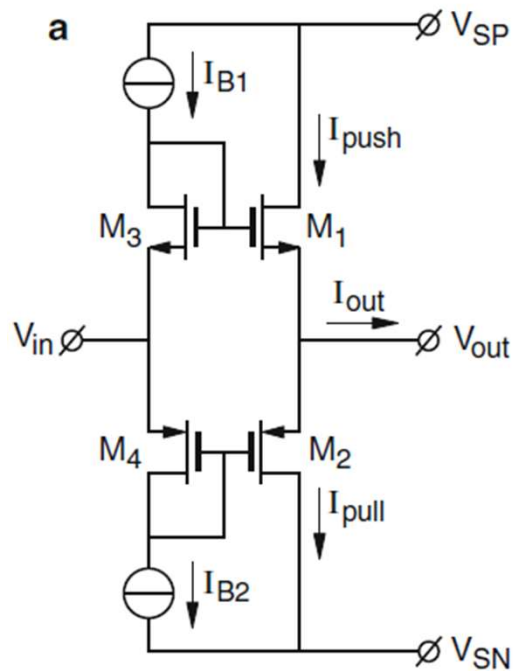


Darlingtonov PNP tranzistor (sa lateralnim PNP tranzistoroma) je zamenjen sa super PNP tranzistorom (levo), ili super PMOS tranzistorom (desno). Dobro ponašanje na visokim učestanostima, naročito u kolu desno.

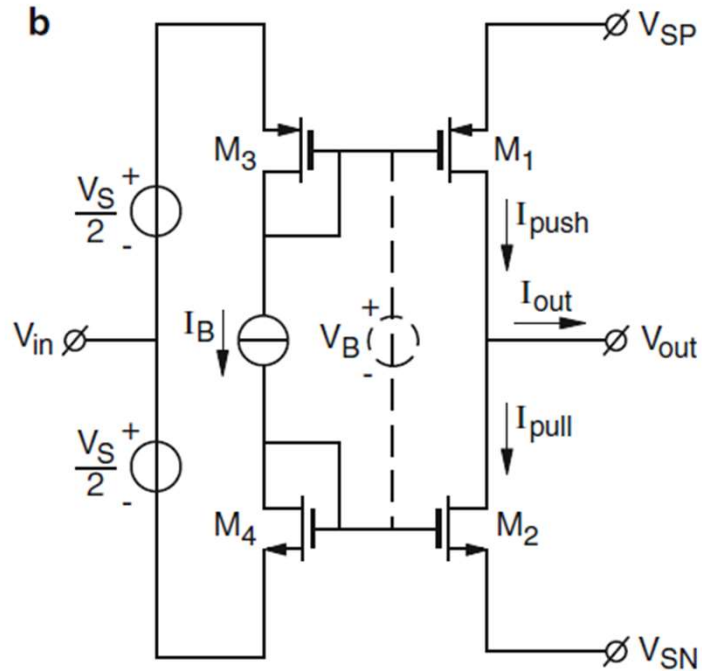
## FFB Rail-to-Rail General-Amplifier izlazni stepeni



- Najširi opseg izlaznog napona, uži od granica napajanja samo za dva napona  $V_{DSsat}$
- Problem je što struja polarizacije zavisi od napona napajanja i temperature
- Pomeranje nivoa po uzoru na VF feedforward class-AB



VF FF class-AB

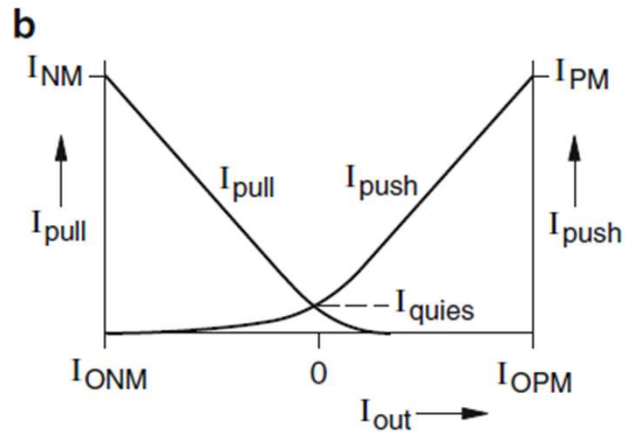


GA FF class-AB

$$V_S = V_{SP} - V_{SN}$$

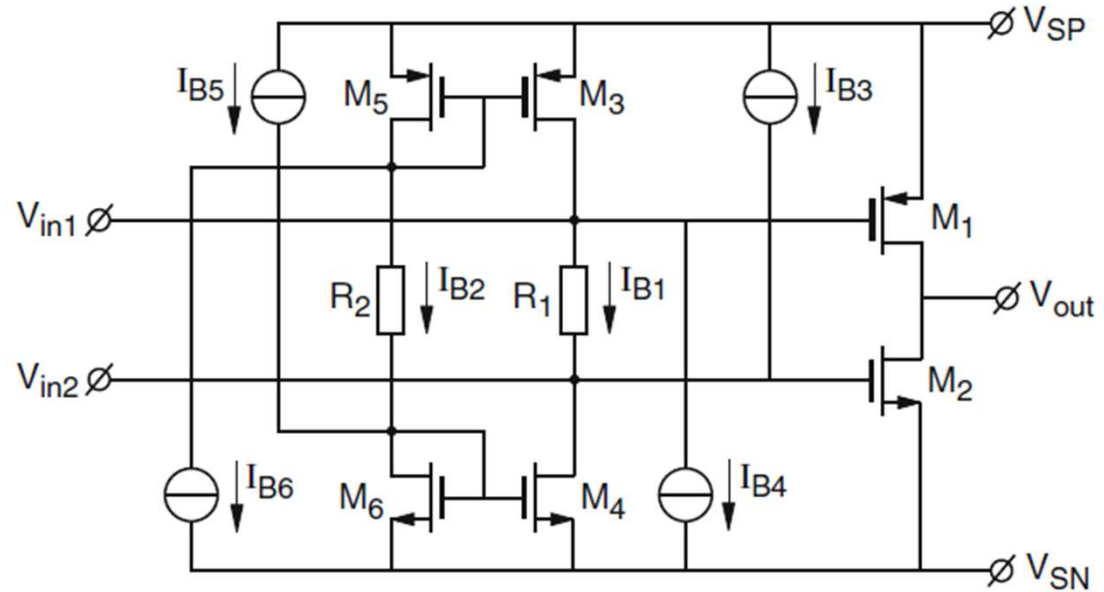
$$V_{GS1} + V_{GS2} = V_{GS3} + V_{GS4}$$

$$V_B = V_S - (V_{GS1} + V_{GS2})$$

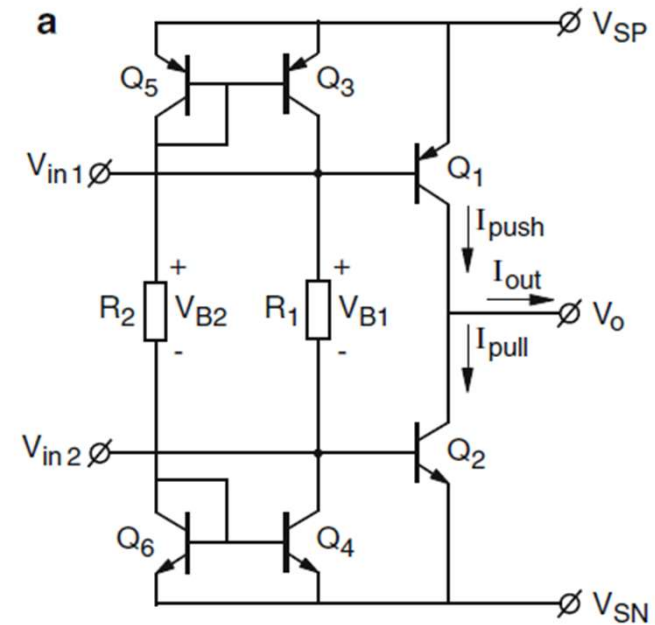




- Jedna realizacija ovakvog GA izlaznog stepena prikazana je na sledećim slikama. Struja  $I_{B2}$  se strujnim ogledalima preslikava u  $I_{B1}$ , koja generiše neuzemljeni napon  $V_{B1} = I_{B1}R_1$ . Ovaj izlazni stepen se odlično ponaša na visokim učestanostima.



- Nedostatak: struja  $I_{B2}$  zavisi od napona napajanje



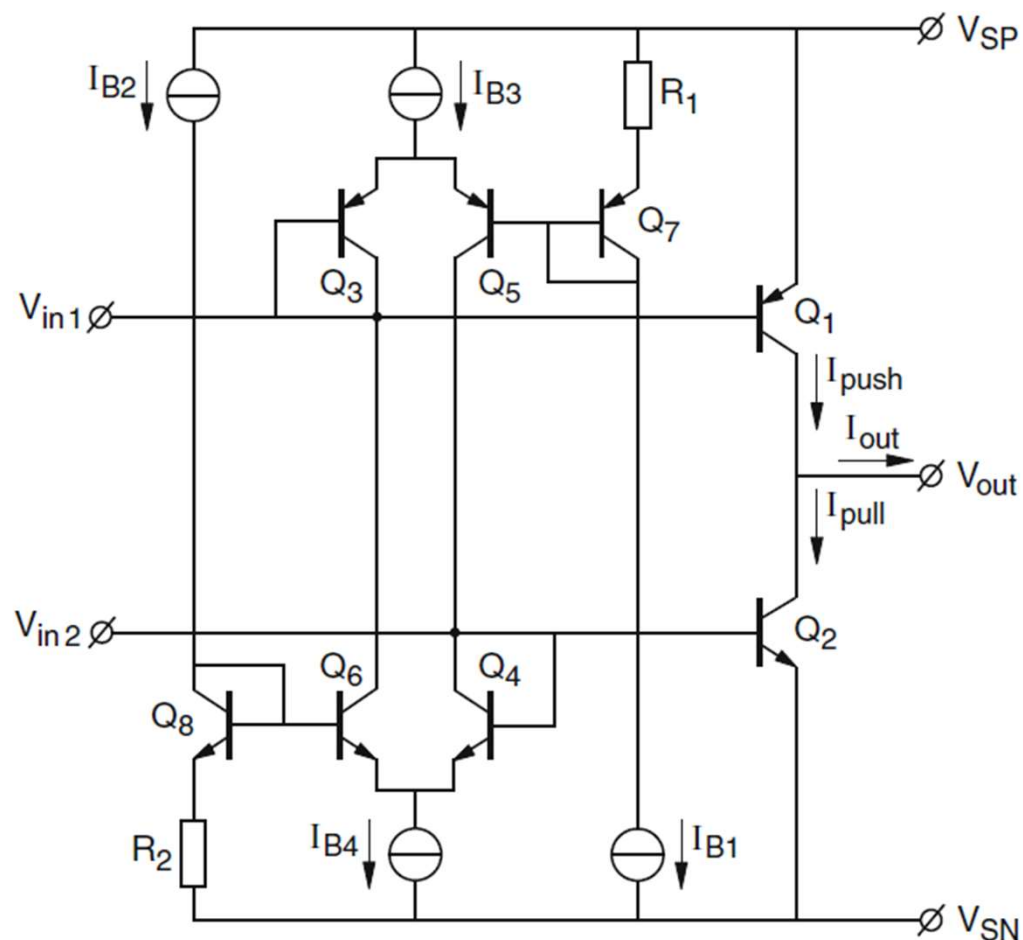
- GA FFB R-R class-AB bipolarni izlazni stepen

- Tranzistori  $Q_1$ ,  $Q_3$ ,  $Q_5$  i  $Q_7$ , odnosno  $Q_2$ ,  $Q_4$ ,  $Q_6$  i  $Q_8$  predstavljaju odvojene translinearne petlje koje fiksiraju struje polarizacije izlaznih tranzistora. Naponi na otpornicima  $R_1$  i  $R_2$  obezbeđuju po 100mV za strujne izvore  $I_{B3}$  i  $I_{B4}$ .
- Struje koje se gube u diodama  $Q_3$  i  $Q_4$  sakupljaju se emitorima  $Q_5$  i  $Q_6$  i vraćaju kao pobudne struje komplementarnoj strani.

$$R_1 I_{B1} = (V_{EB1} - V_{EB3}) + (V_{EB5} - V_{EB7})$$

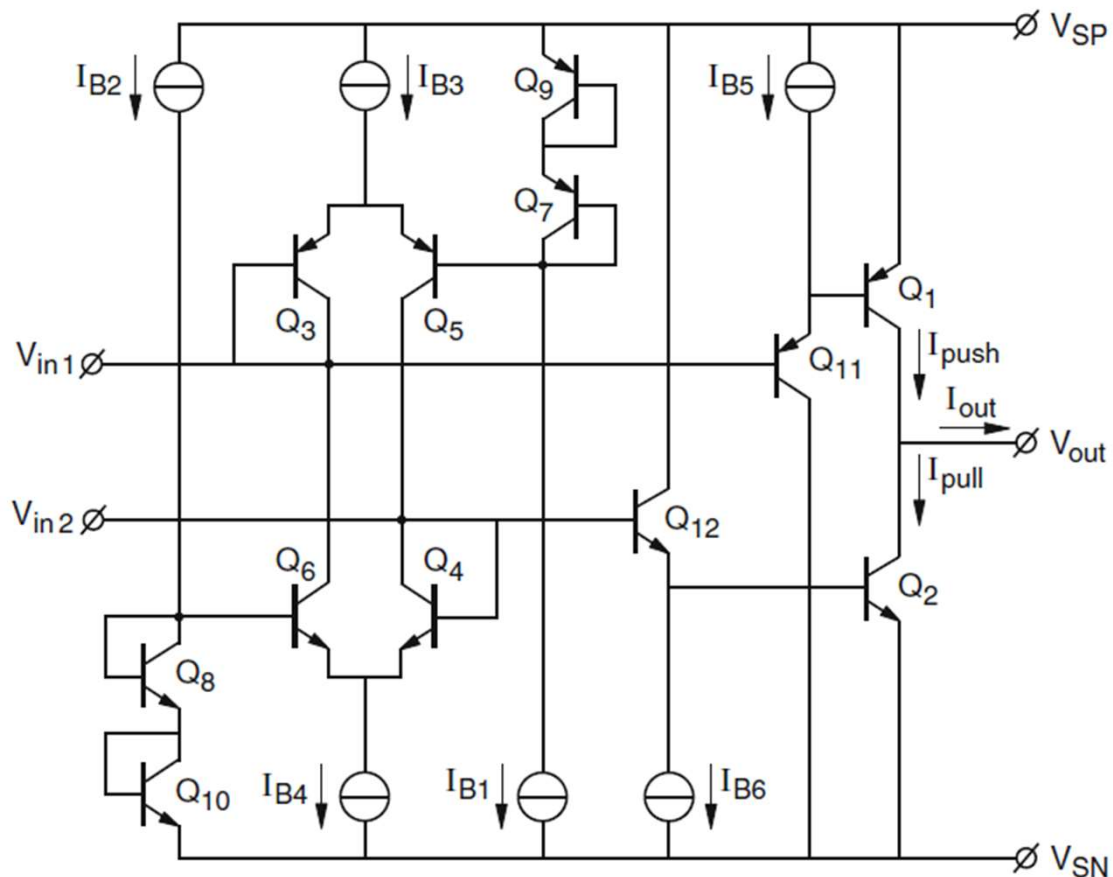
$$R_2 I_{B2} = (V_{BE2} - V_{BE4}) + (V_{BE6} - V_{BE8})$$

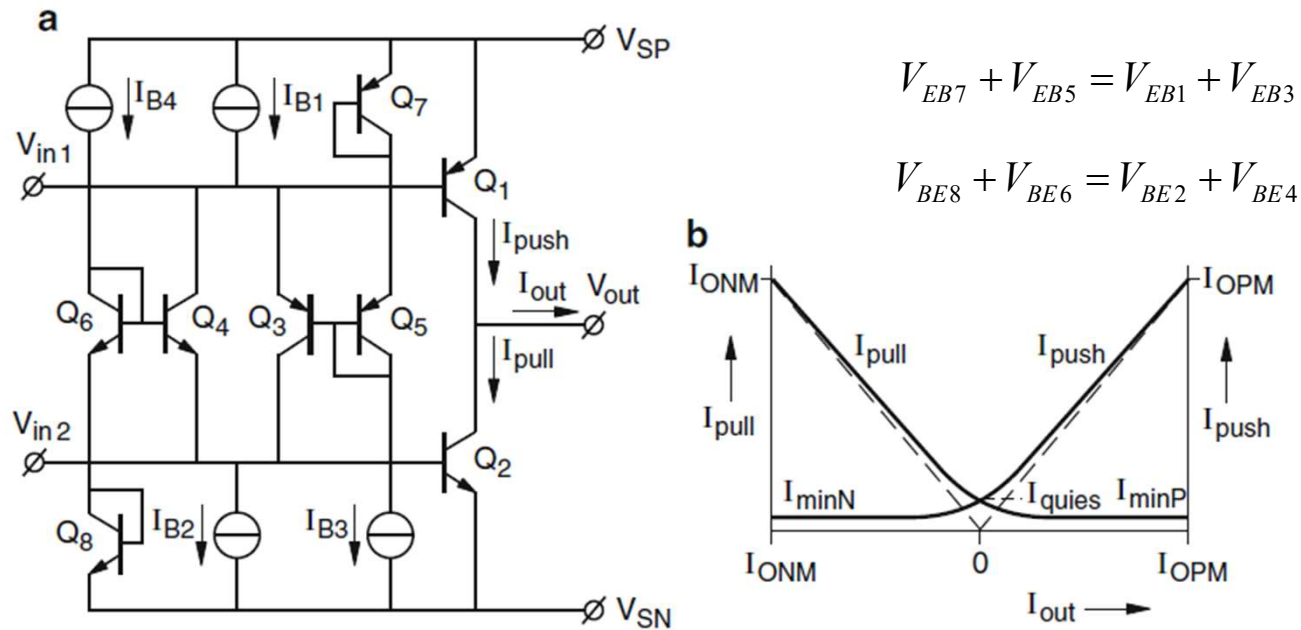
- Tranzistori  $Q_3$ ,  $Q_5$ ,  $Q_4$  i  $Q_6$  formiraju petlju pozitivne povratne sprege sa strujnim kružnim pojačanjem malo manjim od 1, što obezbeđuje stabilnost petlje. Pošto nema gubitka pobudne struje, ulazna impedansa je velika. Minimalni napon napajanja je oko 1V.



- Izlazni tranzistori treba da budu manjih površina, da bi njihov  $V_{BE}$  bio veći od drugih za napon na strujnom izvoru. Drugi način da se obezbedi napon za strujne izvore je primena Darlingtonovih tranzistora kao u kolu na sledećoj slici (zahteva napajanje od 2,4V).

- Kolo može da se pojednostavi izbacivanjem tranzistora  $Q_3$  i  $Q_4$  i  $Q_{11}$  i  $Q_{12}$ , čime se dobija kolo kao na sledećoj slici.





- Tranzistori  $Q_1, Q_3, Q_5$  i  $Q_7$ , odnosno  $Q_2, Q_4, Q_6$  i  $Q_8$  predstavljaju odvojene translinearne petlje koje fiksiraju struje polarizacije izlaznih tranzistora.

$$I_B^2 = I_3 I_{push} \quad I_B^2 = I_4 I_{pull} \quad I_{B1} = I_{B2} = I_{B3} = I_{B4} = I_B$$

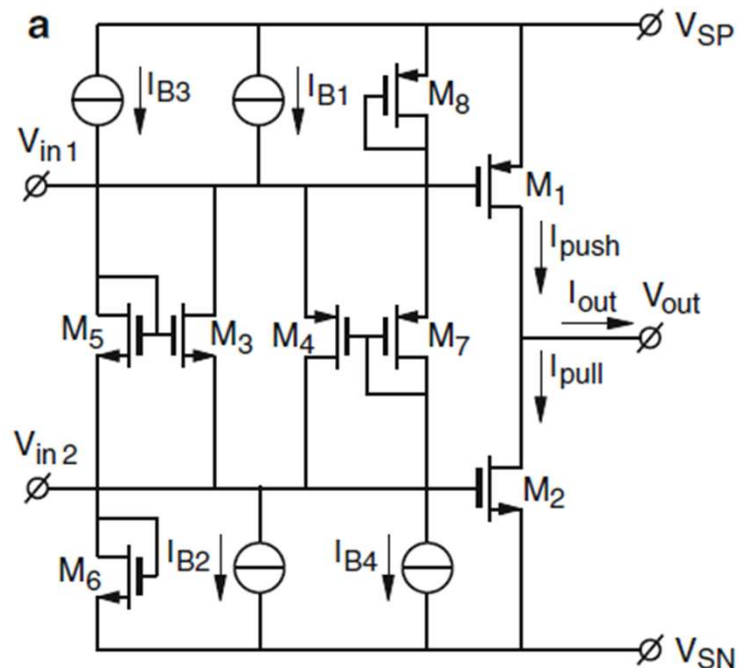
$$I_B = I_3 + I_4 = \frac{I_B^2}{I_{push}} + \frac{I_B^2}{I_{pull}} = I_B^2 \left( \frac{1}{I_{push}} + \frac{1}{I_{pull}} \right) = I_B^2 \frac{I_{push} + I_{pull}}{I_{push} I_{pull}}$$

$$I_B I_{push} I_{pull} = I_B^2 (I_{push} + I_{pull})$$

$$I_{push} I_{pull} - I_B (I_{push} + I_{pull}) + I_B^2 = I_B^2$$

$$(I_{push} - I_B)(I_{pull} - I_B) = I_B^2 \quad I_B = 0,5I_{quies}$$

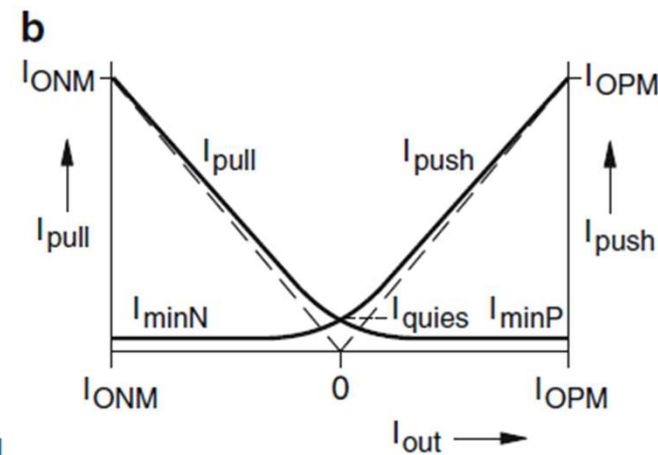
- Kada struja jednog izlaznog tranzistora raste, struja drugog se smanjuje samo do polovine vrednosti u MRT. Kolo se dobro ponaša na visokim učestanostima. Minimalni napon napajanja je oko 1,6V.
- Veliki propusni opseg izlaznog stepena jer su ulazi direktno povezani sa bazama izlaznih tranzistora, a preusmeravanje signala na komplementarni izlazni tranzistor se obavlja pomoću širokopojasnog stepena u spoju sa zajedničkom bazom (Q3 ili Q4).
- CMOS realizacija ima odlične performanse



$$0.5I_{B1} = 0.5I_{B2} = I_{B3} = I_{B4} = I_B$$

$$V_{SG7} + V_{SG8} = V_{SG4} + V_{SG1}$$

$$V_{GS6} + V_{GS5} = V_{GS3} + V_{GS2}$$



- Izlazni tranzistori imaju  $\alpha$  puta veći odnos W/L od ostalih tranzistora istog tipa kanala.
- Pojačavač može da se pobuđuje na jednom ulaznom priključku ili na oba.

$$(W/L)_2 = \alpha(W/L)_{3,5,6} \quad (W/L)_1 = \alpha(W/L)_{4,7,8}$$

$$V_{GS6} + V_{GS5} = V_{GS3} + V_{GS2} \Rightarrow 2\sqrt{\frac{2I_B}{B_6}} = \sqrt{\frac{2I_3}{B_3}} + \sqrt{\frac{2I_{pull}}{B_2}}$$

$$I_{ques} = \alpha I_B \Rightarrow 2\sqrt{\frac{2I_{ques}}{B}} = \sqrt{\frac{2I_3}{B}} + \sqrt{\frac{2I_{pull}}{B}} \Rightarrow 2\sqrt{I_{ques}} = \sqrt{I_3} + \sqrt{I_{pull}}$$

$$V_{SG7} + V_{SG8} = V_{SG4} + V_{SG1} \Rightarrow 2\sqrt{I_{ques}} = \sqrt{I_4} + \sqrt{I_{push}}$$

$$I_{B1} = 2I_B = I_3 + I_4 \Rightarrow \left(\sqrt{I_{push}} - 2\sqrt{I_{ques}}\right)^2 + \left(\sqrt{I_{pull}} - 2\sqrt{I_{ques}}\right)^2 = 2I_{ques}$$

$$I_{push} = I_{max} = 4I_{ques} \Rightarrow I_{pull} = I_{min} = \left(2 - \sqrt{2}\right)^2 I_{ques} = 0.34I_{ques}$$

$$I_{pull} = I_{max} = 4I_{ques} \Rightarrow I_{push} = I_{min} = \left(2 - \sqrt{2}\right)^2 I_{ques} = 0.34I_{ques}$$

- Minimalni napon napajanja zavisi od napona praga upotrebljenih tranzistora i relativno je mali.

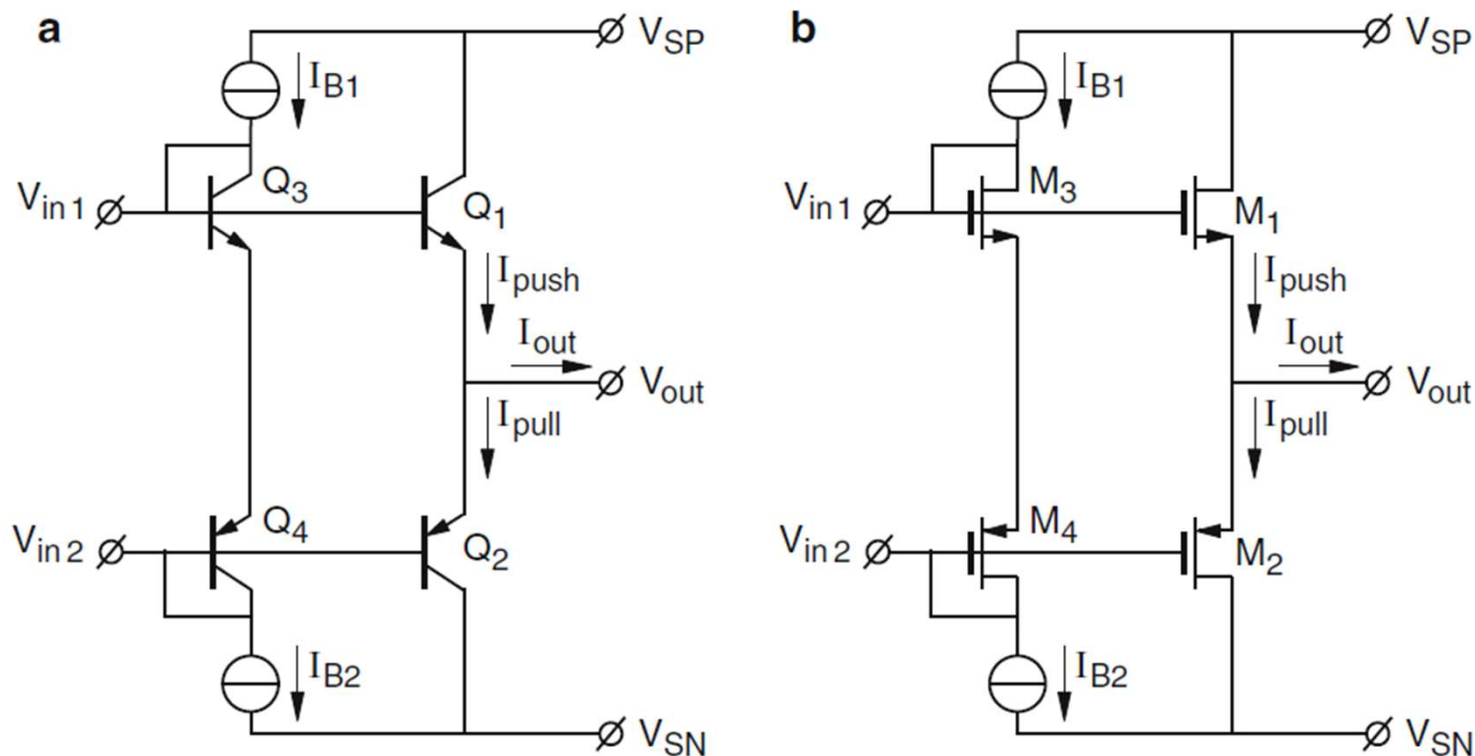
$$V_{Smin} = \min\left\{V_{GS2max} + V_{GS3max} + V_{SDsat,IB1}, V_{SG1max} + V_{SG4max} + V_{DSsat,IB2}\right\}$$

## Feedback polarizacija u klasi AB (FBB)

- U prethodnim izlaznim stepenima, sa feedforward polarizacijom u klasi AB (FFB), iste komponente struje služe i za polarizaciju i za pobudu izlaznih tranzistora, što često zahteva kompromise. Kod kola sa feedback polarizacijom ove funkcije su razdvojene. Push i pull izlazna struja se mere i porede sa referencom za polarizaciju. Ako polarizacija nije ispravna za klasu AB, izlazni tranzistori dobijaju korekcionni signal.
- Struje se mere tranzistorima za merenje napona  $V_{BE}$  ili  $V_{GS}$  izlaznih tranzistora ili diodama koje mere struje u kolektorima (drejnovima) izlaznih tranzistora. U ovom drugom slučaju, paralelno diodama se vezuju baza-emitor (gejt-sors) priključci mernih tranzistora. U oba slučaja struje mernih tranzistora su međusobno povezane translinearnom petljom koja kontroliše polarizaciju izlaznih tranzistora u klasi AB.

## FBB VF izlazni stepeni

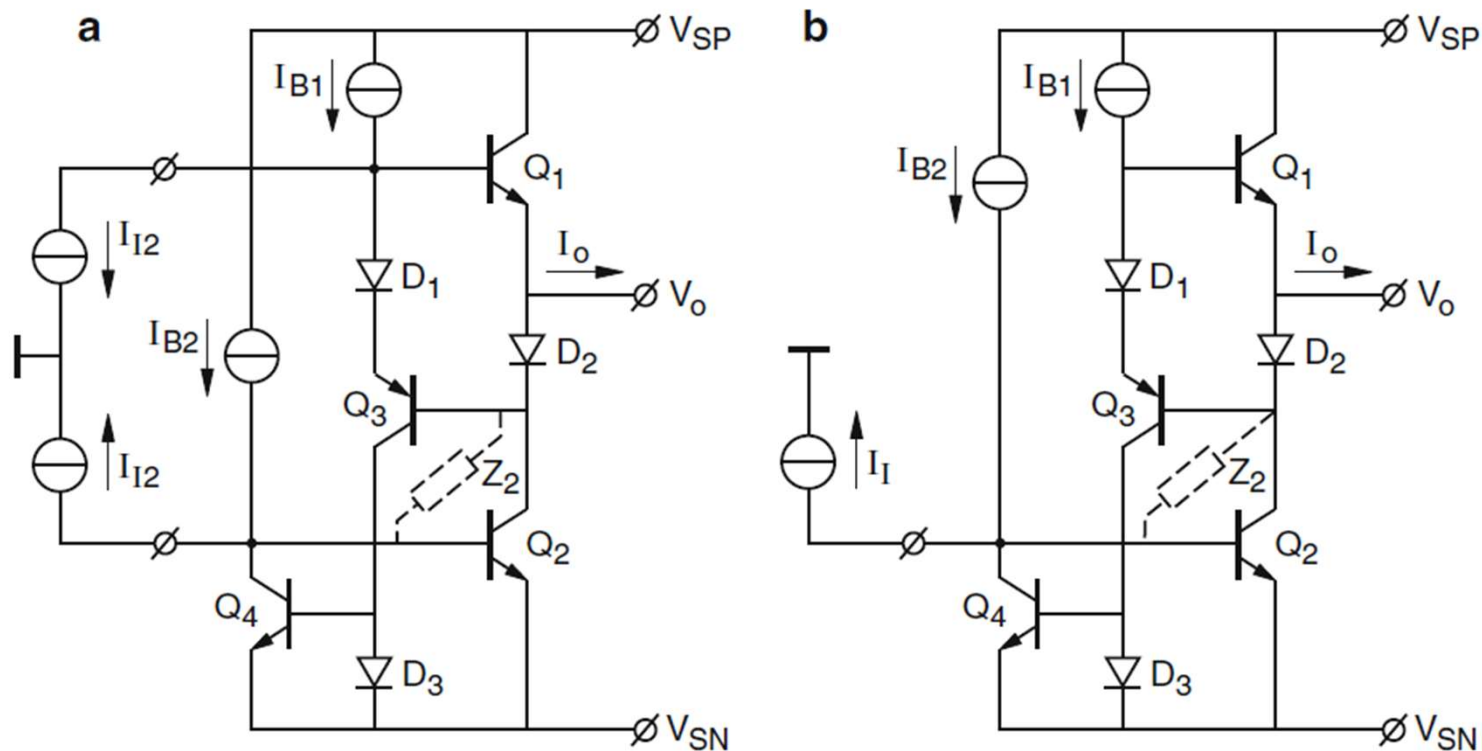
- Najjednostavnija kola ovog tipa su prikazana na sledećim slikama. Tranzistori  $Q_3$  i  $Q_4$  mere zbir baznih napona  $Q_1$  i  $Q_2$  i održavaju ga konstantnim, pa je proizvod push i pull struje konstantan u BJT verziji, a u CMOS verziji je konstantan zbir korenova ovih struja. Jedina razlika u odnosu na početno FBB VF kolo je da su ulazni priključci ovde direktno na bazama ili gejtovima izlaznih tranzistora.



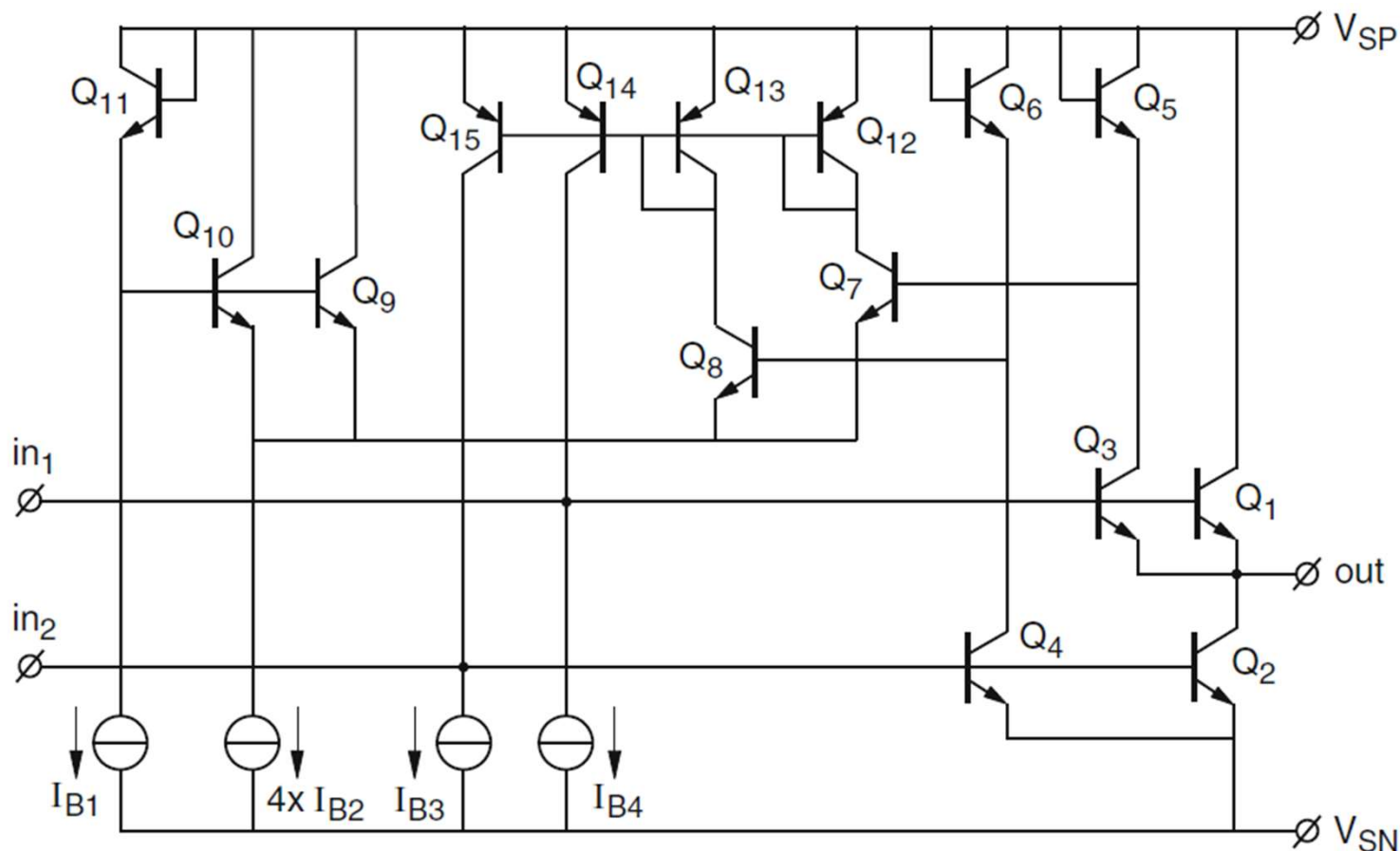


## FBB kompaundovani izlazni stepeni

- Mogu da se dobiju kombinovanjem gornje polovine FFB VF stepena sa komplementarnom donjom polovinom FBB GA stepena, kao što je prikazano na slici.
- $D_2$  meri kolektorsku struju  $Q_2$ . Zbir napona emitter-baza  $Q_3$  i  $D_1$  jednak je zbiru napona baza-emiter  $Q_1$  i  $D_2$  i direktno kontroliše bazu  $Q_1$  i indirektno bazu  $Q_2$ . Pobuda može da bude i asimetrična na invertujućem ulazu.



- Primena diode za merenje struje povećava minimalnu vrednost napona napajanja. Ovo može da se eliminiše vezivanjem mernih tranzistora direktno na priključke baza-emitor izlaznih tranzistora, kao na sledećoj slici.



- Struje mernih tranzistora su povezane translinearnom petljom. Zahvaljujući tome manja izlazna struja nikada ne pada ispod polovine struje u MRT

- Prema slici je

$$I_7 + I_8 = I_{14} + I_{15} = 2I_B \Rightarrow I_9 = I_{10} = I_B$$

$$I_5 = I_3 = I_1 = I_{push} \quad I_6 = I_4 = I_2 = I_{pull} \quad I_7 I_{push} = I_8 I_{pull} = I_{11} I_{10} = I_B^2$$

$$V_{BE5} + V_{BE7} = V_{BE6} + V_{BE8} = V_{BE11} + V_{BE10} \Rightarrow I_7 I_{push} = I_8 I_{pull} = I_{11} I_{10} = I_B^2$$

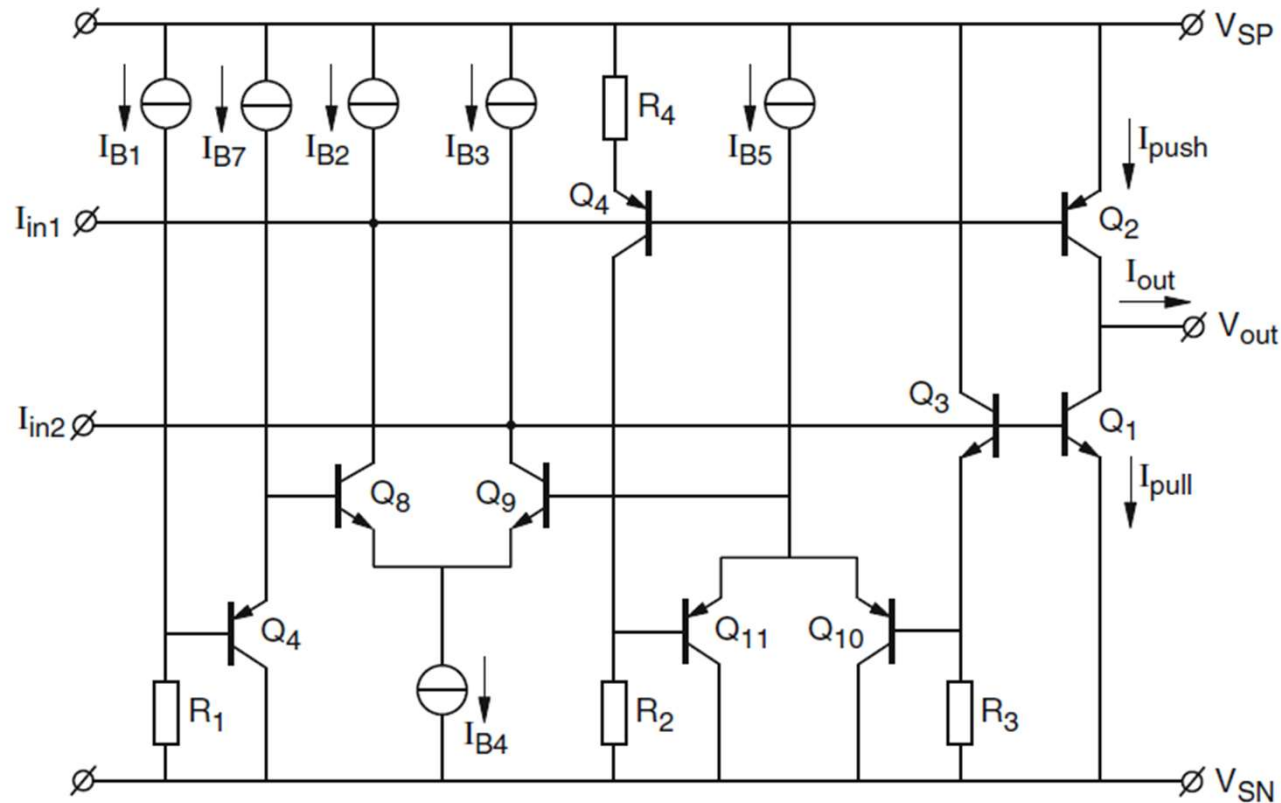
$$2I_B = I_7 + I_8 = I_B \left( \frac{1}{I_{push}} + \frac{1}{I_{pull}} \right) = I_B \frac{I_{push} + I_{pull}}{I_{push} I_{pull}}$$

$$\Rightarrow 2I_{push} I_{pull} - I_B (I_{push} + I_{pull}) + 0,5I_B^2 = 0,5I_B^2$$

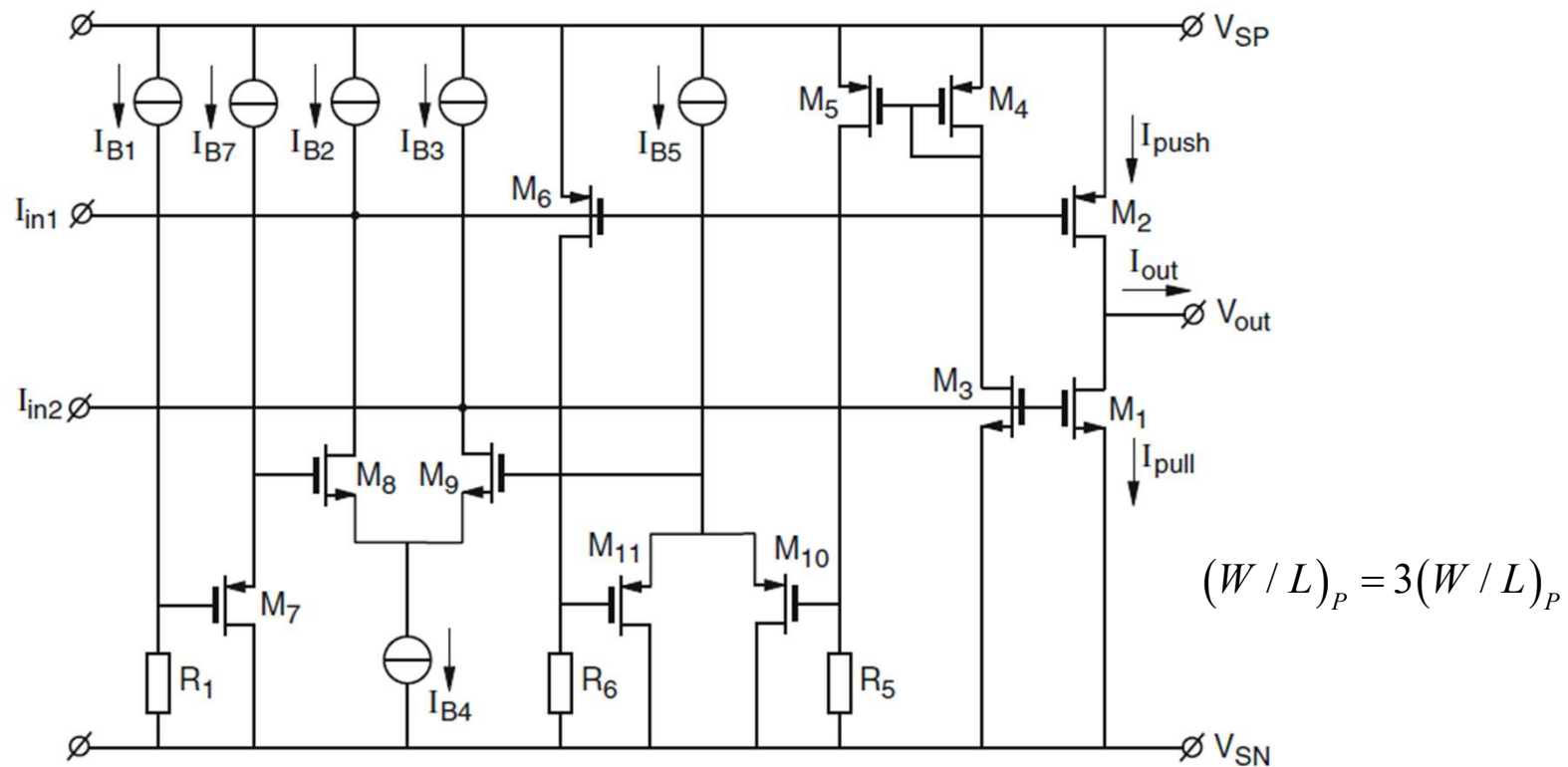
$$I_{push} I_{pull} - 0,5I_B (I_{push} + I_{pull}) + 0,25I_B^2 = 0,25I_B^2$$

$$\Rightarrow (I_{push} - 0,5I_B)(I_{pull} - 0,5I_B) = 0,25I_B^2 \quad I_B = I_{quies}$$

## FBB R-R GA izlazni stepeni

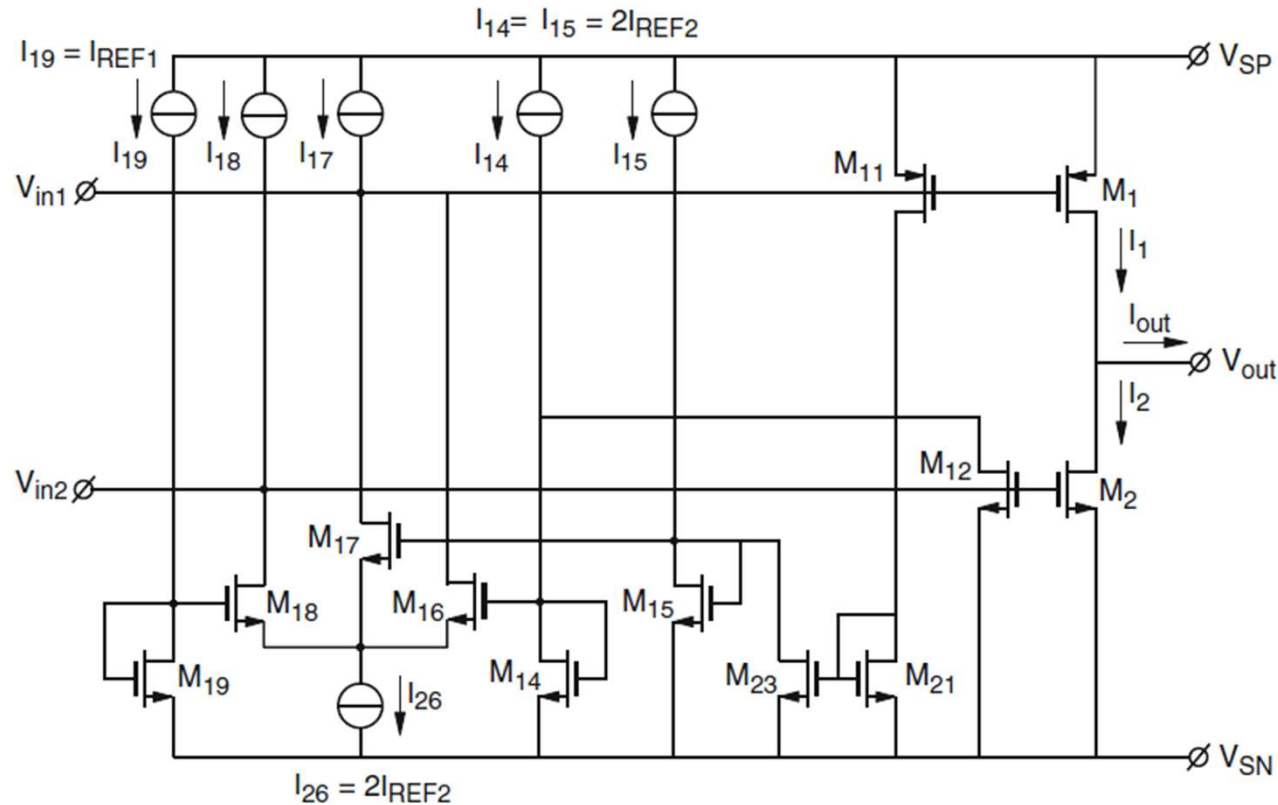


- Naponi na otpornicima  $R_2$  i  $R_3$  su proporcionalni (iako manji) izlaznim naponima  $V_{BE}$ . Tranzistori  $Q_{10}$  i  $Q_{11}$  rade kao selektori minimalne struje. Diferencijalni pojačavač  $Q_8$  i  $Q_9$  izjednačava manju izlaznu struju sa referentnom strujom. Kolo može da radi sa izvorom od 1V. Slična verzija u CMOS tehnologiji radi sa 1,2V.



- Tranzistor  $M_3$  meri struju  $I_{pull}$ , dok  $M_6$  meri struju  $I_{push}$
- Pomoću strujnih ogledala  $M_4$ - $M_5$  i otpornosti  $R_6$  se struje  $I_{pull}$  pretvara u napon, dok se pomoću struje  $I_6$ , struja  $I_{push}$  i otpornosti  $R_5$  takođe pretvara u napon
- Pomoću sprege tranzistora  $M_{10}$ - $M_{11}$  se obavlja funkcija minimuma napona na njihovim gejtovima
- Diferencijalni pojačavač  $M_8$ - $M_9$  je pojačavač razlike ovog minimalnog napona i napona dobijenog pomoću referentne struje  $I_{B1}$
- Pomoću jake negativne reakcije se održava struja izlaznog tranzistora koji ne pojačava ulazni signal na minimalnoj vrednosti određenoj referentnom strujom

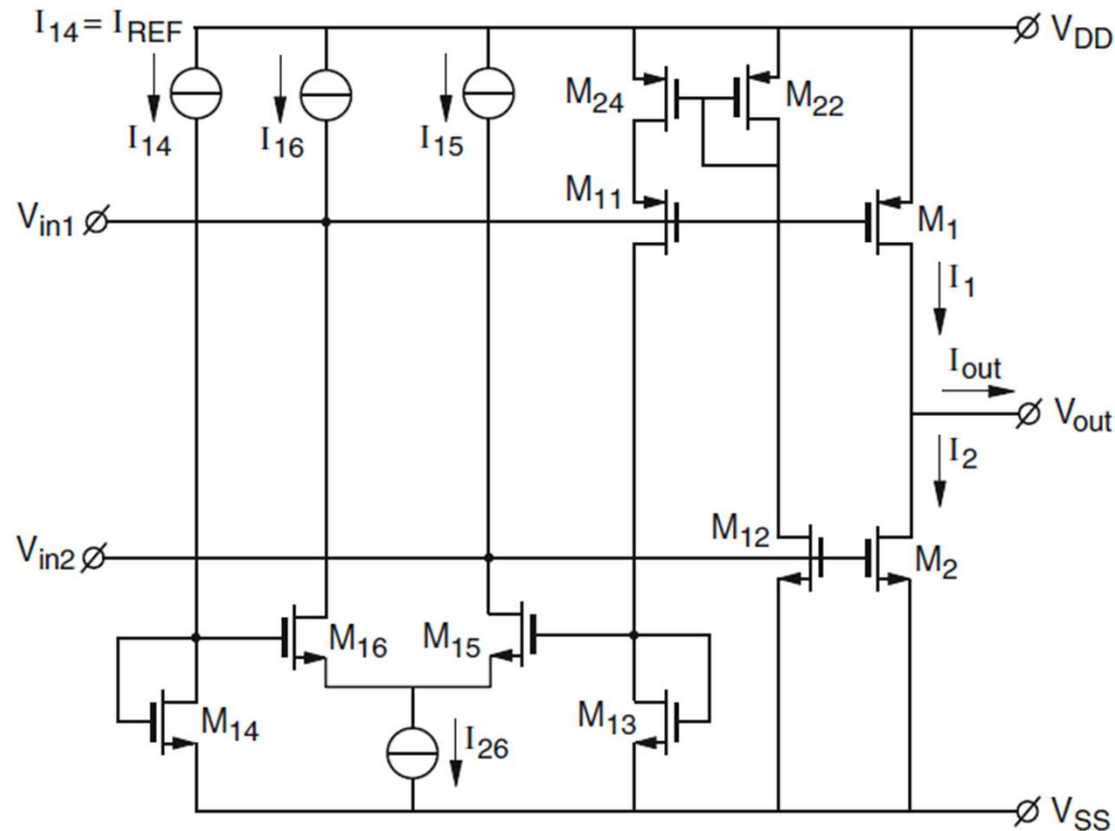
## GA FBB R-R class-AB CMOS realizacija bez otpornika



- Selektor minimalne struje sa izlaza se sastoji od dva invertora  $M_{11}$ ,  $M_{21}$ ,  $M_{23}$ ,  $M_{15}$  i  $M_{12}$ ,  $M_{14}$ , čije se signali dovode na ulaz kola za selekciju maksimuma, tranzistori  $M_{17}$  i  $M_{16}$ . Maksimalna vrednost napona na gejtovima  $M_{16}$ - $M_{17}$  se održava konstantnom pomoću referentne vrednosti, napona na gejtu tranzistora  $M_{18}$ .

$$I_{ques} = 2 \frac{W_1 / L_1}{W_2 / L_2} \frac{1}{(W_{11} / L_{11})(W_{12} / L_{12})} (2I_{REF2} - I_{REF1}) \Rightarrow I_{min} \approx \frac{2}{3} I_{ques}$$

GA FBB R-R class-AB CMOS realizacija bez otpornika  
sa selektorom minimalne struje izlaznih tranzistora



- Merni tranzistori su  $M_{11}$  i  $M_{12}$ , a zajedno sa ogledalom  $M_{22}$ - $M_{24}$  predstavljaju selektor minimalne izlazne struje. Kada tranzistor  $M_1$  provodi minimalnu struju,  $M_{24}$  je u triodnoj oblasti, a tranzistor  $M_{11}$  sa tranzistorom  $M_1$  se aproksimativno može smatrati strujnim ogledalom koje preslikava struju  $I_1$  i pretvara je u napon na gejtu  $M_{15}$  pomoću tranzistora  $M_{13}$  u diodnom spoju.

- Kada tranzistor  $M_2$  provodi minimalnu struju,  $M_{24}$  je u zasićenju i preslikava struju  $I_2$ , koja se pretvara je u napon na gejtju  $M_{15}$  pomoću tranzistora  $M_{13}$  u diodnom spoju.
- Pojačavač greške održava minimalnu vrednost izlazne struje na vrednost definisanu pomoću referentne struje  $I_{14}=I_{REF}$

$$I_{ques} = 2 \frac{W_1 / L_1}{W_2 / L_2} \frac{1}{(W_{11} / L_{11})(W_{12} / L_{12})} \Rightarrow I_{min} \approx \frac{1}{2} I_{ques}$$

- Minimalni napon napajanja je

$$V_{Smin} = V_{DSsat26} + V_{DS16sat} + V_{SG1max}$$