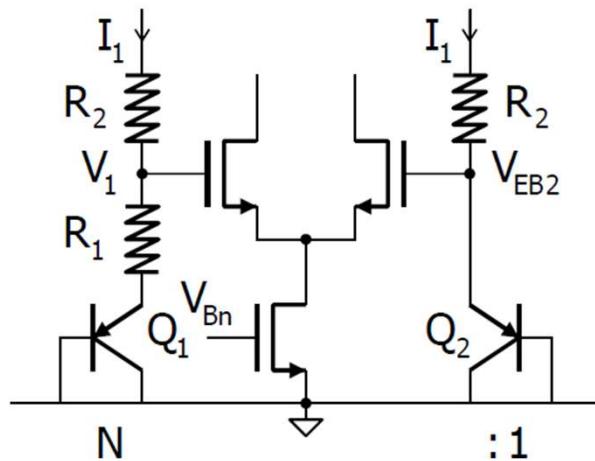


## 1.B. Naponske referenca za napone ispod 1V (Sub-1V Bandgap voltage reference)

- Trend u proizvodnji integrisanih kola je ka smanjenju geometrija radi povećanja kapaciteta, brzine i smanjenja potrošnje energije.
- Kako se veličina tranzistora smanjuje, funkcionalnost kola na zadatoj površini se povećava.
- Napon napajanja mora biti umanjen zbog povećanog električnog polja i smanjenog napona probaja izazvanog većim nivoima dopiranosti.
- Smanjen napon napajanja smanjuje potrošnju energije, što postaje sve važnije kako se složenost kola uvećava.
- Međutim, izvore referentnog napona je teže dizajnirati sa malim naponom napajanja
- Intuitivno, referentni napon se može smanjiti ispod 1V smanjenjem težinskog faktora M, skaliranjem referentnog napona, ili korišćenjem PTAT i CTAT generisanih na drugi način

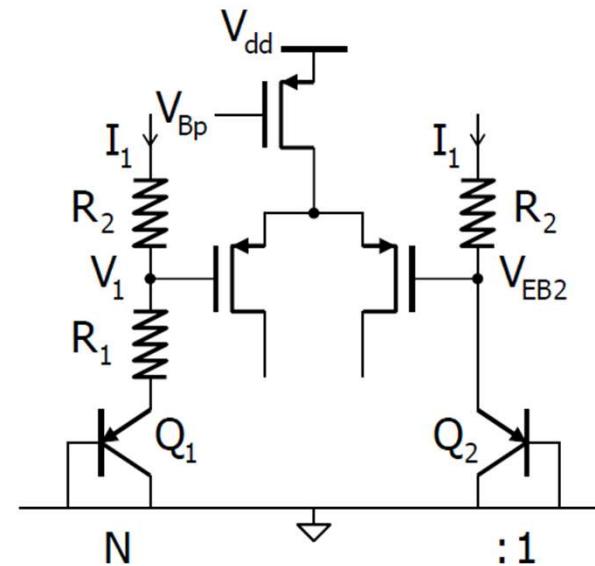
- ❖ Realizacija operacionog pojačavača sa NMOS ili PMOS diferencijalnim ulaznim stepenom



**NMOS diferencijalni na ulazu:**

$$V_{EB2} > V_{THN} + 2V_{OV}$$

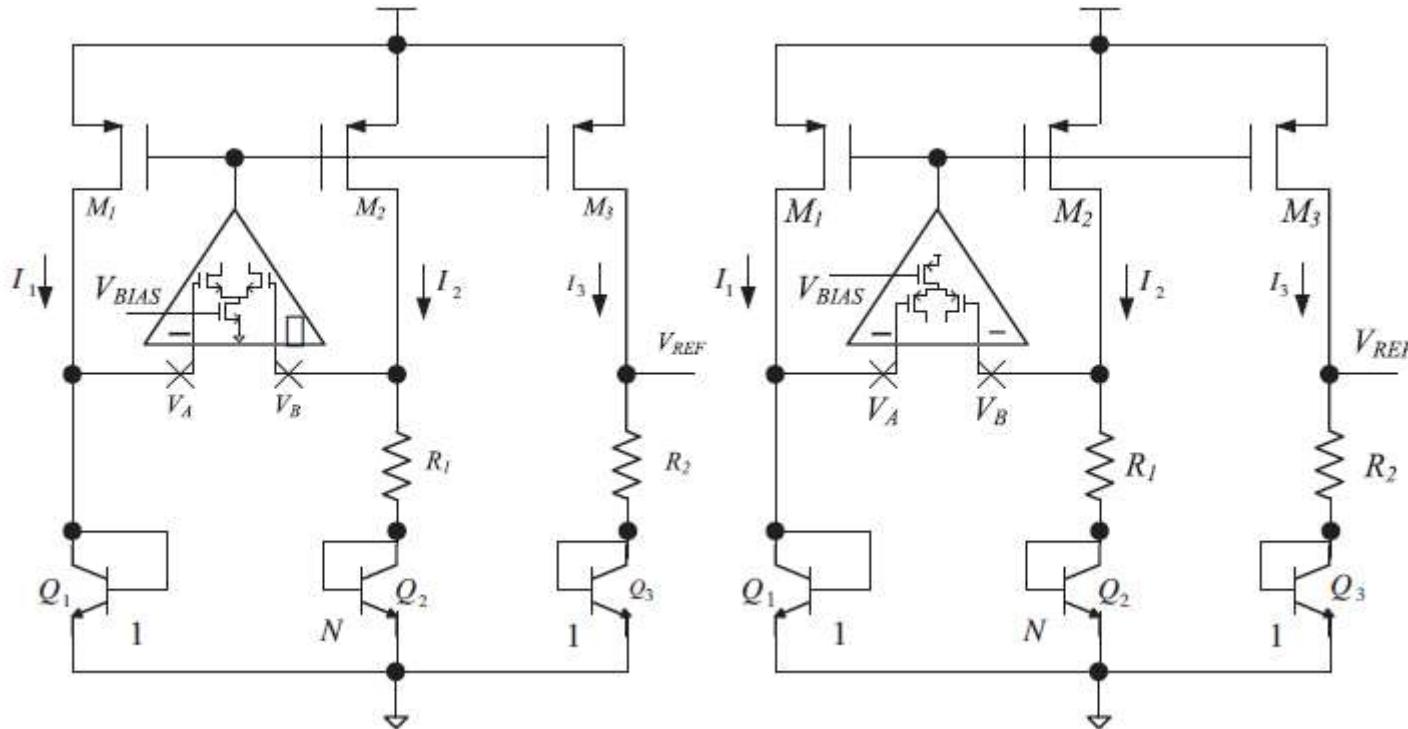
$$V_{THN} < V_{EB2} - 2V_{OV} = 0.34 \text{ V}$$



**PMOS diferencijalni na ulazu**

$$V_{DD\min} = V_{EB2} + |V_{THP}| + 2V_{OV}$$

$$V_{DD\min} = 0.64 \text{ V} + 0.44 \text{ V} + 2 \cdot 0.15 \text{ V} = 1.38 \text{ V!}$$



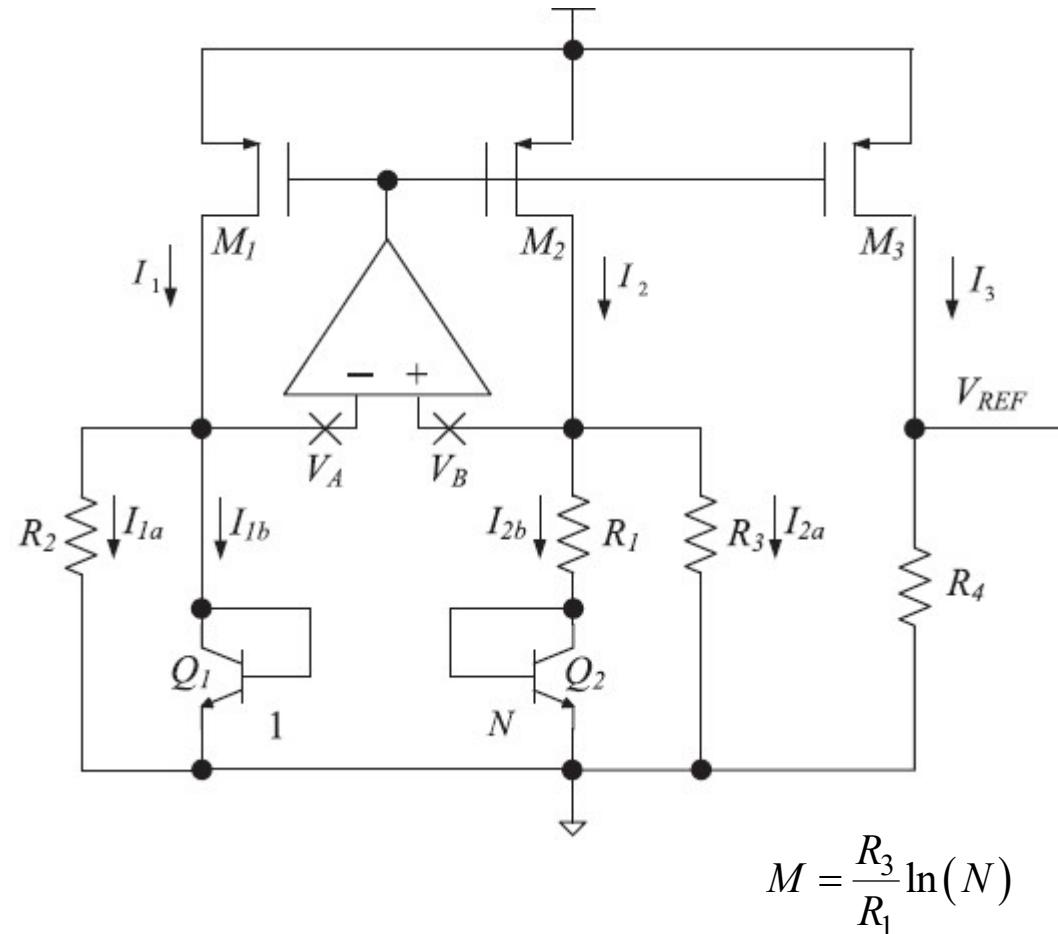
### NMOS diferencijalni na ulazu:

- Nije teško postići na sobnoj temperaturi ako se uzmu male vrednosti za  $V_{ov}$
- ⌚ Zbog promena napona praga i napona baza-emitor sa povećanjem temperature, može doći do prestanka rada naponske reference, odnosno do izlaska operacionog pojačavača iz linearog režima rada pri višim temperaturama.

$$\Delta V_{BE} / \Delta T = -1.73 \text{ mV/K}, \Delta V_{TH} / \Delta T = -0.8 \text{ mV/K}$$

- ⌚ Zato je korišćenje ovog NMOS diferencijalnog pojačavača moguće za mali opseg promena temperature ambijenta.

## ❖ Sub-1V naponska referenca sa naponskim razdelnikom



$$R_2 = R_3$$

$$I_1 = I_2, I_{1a} = I_{2a} \Rightarrow I_{1b} = I_{2b}$$

$$I_{2a} = \frac{V_B}{R_3} = \frac{V_A}{R_3} = \frac{V_{BE_1}}{R_3},$$

$$I_{2b} = \frac{V_B - V_{BE_2}}{R_1} = \frac{V_{BE_1} - V_{BE_2}}{R_1} = \frac{\Delta V_{BE_{1,2}}}{R_1}$$

$$\Delta V_{BE_{1,2}} = V_{BE_1} - V_{BE_2} = V_T \ln(N),$$

$$V_{REF} = I_3 R_4 = (I_{2a} + I_{2b}) R_4$$

$$= \left( \frac{V_{BE_1}}{R_3} + \frac{\Delta V_{BE_{1,2}}}{R_1} \right) R_4$$

$$= \frac{R_4}{R_3} \left( V_{BE_1} + \frac{R_3}{R_1} V_T \ln N \right)$$

- Otpornim razdelnikom  $R_4/R_3$  se može postići željena vrednost referentnog napona

Primer:

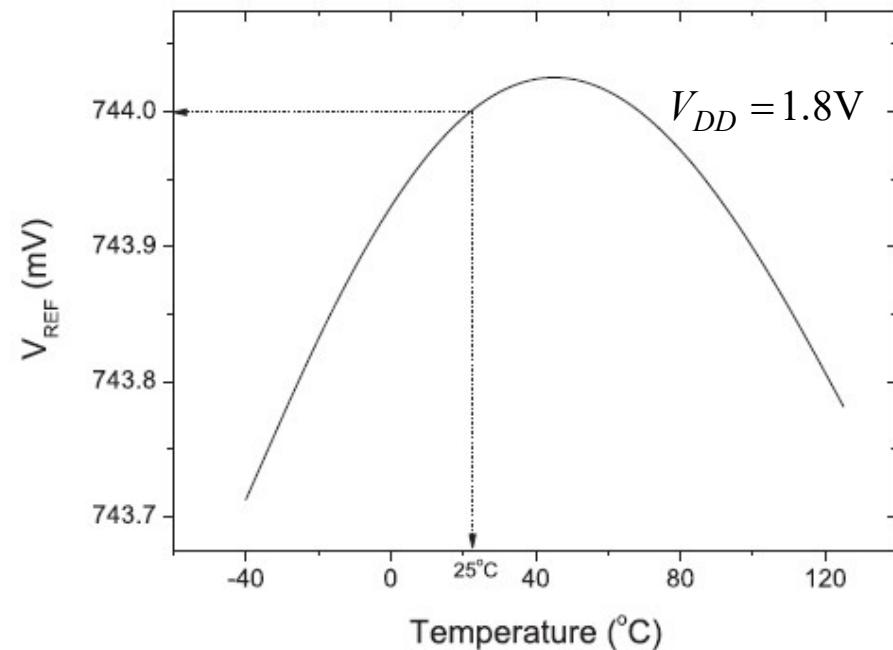
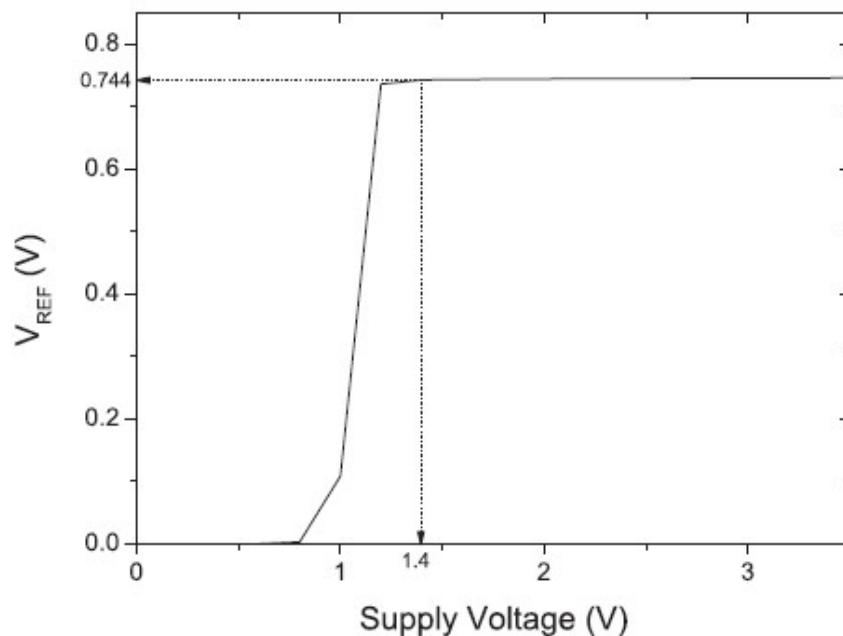
$$N = 8, TC = 0 \Rightarrow \frac{R_3}{R_1} = 9.24$$

$$I_{1b} = I_{2b} = 6 \mu\text{A} \Rightarrow R_1 = 8.97 \text{ k}\Omega \Rightarrow R_2 = R_3 = 82.9 \text{ k}\Omega$$

$$V_{REF} = \frac{R_4}{R_1} \cdot 1.23 \text{ V}$$

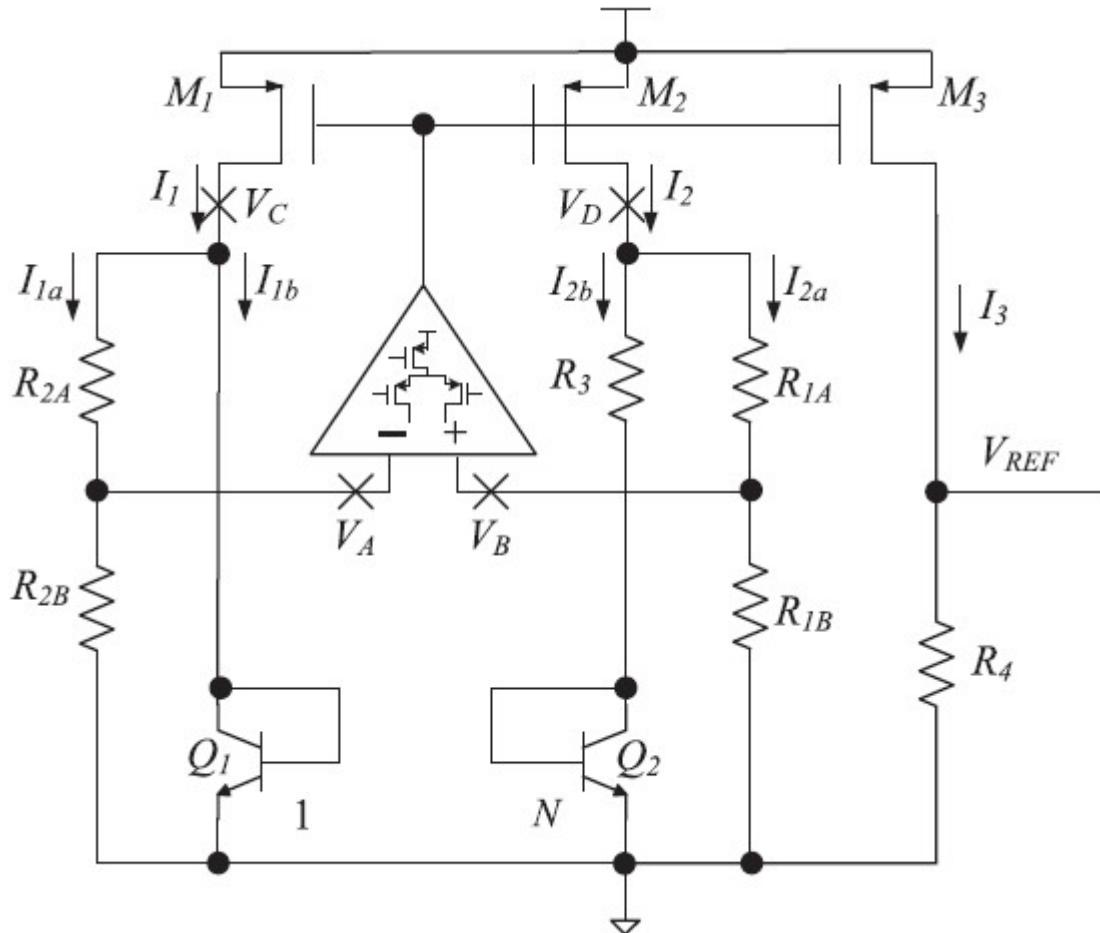
$$V_{REF} = \begin{cases} 1\text{V}, & R_4 = 67.4 \text{ k}\Omega \\ 0.744\text{V}, & R_4 = 50.15 \text{ k}\Omega \end{cases}$$

$$V_{REF} = 0.744\text{V}$$



- Minimalni ulazni napon je isti kao kod konvencionalne naponske reference i određen je naponom srednje vrednosti ulaza operacionog pojačavača

## ❖ Sub-1V naponska referenca sa naponskim razdelnikom napona $V_{BE}$



$$R_{1A} = R_{2A} \quad R_{1B} = R_{2B}$$

$$V_A = V_B$$

$$I_{1a} = I_{2a} \quad V_C = V_D$$

$$I_1 = I_2$$

$$I_{1b} = I_{2b}$$

$$V_D = I_{2b} R_3 + V_{BE_2} = V_{BE_1} = V_C$$

$$I_{2b} R_3 = V_{BE_1} - V_{BE_2} = \Delta V_{BE_{1,2}}$$

$$I_{2b} = \frac{1}{R_3} (V_T \ln N).$$

$$R_1 = R_{1A} + R_{1B} = R_2 = R_{2A} + R_{2B}$$

$$M_1 : M_2 : M_3 = 1 : 1 : 1$$

$$I_3 = I_2 = I_{2a} + I_{2b}$$

$$V_{REF} = I_3 R_4 = (I_{2a} + I_{2b}) R_4.$$

$$I_{2a} = \frac{V_D}{R_1} = \frac{V_C}{R_1} = \frac{V_{BE_1}}{R_1}$$

$$V_{REF} = \left( \frac{V_{BE_1}}{R_1} + \frac{1}{R_3} (V_T \ln N) \right) R_4 = \frac{R_4}{R_1} \left( V_{BE_1} + \frac{R_1}{R_3} V_T \ln N \right) \quad M = \frac{R_1}{R_3} \ln(N) = 19.22$$

## # Uticaj naponskog ofseta

$$V_{REF} = \frac{R_4}{R_1} \left( V_{BE1} + \frac{R_1}{R_3} V_T \ln N + \frac{R_1^2}{R_3 R_{1B}} V_{OS} \right)$$

- Da bi se minimizirao naponski ofset potrebno je da N bude što veće
- Minimalni napon  $V_{CMIR}$  na ulazu operacionog pojačavača sa PMOS tranzistorima je određen ulaskom u triodnu oblast PMOS tranzistora u diferencijalnom pojačavaču

$$V_{ICM,\min} = V_{DS,satN} + V_{THN} - |V_{THP}| \approx V_{DS,satN}$$

- Minimalni napon napajanja operacionog pojačavača sa PMOS tranzistorima je određen ulaskom u triodnu oblast PMOS tranzistora u strujnom ogledalu za polarizaciju diferencijalnog pojačavača

$$V_{DD,\min} = V_{BE1} \frac{R_{2B}}{R_{2B} + R_{2A}} + |V_{THP}| + 2V_{SD,sat}$$

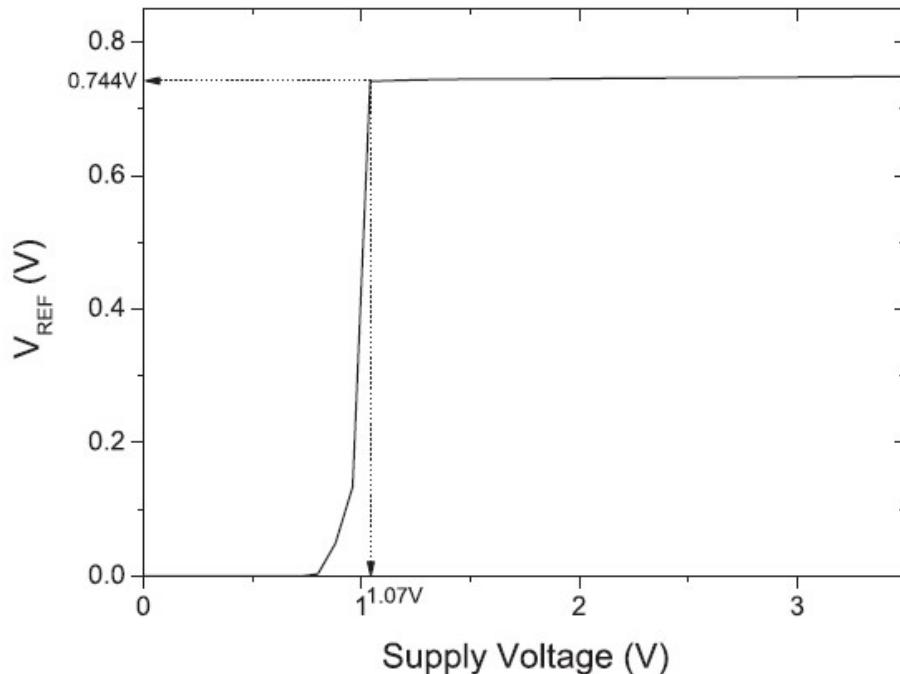
**Primer:**  $N = 8, TC = 0 \Rightarrow \frac{R_1}{R_3} = 9.24$

$$I_{1b} = I_{2b} = 6 \mu\text{A} \Rightarrow R_3 = 8.97 \text{ k}\Omega$$

$$\Rightarrow R_1 = R_2 = 82.9 \text{ k}\Omega$$

$$V_{REF} = \frac{R_4}{R_1} \cdot 1.23 \text{ V}$$

$$V_{REF} = 0.744 \text{ V} \Rightarrow R_4 = 50.15 \text{ k}\Omega$$

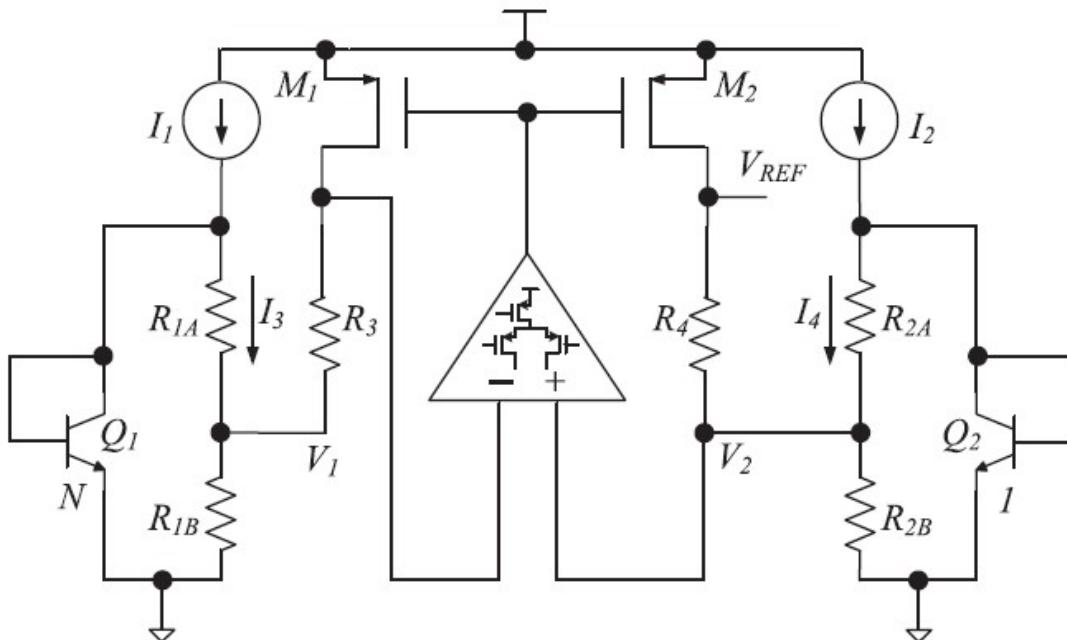


Da bi se kolo napajalo iz batreije  $V_{DD}=1V$ , potrebno je da bude

$$\Rightarrow R_{2B} = R_2 \left( \frac{1 - 0.47 - 2 \cdot 0.1}{0.73} \right) = 27.36 \text{ k}\Omega$$

- Jedan od problema koji postoji u prethodnom izvoru referentnog napona je što je pri malim naponima napajanja veliki uticaj razdešenosti strujnih ogledala (tranzistori M1-M3 su u blizini triodne oblasti)

### ❖ Sub-1V naponska referencia sa nezavisnim napajanjem otpornog razdelnika napona VBE



$$\frac{\Delta V_{BE_{1,2}} - \Delta V_{1,2}}{R_{1A}} = \frac{\Delta V_{1,2}}{R_{1B}}$$

$$\Delta V_{1,2} = \frac{\Delta V_{BE_{1,2}} R_{1B}}{R_{1A} + R_{1B}},$$

$$\frac{V_{BE_1} - V_1}{R_{1A}} + \frac{V_2 - V_1}{R_3} = \frac{V_1}{R_{1B}},$$

$$\frac{V_{BE_2} - V_2}{R_{2A}} + \frac{V_{REF} - V_2}{R_4} = \frac{V_2}{R_{2B}}.$$

$$R_{1A} = R_{2A} \quad R_{1B} = R_{2B}$$

$$\frac{\Delta V_{2,1}}{R_3} = \frac{V_{REF} - V_2}{R_4},$$

$$\Delta V_{2,1} = V_2 - V_1$$

$$\Delta V_{1,2} = V_1 - V_2$$

$$\Delta V_{BE_{1,2}} = V_{BE_1} - V_{BE_2}$$

$$V_{REF} = \frac{R_4}{R_3} \Delta V_{2,1} + V_2 = \frac{R_4}{R_3} \frac{R_{1B}}{R_{1A} + R_{1B}} \Delta V_{BE_{2,1}} + \frac{R_{1B}}{R_{1A} + R_{1B}} \left( V_{BE_2} + \frac{R_{1A}}{R_3} \frac{R_{1B}}{R_{1A} + R_{1B}} \Delta V_{BE_{2,1}} \right)$$

$$V_{REF} = \frac{R_{1B}}{R_{1A} + R_{1B}} \left[ \left( R_4 + \frac{R_{1A}R_{1B}}{R_{1A} + R_{1B}} \right) \frac{\Delta V_{BE_{2,1}}}{R_3} + V_{BE_2} \right]$$

$$A_{E_1} : A_{E_2} = N : 1 \quad \Delta V_{BE_{2,1}} = V_{BE_2} - V_{BE_1} = V_T \ln(N)$$

$$M = \left( \frac{R_4}{R_3} + \frac{R_{1A}R_{1B}}{R_3(R_{1A} + R_{1B})} \right) \ln(N),$$

**Primer:**  $N = 8, TC = 0 \Rightarrow M = 19.22$   $V_{REF} = 1.23 \text{ V} \cdot \frac{R_{1B}}{R_1}$

$$\frac{R_{1A}}{R_3} \left( \frac{R_{1B}}{R_1} \right) = \frac{19.22}{\ln 8} - \frac{R_4}{R_3}. \quad V_{REF} = \left( \frac{R_{1B}}{R_1} \right) 1.23 \leq 1,$$

$$\left( \frac{R_{1B}}{R_1} \right) \leq \frac{1}{1.23}. \quad \left( \frac{19.22}{\ln 8} - \frac{R_4}{R_3} \right) \frac{R_3}{R_{1A}} \leq \frac{1}{1.23},$$

Minimalni napon napajanja:

$$V_{DD(min)} = V_2 + |V_{th,p}| + 2|V_{DS,sat}| = \frac{R_{1B}}{R_1} \left( V_{BE_2} + \frac{R_{1A}R_{1B}}{R_1} \frac{\Delta V_{BE_{2,1}}}{R_3} \right) + |V_{th,p}| + 2|V_{DS,sat}|.$$

$$V_{DD(min)} = V_{REF} - \frac{R_4}{R_3} \Delta V_{BE_{2,1}} + |V_{th,p}| + 2|V_{DS,sat}|.$$

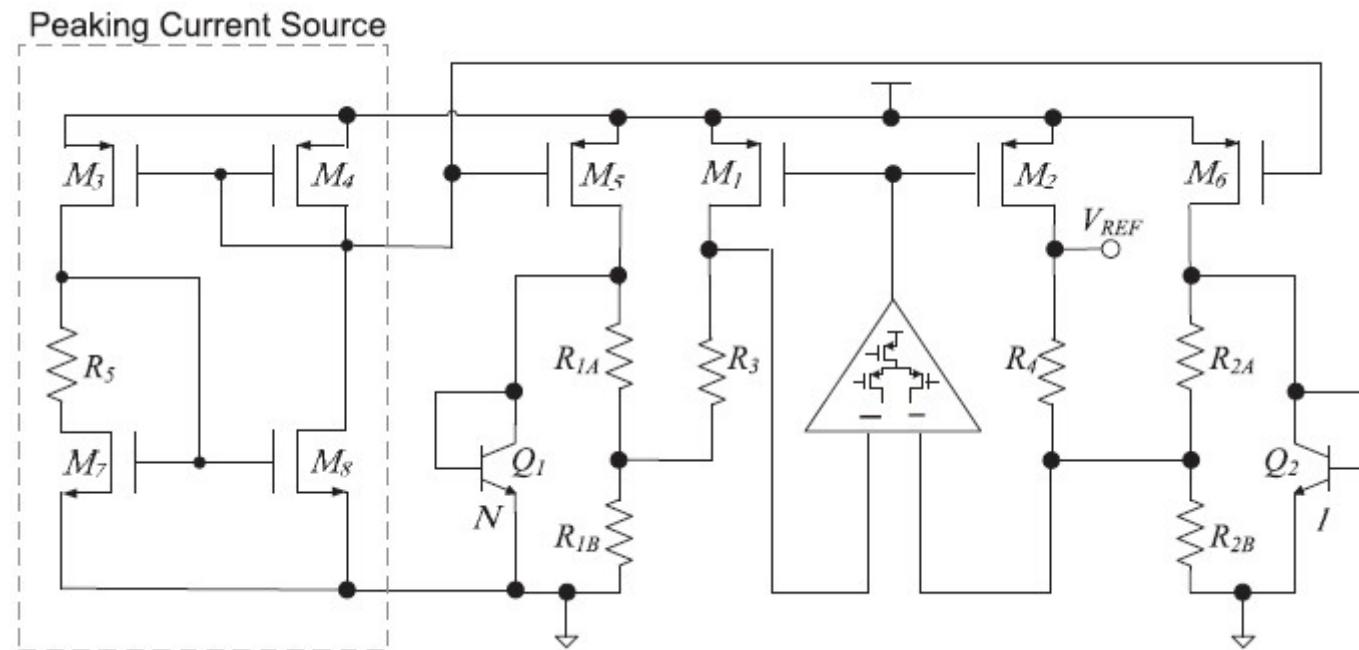
Minimalni napon napajanja zavisi od izbora referentnog napona i može se postići da bude manji od 1V.

- Uticaj naponskog ofseta:

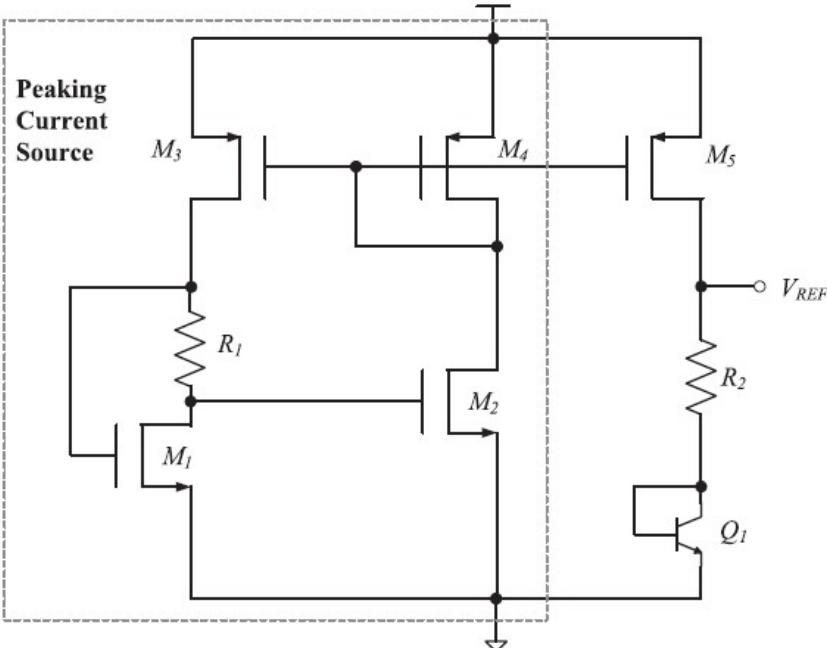
$$V_{REF} = \frac{R_4}{R_3}(\Delta V_{2,1} - V_{OS}) + V_2 = \frac{R_{1B}}{R_{1A} + R_{1B}} \left[ \left( R_4 + \frac{R_{1A}R_{1B}}{R_{1A} + R_{1B}} \right) \frac{\Delta V_{BE2,1}}{R_3} + V_{BE2} \right] - \frac{R_4}{R_3}V_{OS}.$$

- Uticaj naponskog ofseta operacionog pojačavača je manji ukoliko je odnos  $R_4/R_3$  manji. Manji odnos  $R_4/R_3$  zahteva povećanje napona  $\Delta V_{BE2,1}$  što zahteva veći odnos površine emitora N, odnosno veću površinu koju zauzima čip.
- Referenca zahteva pažljivu izradu layouta zbog relativno velikih otpornosti

- Realizacija strujnog izvora



## ❖Sub-1V pomoću Peaking Current Source-a



- Struja strujnog izvora (Peaking Current Source) zavisi od toga u kojoj oblasti rade MOS tranzistori.
- Kada rade u oblasti jake inverzije, tada je

$$V_{GS1} - V_{GS2} = R_1 I_{D1} \Rightarrow V_{OV1} - V_{OV1} = R_1 I_{D1}$$

$$I_{D1} = I_{D2} = \frac{\mu_n C_{ox} (W/L)_1}{2} V_{OV1}^2$$

Kada rade u oblasti slabe inverzije, tada je

$$V_{GS1} - V_{GS2} = R_1 I_{D1}$$

$$I_{D1} = S_1 I_0 e^{\frac{V_{GS1}}{nV_T}}, I_{D2} = S_2 I_0 e^{\frac{V_{GS2}}{nV_T}} \Rightarrow \frac{I_{D1}}{I_{D2}} = \frac{S_1}{S_2} e^{\frac{V_{GS1}-V_{GS2}}{nV_T}} = \frac{S_1}{S_2} e^{\frac{R_1 I_{D1}}{nV_T}}$$

- Maksimalna vrednost struje  $I_{D2}$  se dobija kada je

$$\frac{\partial I_{D2}}{\partial I_{D1}} = 0 \Rightarrow \frac{R_1 I_{D1}}{nV_T} = 1 \Rightarrow \frac{I_{D1}}{I_{D2}} = \frac{S_2}{S_1} e^{-1}$$

Da bi struje  $I_{D1}$  i  $I_{D2}$  bile jednake, odnos geometrija tranzistora treba da je

$$\frac{I_{D1}}{I_{D2}} = 1 \Rightarrow \frac{S_2}{S_1} e^{-1} = 1 \Rightarrow \frac{S_2}{S_1} = e$$

$$e^{\frac{R_1 I_{D1}}{nV_T}} = e \Rightarrow \frac{R_1 I_{D1}}{nV_T} = 1 \Rightarrow I_{D1} = \frac{nV_T}{R_1} \sim PTAT$$

- Vrednost referentnog napona na izlazu:

$$V_{REF} = V_{BE1} + R_2 I_{D5} = V_{BE1} + R_2 \frac{S_5}{S_3} I_{D1}$$

$$V_{REF} = V_{BE1} + \frac{R_2}{R_1} \frac{S_5}{S_3} nV_T$$

$$V_{REF} = V_{BE1} + M V_T, M = \frac{R_2}{R_1} \frac{S_5}{S_3} n$$

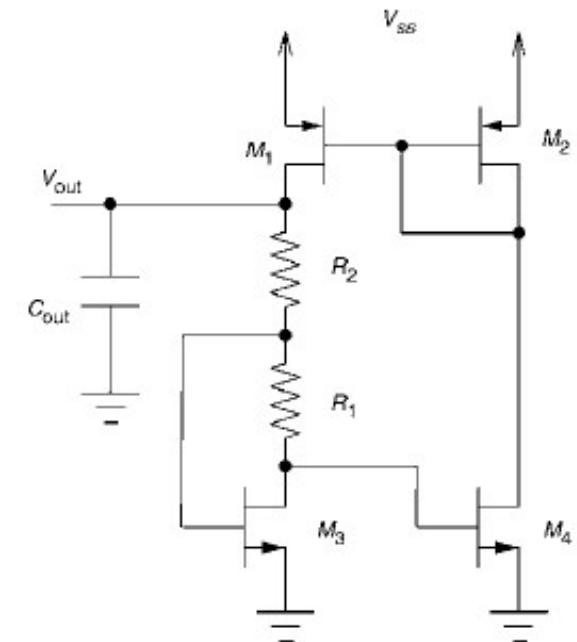
- Može li se prostije realizovati prethodna naponska referenca?

$$V_{REF} = V_{GS3} + M V_T, M = \frac{R_2}{R_1} n$$

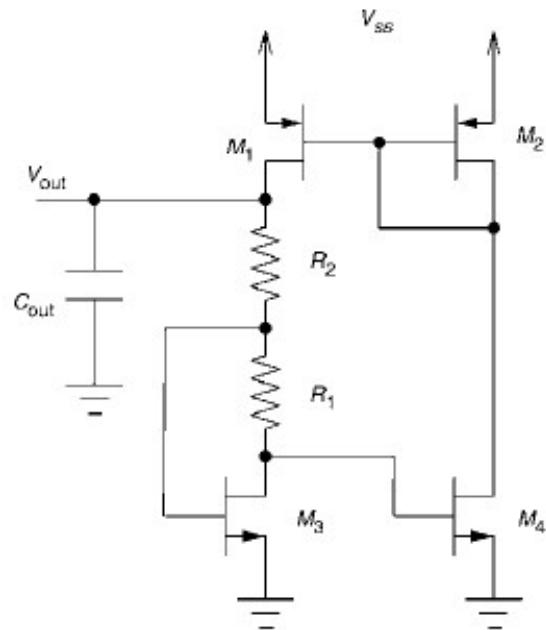
$$V_{GS3} = A_0 + A_1 T + A_2 T \ln T$$

$$\frac{\partial V_{REF}}{\partial T} = 0 \Rightarrow \frac{R_2}{R_1} = -\frac{q}{kn} (A_1 + A_2 (1 + \ln T_0))$$

M. H. Cheng, Z. W. Wu, Low-Power low-voltage reference using peak current mirror circuit, Electronics Letters, May 2005.



Primer dizajna u 0.35u tehnologiji:

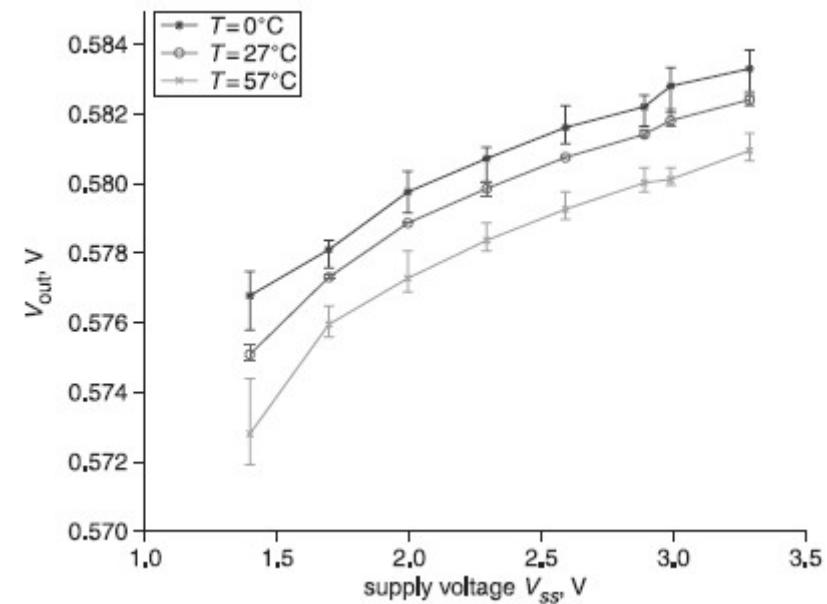
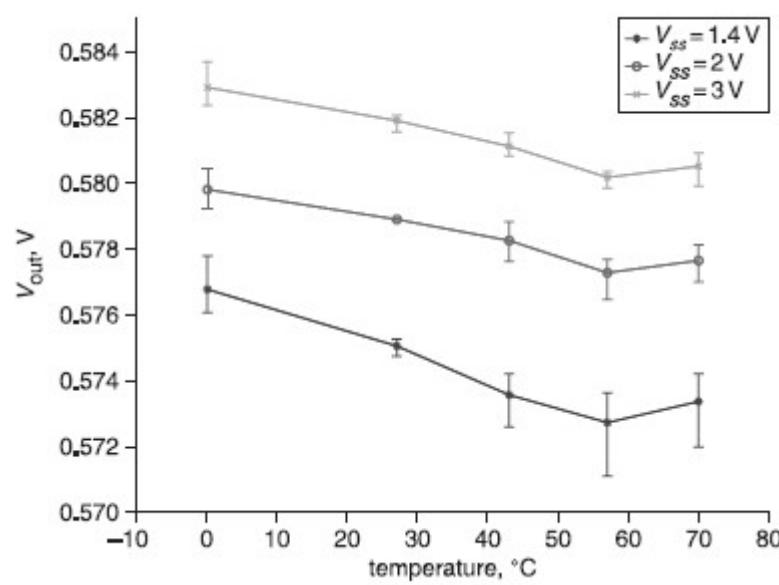


$$n = 2.06 \Rightarrow I_{D3} \approx 1 \mu\text{A}$$

Element	Value
$M_1$	4/16
$M_2$	4/16
$M_3$	32/16
$M_4$	79.04/16
$R_1$	50 k $\Omega$
$R_2$	58 k $\Omega$
$C_{out}$	4.5 pF

- Parametri  $A_0$ ,  $A_1$  i  $A_2$  se dobijaju fitovanjem vrednosti na osnovu zavisnosti napona  $V_{GS}$  u funkciji temperature

Specification	Value
Supplied current	2.3 $\mu\text{A}$ at $V_{ss} = 2 \text{ V}$
Minimum operating voltage	1.4 V
Output voltage	0.579 V at $V_{ss} = 2 \text{ V}$
PSRR	-84 dB at 1 kHz
Line regulation	3.9 mV/V at 27°C
Temperature coefficient	62 ppm/°C at $V_{ss} = 2 \text{ V}$



## 1.C. CMOS naponske reference bez otpornika

- Upotreba otpornika značajno povećava površinu čipa sa naponskom referencom jer su otpornosti reda  $x10k\Omega$
- Povećava se nivo termičkog šuma, a zbog dugačkih metalnih linija i indukovani šum preko supstrata
- U Bandgap izvorima referentnog napona se koriste konvertori napona u struju, a potom i struje u referentni napon. Pitanje je može li se ova konverzija sprovesti bez upotrebe otpornosti. Ogovor je potvrđan, može korišćenjem MOS tranzistora

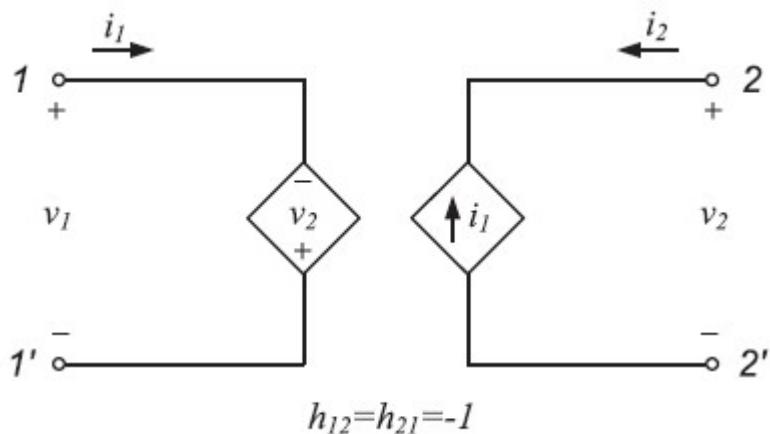
### ❖NIC (Negative Impedance Converter) u kolu za generisanje izvora referentnog napona

- NIC se koristi kao kolo u kome se prvo transformiše napon u struju (transkonduktansni pojačavač), a potom i struja u izlazni napon (transrezistansni pojačavač).
- Nelinearnosti koje nastaju u prvom stepenu konverzije (napon-struja) se, zbog inverzne funkcije prenosa transrezistanskog pojačavača, kompenzuju u drugom, izlaznom, stepenu (struja-napon).

- NIC je dvoportna mreža kod koje je impedansa koja se vidi na ulaznom portu jednaka negativnoj impedansi potrošača.

$$\begin{bmatrix} v_1 \\ i_2 \end{bmatrix} = \begin{bmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{bmatrix} \begin{bmatrix} i_1 \\ v_2 \end{bmatrix}$$

- NIC nije recipročna mreža  $h_{12} \neq -h_{21}$

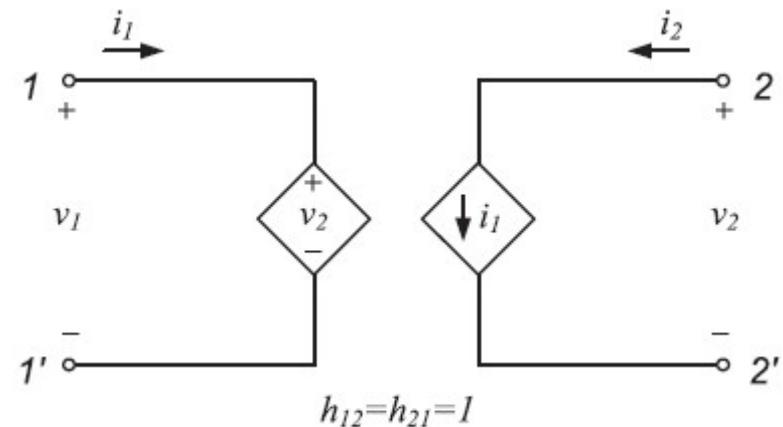


Strujom kontrolisana inverzija(CCNIC)

$$v_1 = -v_2, i_2 = -i_1$$

$$Z_{in} = \frac{v_1}{i_1} = \frac{-v_2}{-i_2} = -\frac{v_2}{i_2} = -Z_L$$

$$\begin{bmatrix} v_1 \\ i_2 \end{bmatrix} = \begin{bmatrix} 0 & h_{12} \\ h_{21} & 0 \end{bmatrix} \begin{bmatrix} i_1 \\ v_2 \end{bmatrix}$$

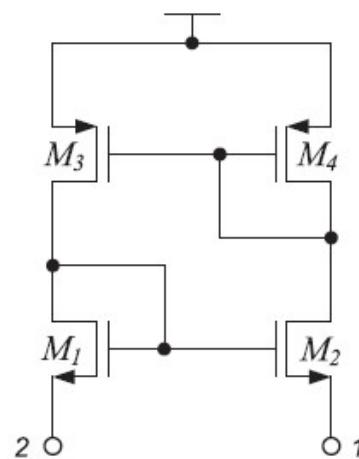


Naponom kontrolisana inverzija (VCNIC)

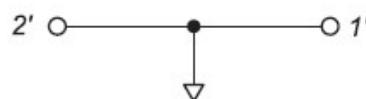
$$v_1 = v_2, i_2 = i_1$$

$$Z_{in} = \frac{v_1}{i_1} = \frac{v_2}{i_2} = -\frac{v_2}{-i_2} = -Z_L$$

## •CMOS Implementacija



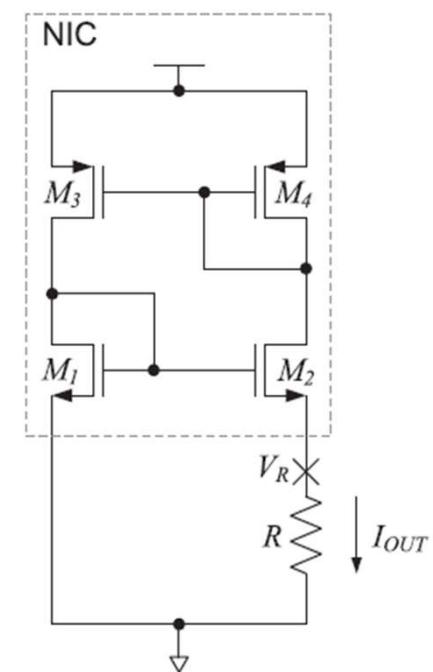
- Četiri tranzistora,  $M_1$ - $M_4$ , su u sistemu zatvorene povratne sprege koji će imati jednake struje ili napone na oba porta, u zavisnosti od impedanse na portovima.
- MOSFET-ovi ili bipolarni tranzistori se mogu koristiti kao impedanse u NIC-u za generisanje konstantnog napona ili struje, umesto da se koriste otpornici.



## •NIC Current Source

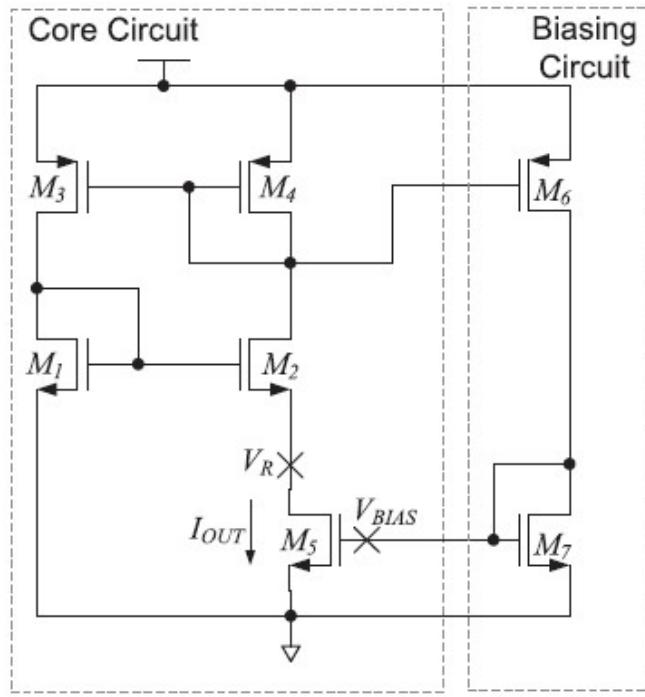
- Izlazni port NIC-a je kratak spoj, dok je na ulaznom otpornost. Stoga NIC formira stabilan sistem sa strujom koja je ista kroz obe porta. Dimenziije tranzistora  $M_3$  i  $M_4$  moraju biti identične kako bi struje u obe grane bile iste, dok  $M_1$  i  $M_2$  treba da imaju različite dimenzije.
- $M_3$  i  $M_4$  u strujnom ogledalu su u jakoj inverziji, dok su  $M_1$  i  $M_2$  u slaboj inverziji.

$$I_D = I_{D0} \frac{W}{L} e^{\frac{V_{GS}}{nV_T}}, V_T = \frac{kT}{q}$$



$$V_R = V_{GS1} - V_{GS2} = nV_T \ln \frac{I_{D3} / I_{D4}}{S_1 / S_2}, S_{1-4} = (W / L)_{1-4}$$

$$V_R = nV_T \ln \frac{S_3 / S_4}{S_1 / S_2} \Rightarrow I_{OUT} = \frac{V_R}{R} = \frac{nV_T}{R} \ln \frac{S_3 / S_4}{S_1 / S_2}$$



✓  $M_5$  je u omskoj oblasti, dok su  $M_1-M_4$  u potpražnom režimu rada

$$V_R = V_{GS1} - V_{GS2} = nV_T \ln \frac{S_2}{S_1}, S_3 = S_4$$

$$I = B(V_{BIAS} - V_{TH})V_R, B = \mu C_{ox} W / L$$

✓ Napon praga je temperaturno zavisan:

$$V_{TH} = V_{TH0} - \kappa T$$

✓ Pokretljivost elektrona se menja po zakonu

$$\mu(T) = \mu(T_0) \left( \frac{T}{T_0} \right)^{-m}$$

$$TC_I = \frac{1}{I} \frac{\partial I}{\partial T} = \frac{1}{\mu} \frac{d\mu}{dT} + \frac{1}{V_{BIAS} - V_{TH}} \frac{d(V_{BIAS} - V_{TH})}{dT} + \frac{1}{V_R} \frac{dV_R}{dT}$$

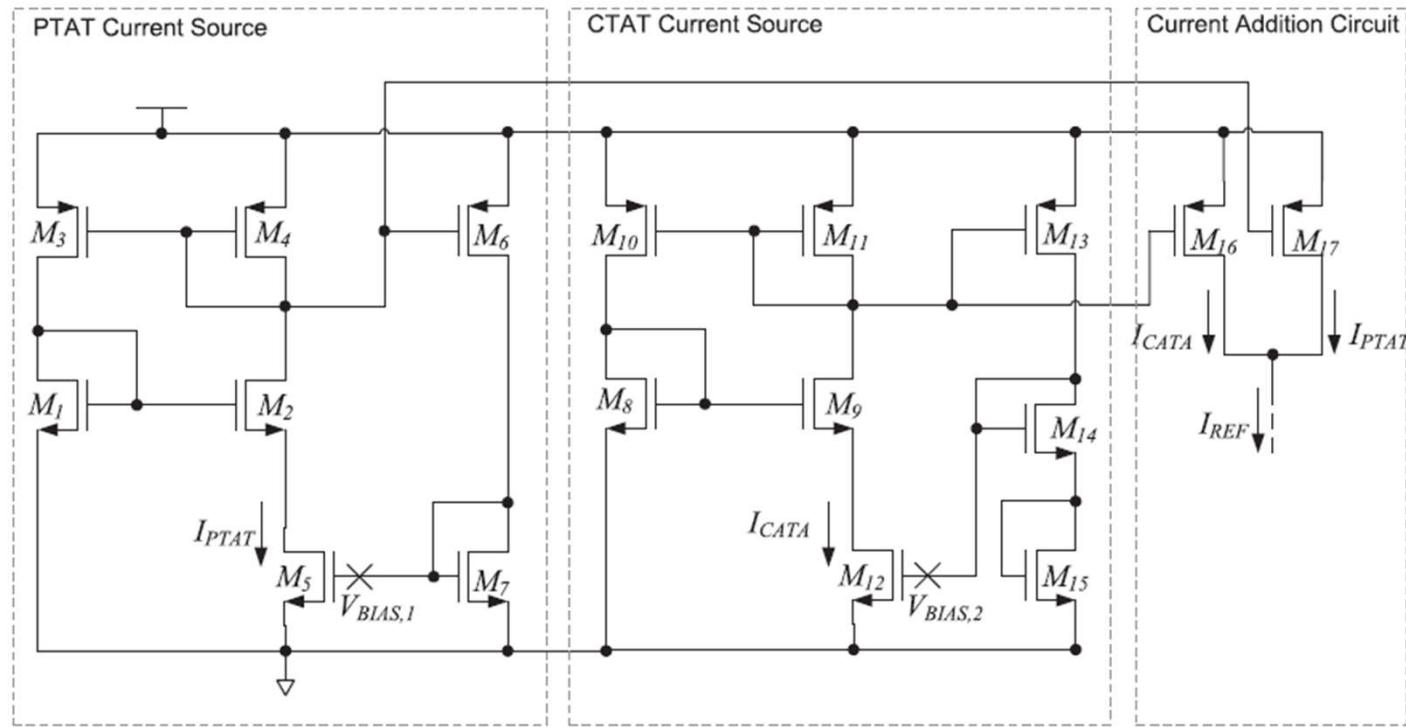
$$TC_I = \frac{1}{I} \frac{\partial I}{\partial T} = \frac{1-m}{T} + \frac{1}{V_{BIAS} - V_{TH}} \frac{d(V_{BIAS} - V_{TH})}{dT}$$

- ✓ Pošto je  $m=1.5$ , prvi član je negativan, pa se izborom drugog člana, odnosno napona polarizacije  $V_{BIAS}$  može postići da ukupan temperaturni koeficijent bude negativan (NTC) ili pozitivan (PTC)
- ✓ Kada je ukupan temperaturni koeficijent pozitivan (PTC), tada je tranzistor  $M_7$  u oblasti jake inverzije, te je

$$V_{BIAS} = V_{TH} + \sqrt{\frac{2I_{BIAS}}{B_7}} = V_{TH} + \sqrt{\frac{2I_{PTC}}{B_7}}$$

$$TC_I = \frac{1}{I} \frac{\partial I}{\partial T} = \frac{2-m}{T} (PTC), m=1.5$$

## Izvor referentne struje sa NIC-om



✓ Kada je ukupan temperaturni koeficijent negativan (NTC), tada je tranzistor  $M_{15}$  u oblasti jake inverzije, dok je  $M_{14}$  u oblasti slabe inverzije, te je

$$V_{BIAS2} = 2V_{TH} + \sqrt{\frac{2I_{NTC}}{B_{15}}} + nV_T \ln\left(\frac{I_{NTC}}{S_{14}I_0}\right) \quad I_0 = \mu C_{ox} V_T^2 (n-1)$$

$$TC_I = \frac{1}{I} \frac{\partial I}{\partial T} = \frac{2-m}{T} - \frac{1}{T \left( 1 - \frac{kT - V_A}{V_{TH0}} \right)} \quad V_A = \frac{1}{2} \sqrt{\frac{2I_{NTC}}{B_{15}}} + nV_T \ln\left(\frac{I_{NTC}}{S_{14}I_0}\right) - nV_T$$

$$kT \gg V_A, kT \ll V_{TH0} \Rightarrow TC_I = \frac{1}{I} \frac{\partial I}{\partial T} = \frac{2-m}{T} - \frac{1}{T \left( 1 - \frac{kT}{V_{TH0}} \right)} \approx \frac{2-m}{T} - \frac{1}{T} \left( 1 + \frac{kT}{V_{TH0}} \right)$$

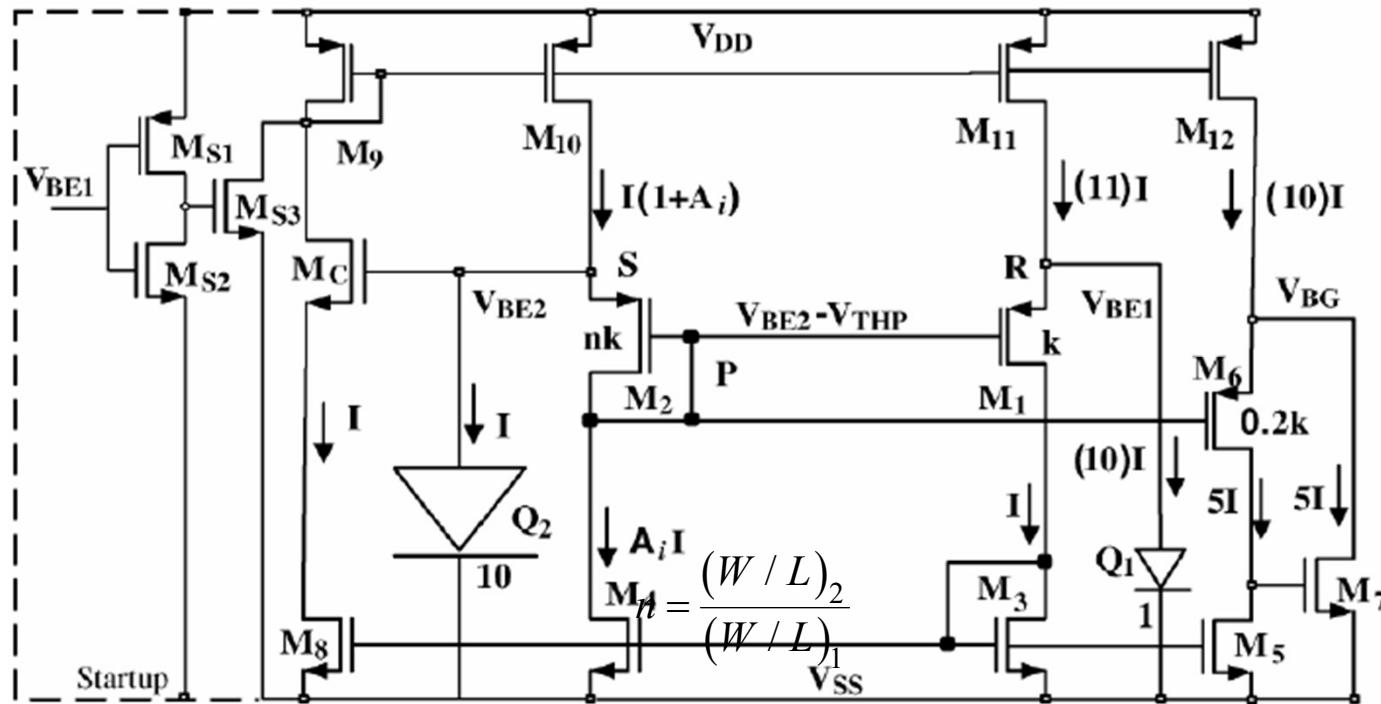
$$\Rightarrow TC_I = \frac{1-m}{T} - \frac{k}{V_{TH0}}$$

- ✓ Ukupan temperaturni koeficijent kola sa slike sa oznakom CTAT je negativan
- ✓ Podešavanjem parametara tranzistora M<sub>14</sub> se može postići da je referentna struja sa približno nultim temperaturnim koeficijentom

$$I_{REF} = I_{PTC} + I_{NTC}, TC_{I_{REF}} = \frac{1}{I_{REF}} \frac{\partial I_{REF}}{\partial T} = 0$$

T. Hirose, T. Asai, and Y. Amemiya, *Temperature-compensated CMOS current reference circuit for ultralow-power subthreshold LSIs*, IEICE Electronics Express, 5(6), 2008, pp. 204-210.

- Resistorless NIC Bandgap Reference Voltage



$$V_{PTAT} = V_{BE1} - V_{BE2} = V_T \ln \frac{I_{C1}}{I_{C2}} \frac{I_{S2}}{I_{S1}} = V_T \ln(10 \cdot 10) = V_T \ln 100 = 4.6V_T$$

$$V_{PTAT} = V_{SG1} - V_{SG2} = \sqrt{\frac{I}{k}} - \sqrt{\frac{IA_i}{nk}}, k = B / 2 \quad n = \frac{(W / L)_2}{(W / L)_1} \quad A_i = \frac{(W / L)_4}{(W / L)_3}$$

$$I = \frac{kV_{PTAT}^2}{\left(1 - \sqrt{A_i/n}\right)^2} = \frac{kV_T^2 \ln^2(100)}{\left(1 - \sqrt{A_i/n}\right)^2}$$

$$V_{BG} - V_{SG6} = V_{BE2} - V_{SG2} \Rightarrow V_{BG} - V_{BE2} = V_{SG6} - V_{SG2} = \sqrt{\frac{mI}{rk}} - \sqrt{\frac{IA_i}{nk}}$$

$$m = \frac{(W/L)_5}{(W/L)_3} \quad r = \frac{(W/L)_6}{(W/L)_1}$$

$$\Rightarrow V_{BG} = V_{BE2} + (V_{SG6} - V_{SG2}) = \sqrt{\frac{mI}{rk}} - \sqrt{\frac{IA_i}{nk}} = V_{BE2} + V_{PTAT} \frac{\sqrt{m/r} - \sqrt{A_i/n}}{1 - \sqrt{A_i/n}}$$

$$V_{BG}|_{A_i << 1, n >> 1} \approx V_{BE2} + V_{PTAT} \sqrt{m/r}$$

✓ Излазна импеданса је мала захваљујући негативној реакцији

$$R_{out} \approx \frac{1/g_{m6}}{g_{m7}r_{06}}$$

- Kolo za startovanje:
- Po uključenju su tranzistori  $M_{S1}$ ,  $M_{S3}$  i  $M_{S9}$  uključeni, dok je tranzistor  $M_{S2}$  isključen
- Kada je završen prelazni proces i kada referentni napon dostigne svoju ustaljenu vrednost, uključuje se tranzistor  $M_{S2}$  i isključuje  $M_{S3}$ , tako da u kolu za startovanje nema dodatne potrošnje u ustaljenom stanju.

## 1.D. Korekcija uticaja nelinearnih temperaturnih efekata u izvorima referentnog napona

$$V_{CTAT}(T) = a_0 + a_1(T - T_{(nom)}) + a_2(T - T_{(nom)})^2 + a_3(T - T_{(nom)})^3 + \dots,$$

$$V_{PTAT}(T) = b_0 + b_1(T - T_{(nom)}) + b_2(T - T_{(nom)})^2 + b_3(T - T_{(nom)})^3 + \dots,$$

$$V_{REF}(T) = m(T)V_{CTAT}(T) + n(T)V_{PTAT}(T)$$

$$m(T)a_1 + n(T)b_1 \approx 0,$$

$$m(T)a_2 + n(T)b_2 \approx 0,$$

$$m(T)a_k + n(T)b_k \approx 0,$$

### 1. Temperaturna kompenzacija prvog reda

$$k \geq 2 \Rightarrow a_k = b_k = 0$$

$$TC = 0 \Rightarrow m(T) = 1, n(T) = -a_1 / b_1$$

Najčešće se primenjuje jer je najjednostavnija i dobra je u uskom opsegu temperatura ambijenta

### 2. Temperaturna kompenzacija drugog reda

$$k \geq 3 \Rightarrow a_k = b_k = 0$$

$$TC = 0 \Rightarrow m(T) = m, n(T) = n$$

$$V_{REF} = mV_{CTAT}(T) + nV_{PTAT}(T) + s(T - T_{nom})^2$$

✓ Jedan od mogućih načina temperaturne kompenzacije, TC=0, je:

$$TC = 0 \Rightarrow m(T) = 1, n(T) = -a_1 / b_1$$

$$\begin{aligned} V_{REF}(T) &= \left( a_0 + a_1(T - T_{nom}) + a_2(T - T_{nom})^2 \right) - \frac{a_1}{b_1} \left( b_0 + b_1(T - T_{nom}) + b_2(T - T_{nom})^2 \right) + s(T - T_{nom})^2 \\ &\Rightarrow V_{REF}(T) = \frac{a_0 b_1 - a_1 b_0}{b_1} + \frac{a_2 b_1 - a_1 b_2 + s b_1}{b_1} (T - T_{nom})^2 \end{aligned}$$

✓ Da bi temperaturski koeficijent bio nula, TC=0, treba da je:

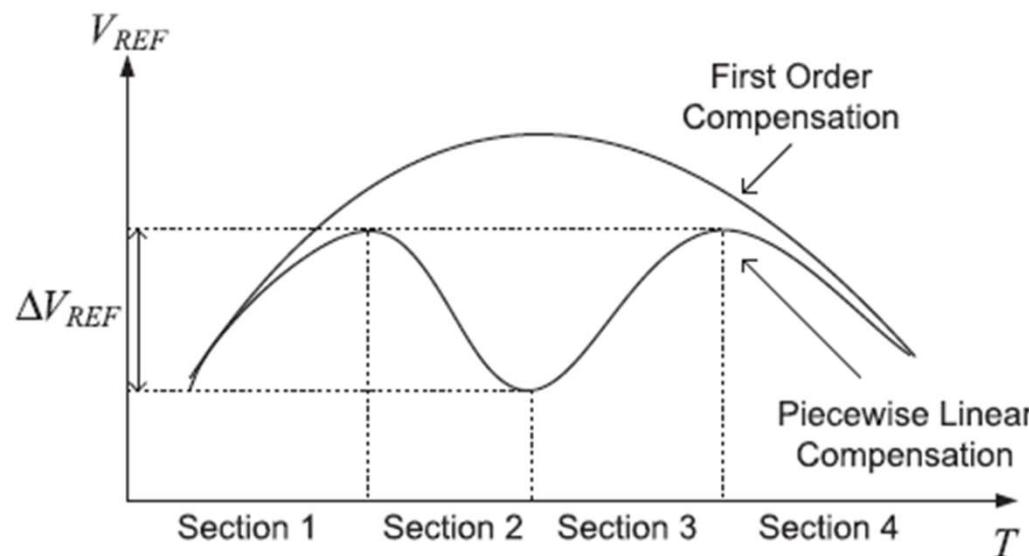
$$a_2 b_1 - a_1 b_2 + s b_1 = 0 \Rightarrow s = \frac{a_2 b_1 - a_1 b_2}{b_1} \Rightarrow V_{REF}(T) = \frac{a_0 b_1 - a_1 b_0}{b_1}$$

- Temperaturna kompenzacija reda većeg od dva je nepraktična jer kola za korekciju temperaturnih koeficijenata unose dodatne temperaturne zavisnosti i dosta su osetljiva na varijaciju procesnih parametara integrisanih kola.

### 3. Deo po deo linearna kompenzacija

- Opseg temperature koji je od interesa podeljen je u više uzastopnih sekcija koje se ne preklapaju, a različita kola kompenzuju temperaturne promene po sekcijama.
  - Postoji nekoliko prednosti izvođenja kompenzacija temperature u odvojenim temperaturnim sekcijama
- A. Opseg temperatura koji pokriva svaku sekciju je mali, pa se zakrivljenost  $V_{CTAT}(T)$  i  $V_{PTAT}(T)$  može dobro aproksimirati linearnim segmentom i može se primeniti jednostavna tehnika temperaturne kompenzacije.

- B. Ako možemo da promenimo znakove nagiba temperaturne zavisnosti referentnih napona u susednim delovima, kao što je prikazano na sledećoj slici, varijacija referentnog napona u susednim sekcijama se neće akumulirati, pa stoga možemo dobiti mali TC u širokom temperaturnom opsegu



- C. U praksi se može primeniti kompenzacija zakrivljenosti sa više preseka sa kompenzacijom temperature visokog reda unutar svakog temperaturnog dela. U ovom slučaju, temperaturna kompenzacija višeg reda može biti od koristi jer je opseg temperatura mali.

- Međutim, sva kola koja se koriste za generisanje struje / napona za kompenzaciju zakrivljenosti osetljiva su na temperaturu i varijacije procesa. Naročito su granice sekcija osetljive na temperaturne i procesne varijacije, samim tim i povećanje broja sekcija može pogoršati ukupni TC referentnog napona. Kompromis između broja podeljenih temperaturnih sekcija i željenog TC referentnog napona je ključ za uspešnu primenu ove tehnike.

#### 4. Ponderisana suma napona/struje sa sličnom temperaturnom zavisnošću

- Posmatrajmo dva izvora napona zavisna od temperature,  $V_1(T)$  i  $V_2(T)$  koji imaju slične temperaturne zavisnosti

$$V_1(T) = a_0 + a_1(T - T_{nom}) + a_2(T - T_{nom})^2 + a_3(T - T_{nom})^3 + \dots$$

$$V_2(T) = b_0 + b_1(T - T_{nom}) + b_2(T - T_{nom})^2 + b_3(T - T_{nom})^3 + \dots$$

$$a_j = Cb_j, j \geq 1, C = const$$

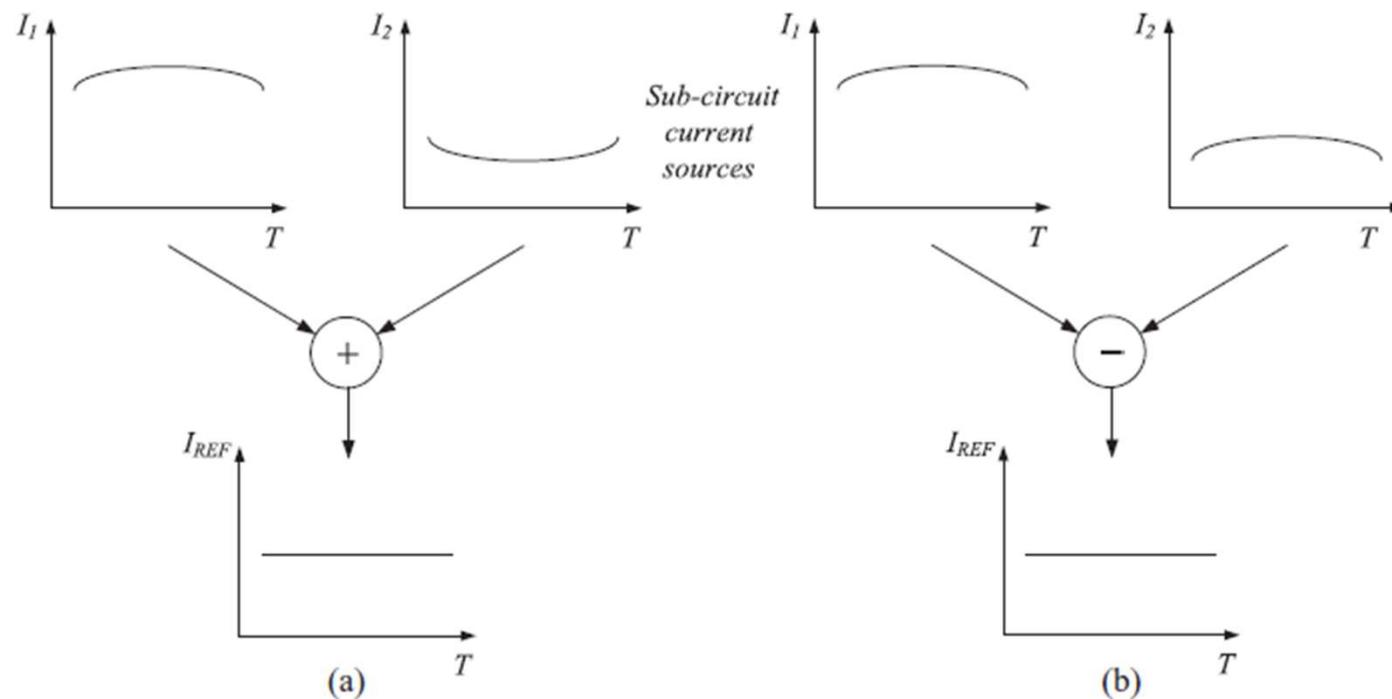
- Temperaturno nezavisan naponski izvor se može dobiti ponderisanim sumiranjem ova dva napona

$$V_{REF}(T) = m(T)V_1(T) + n(T)V_2(T), n(T) = -Cm(T)$$

- Kada je  $m(T)=1$

$$V_{REF}(T) = a_0 - cb_0 \neq 0$$

- Jedan od glavnih izvora kompenzacionih grešaka javlja se kada dva izvora napona zavisna od temperature međusobno nisu toliko „slična“. To se dešava zbog razdešenosti i varijacija parametara procesa.
- Pored toga dolazi i do varijacije nominalne vrednosti referentnog napona iz istih razloga jer su naponski izvori  $V_1$  i  $V_2$  nezavisni. Taj problem se može rešiti kada su ovi naponski generatori korelisani, parcijalno, ili u potpunosti.

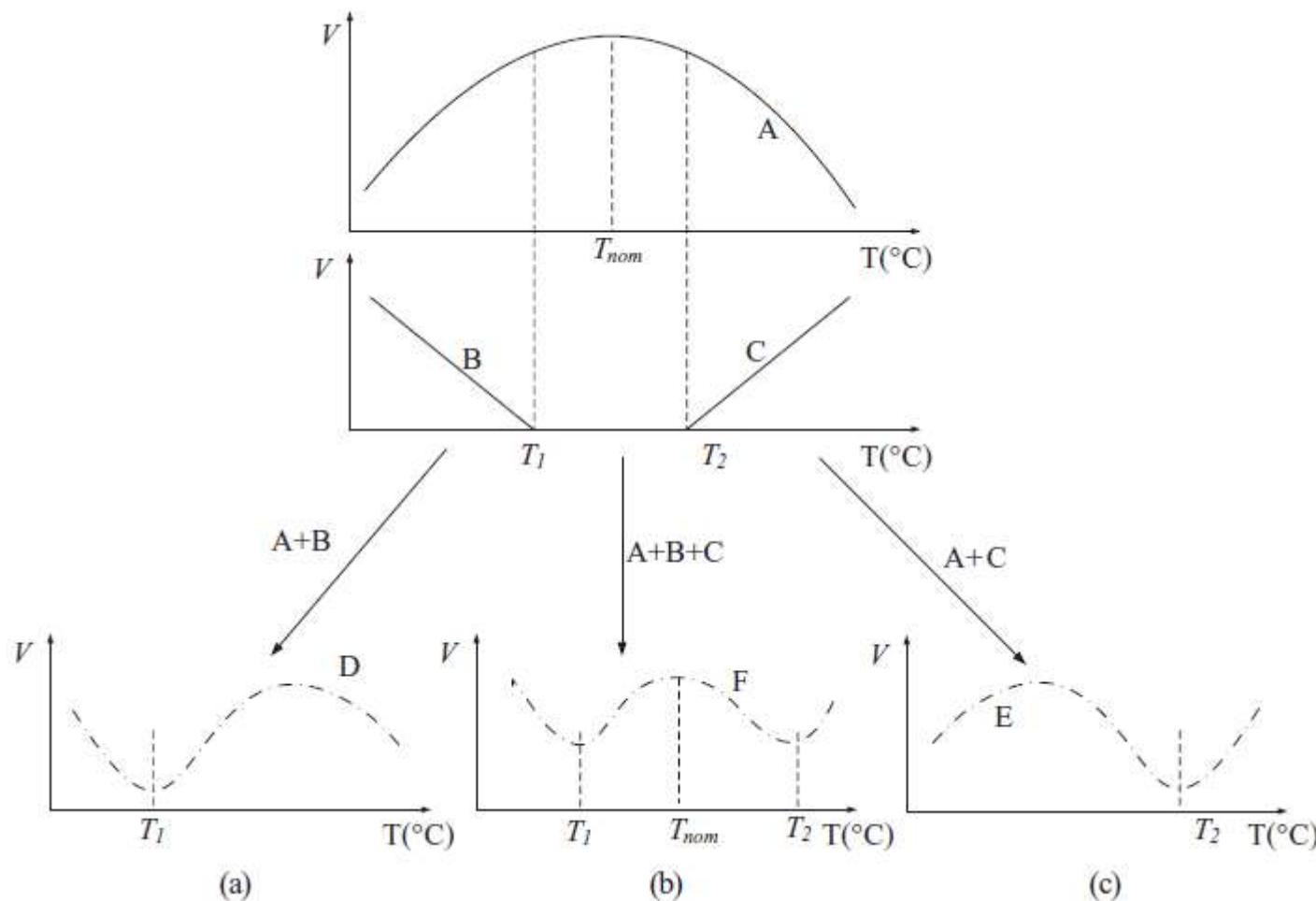


## ➤ Kompenzacija drugog reda

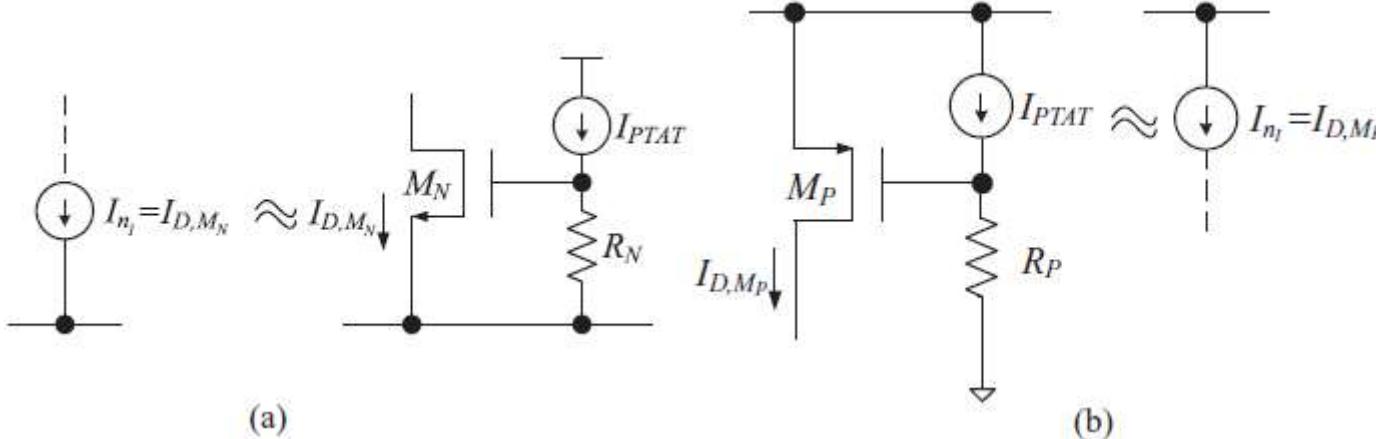
✓ Ilustracija temperaturne kompenzacije drugog reda

n1(T)-kriva C  
n2(T)-kriva B

$$V_{REF}(T) = V_{BE} + MV_T + n_1(T) + n_2(T)$$



- Strujni izvori sa kvadratnom zavisnošću struje u funkciji temperature



$$V_{GS} = R_N \frac{V_T \ln N}{R_1}, V_{GS} \geq V_{TH}, V_{DS} \geq V_{GS} - V_{TH}$$

$$I_D(T) = \frac{\mu_n(T) C_{ox} W}{2L} (V_{GS}(T) - V_{TH}(T))^2 \quad V_{TH}(T) = V_{TH0} - \kappa T$$

$$I_D(T) = c_0 T^{-2} \left( c_1 + c_2 (T - T_2) + c_3 (T - T_2)^3 \right)$$

$$I_P(T) = a_{-2}(T - T_2)^{-2} + a_{-1}(T - T_2)^{-1} + a_0 + a_1(T - T_2) + a_2(T - T_2)^2$$

## ✓ Aproksimacija

$$I_P(T) \approx a_0 + a_1(T - T_2) + a_2(T - T_2)^2, T > T_2$$

✓ U većini slučajeva koeficijenti  $a_0$ ,  $a_1$  i  $a_2$  imaju male vrednosti, pa je dominantan član sa najvećom varijacijom. To je posebno izraženo u opsegu visokih temperatura kada se može smatrati da je

$$I_D(T) = \begin{cases} 0, & T \leq T_2 \\ \propto (T - T_2)^2, & T > T_2 \end{cases}$$

S obzirom na provođenje MOS tranzistora, prethodni izraz ekvivalentan je izazu

$$I_D(T) = \begin{cases} 0, & V_{GS} \leq V_{TH} \\ \propto (T - T_2)^2, & V_{GS} > V_{TH} \end{cases}$$

što znači da treba da bude zadovoljeno

$$V_{GS} = \frac{R_N}{R_1} \frac{k}{q} T \ln N \geq V_{TH} \Rightarrow T \geq \frac{V_{TH}}{\ln N} \frac{R_1}{R_N} \frac{q}{k}$$

- Aktiviranje kompenzacije drugog reda se obavlja za  $T > T_2$ , a podešava se odnosom otpornosti  $R_1$  i  $R_N$
- Slične su zavisnosti i za PMOS tranzistor koji treba da se uključi pri temperaturama manjim od  $T_1$

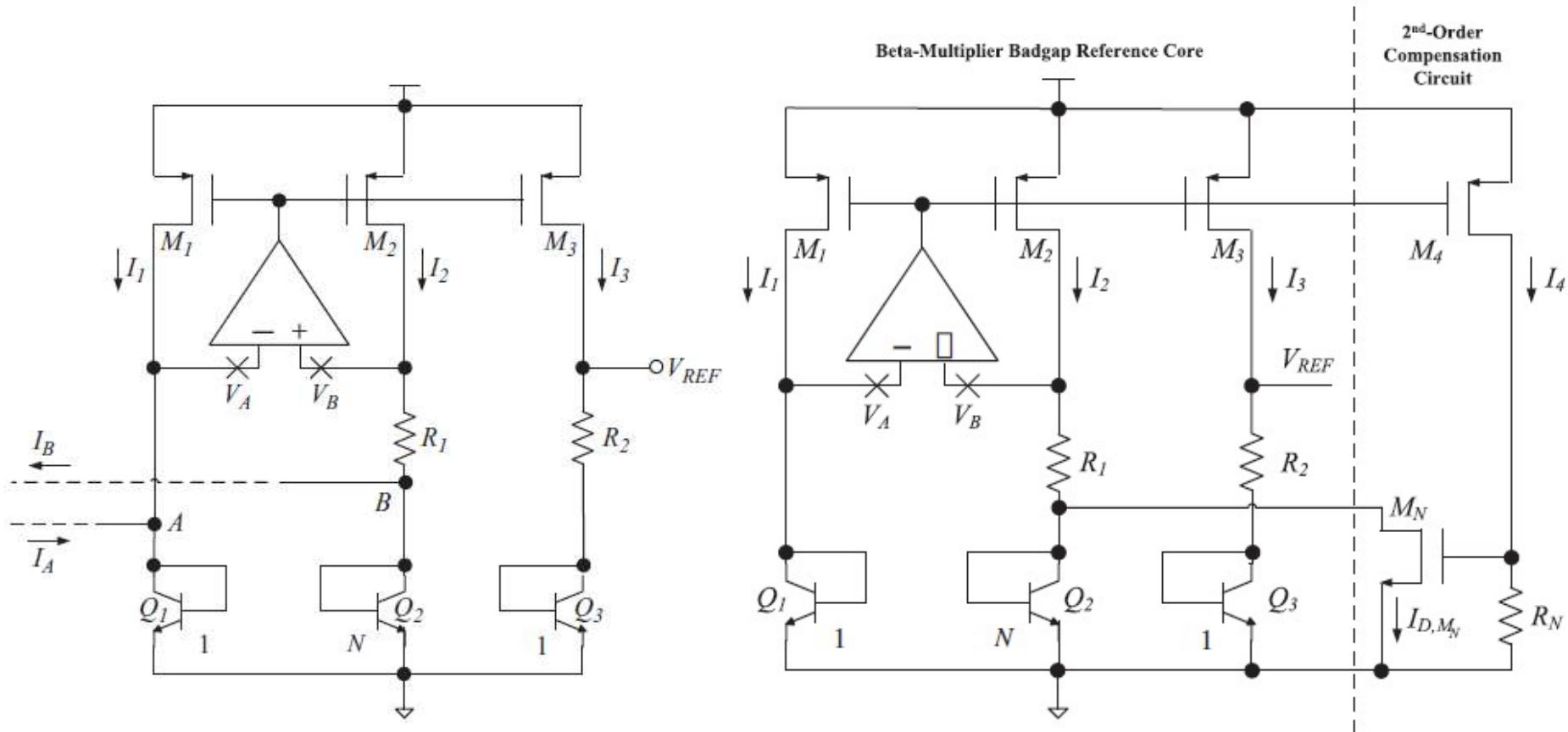
$$I_{DP}(T) \approx b_0 + b_1(T_1 - T) + b_2(T_1 - T)^2, T < T_1$$

$$I_{DP}(T) = \begin{cases} \propto (T - T_2)^2, & V_{SG} \geq |V_{THP}| (T < T_1) \\ 0, & V_{SG} < |V_{THP}| (T \geq T_1) \end{cases}$$

$$V_{SG} = \frac{R_P}{R_1} \frac{k}{q} T \ln N \geq |V_{THP}| \Rightarrow T \leq \frac{|V_{THP}|}{\ln N} \frac{R_1}{R_P} \frac{q}{k} = T_1$$

## ❖ Temperaturna kompenzacija drugog reda pomoću oduzimanja struje

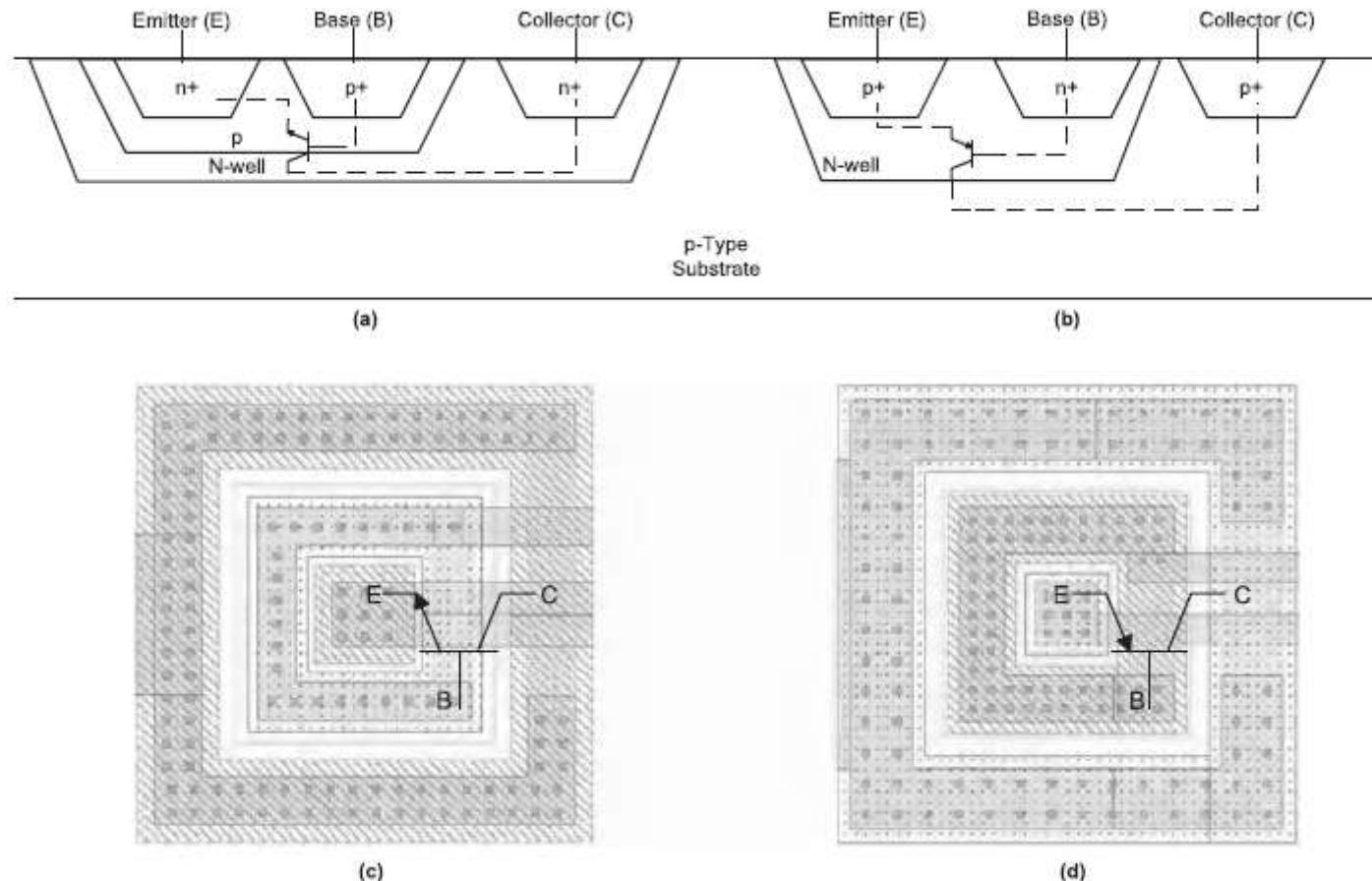
- Ekstahovanje struje iz čvora B



Kako izabrati otpornost \$R\_N\$, odnosno \$(W/L)\_N\$?

$$T < T_2 \Rightarrow I_{DN} \approx 0$$

## # N-Well CMOS-realizacija integrisanog bipolarnog tranzistora



$$I_C(T) = I_S(T) e^{V_{BE}/V_T}$$

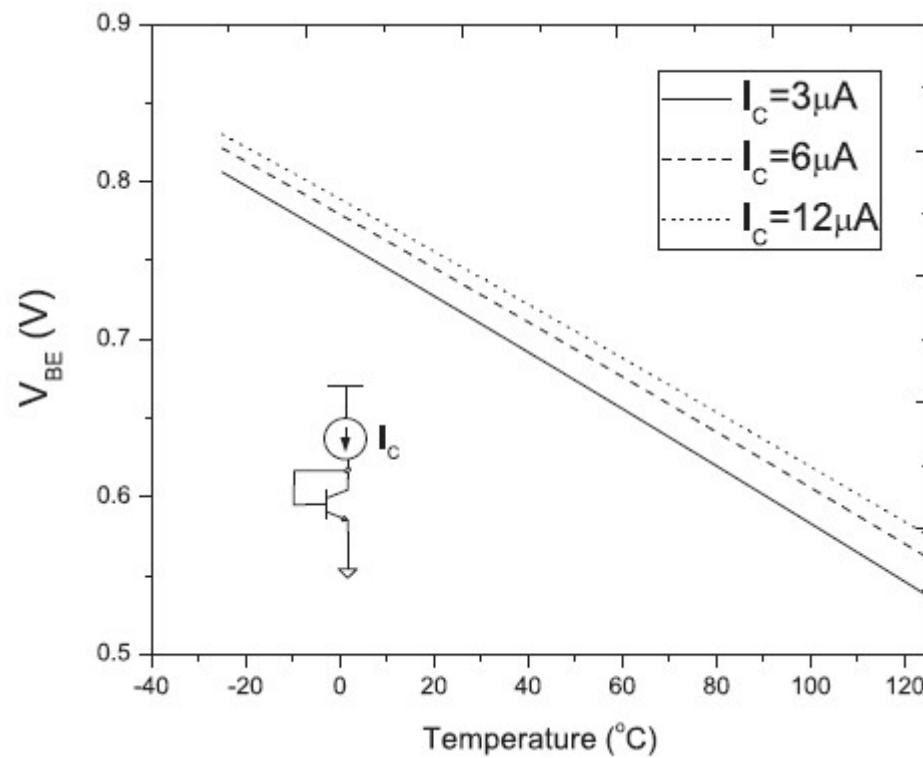
$$V_{BE}(T) = V_{G0} \left( 1 - \frac{T}{T_r} \right) + V_{BE}(T_r) \frac{T}{T_r} - \gamma V_T \ln \left( \frac{T}{T_r} \right) + V_T \ln \left( \frac{J_C(T)}{J_C(T_r)} \right)$$

$$V_{G0} = 1.206 \text{ V} \quad \gamma = 1.93$$

$$I_C(T) = aT^\chi \quad \frac{J_C(T)}{J_C(T_0)} = \left(\frac{T}{T_0}\right)^\chi$$

$$V_{BE}(T) = V_{G0} \left(1 - \frac{T}{T_r}\right) + V_{BE}(T_r) \frac{T}{T_r} - (\gamma - \chi) V_T \ln\left(\frac{T}{T_r}\right)$$

$$A = 25 \mu\text{m}^2, I_C = 6 \mu\text{A} \Rightarrow V_{BE} = 0.73\text{V}$$



$$\frac{dV_{BE}}{dT} \approx -1.73 \text{ mV/K}$$

$$\frac{dV_{EB}}{dT} \approx -1.39 \text{ mV/K}$$

- Vrednost referentnog napona u kolu naponske reference, uzimajući u obzir da je struja kolektora funkcija višeg reda od temperature:

$$\begin{aligned}V_R(T) &= V_{BE3}(T) + M \cdot \Delta V_{BE1,2}(T) \\&= V_{G0} \left( 1 - \frac{T}{T_r} \right) + V_{BE3}(T_r) \frac{T}{T_r} - \gamma V_T \ln \left( \frac{T}{T_r} \right) + V_T \ln \frac{I_{Q3}(T)}{I_{Q3}(T_r)} + M V_T \ln \left( N \frac{I_{Q1}(T)}{I_{Q2}(T)} \right)\end{aligned}$$

Izvod referentnog napona po temperaturi:

$$\begin{aligned}\frac{\partial V_R(T)}{\partial T} &= -\frac{V_{G0}}{T_r} + \frac{V_{BE3}(T_r)}{T_r} - \gamma \frac{k}{q} \left[ \ln \left( \frac{T}{T_r} \right) + 1 \right] + \frac{k}{q} \ln \frac{I_{Q3}(T)}{I_{Q3}(T_r)} + \frac{V_T}{I_{Q3}(T)} \frac{\partial I_{Q3}(T)}{\partial T} \\&\quad + M \frac{k}{q} \ln \left( N \frac{I_{Q1}(T)}{I_{Q2}(T)} \right) + M V_T \left( \frac{1}{I_{Q1}(T)} \frac{\partial I_{Q1}(T)}{\partial T} - \frac{1}{I_{Q2}(T)} \frac{\partial I_{Q2}(T)}{\partial T} \right)\end{aligned}$$

$$I_{Q1} = I_{Q3} = I_{Q2} + I_D = I$$

$$I_{Q2} \gg I_D$$

$$\begin{aligned}\frac{\partial V_R(T)}{\partial T} &= \frac{V_{BE3}(T_r) - V_{G0}}{T_r} + (1 - \gamma) \frac{k}{q} \left[ \ln \left( \frac{T}{T_r} \right) + 1 \right] + \frac{k}{q} M \ln N \\&\quad + M V_T \left( \frac{1}{I_{Q1}(T)} \frac{\partial I_{Q1}(T)}{\partial T} - \frac{1}{I_{Q2}(T)} \frac{\partial I_{Q2}(T)}{\partial T} \right)\end{aligned}$$

Ako prepostavimo da je  $I_{\text{PTAT}}$

$$I_{Q3}(T) = g_0 + g_1 T \approx g_1 T, T \gg 1$$

$$\frac{\partial V_R(T)}{\partial T} = \frac{V_{BE3}(T_r) - V_{G0}}{T_r} + (1-\gamma) \frac{k}{q} \left[ \ln \left( \frac{T}{T_r} \right) + 1 \right] + \frac{k}{q} M \ln N$$

$$+ M V_T \left( \frac{1}{I(T)} \frac{\partial I(T)}{\partial T} - \frac{1}{I(T) - I_{DN}(T)} \frac{\partial (I(T) - I_{DN}(T))}{\partial T} \right)$$

$$\frac{\partial V_R(T)}{\partial T} \approx \frac{V_{BE3}(T_r) - V_{G0}}{T_r} + (1-\gamma) \frac{k}{q} \left[ \ln \left( \frac{T}{T_r} \right) + 1 \right] + \frac{k}{q} M \ln N + M \frac{V_T}{I(T)} \frac{\partial I_{DN}(T)}{\partial T}$$

$$I_D(T) \approx a_0 + a_1(T - T_2) + a_2(T - T_2)^2, T > T_2$$

$$\frac{\partial I_{DN}(T)}{\partial T} = a_1 + 2a_2(T - T_2)$$

$$\frac{\partial V_R(T)}{\partial T} \approx \frac{V_{BE3}(T_r) - V_{G0}}{T_r} + (1-\gamma) \frac{k}{q} \left[ \ln \left( \frac{T}{T_r} \right) + 1 \right] + \frac{k}{q} M \ln N + M \frac{V_T}{I(T)} [a_1 + 2a_2(T - T_2)], T > T_2$$

Cilj temperaturne kompenzacije drugog reda je da u radnom opsegu temperatura  $[T_{\min}, T_{\max}]$  bude

$$T_r < T_2, \frac{\partial V_R}{\partial T} \Big|_{T=T_r} = \frac{\partial V_R}{\partial T} \Big|_{T=T_2} = 0$$

$$\frac{\partial V_R(T)}{\partial T} = F_1(T) + F_2(T)$$

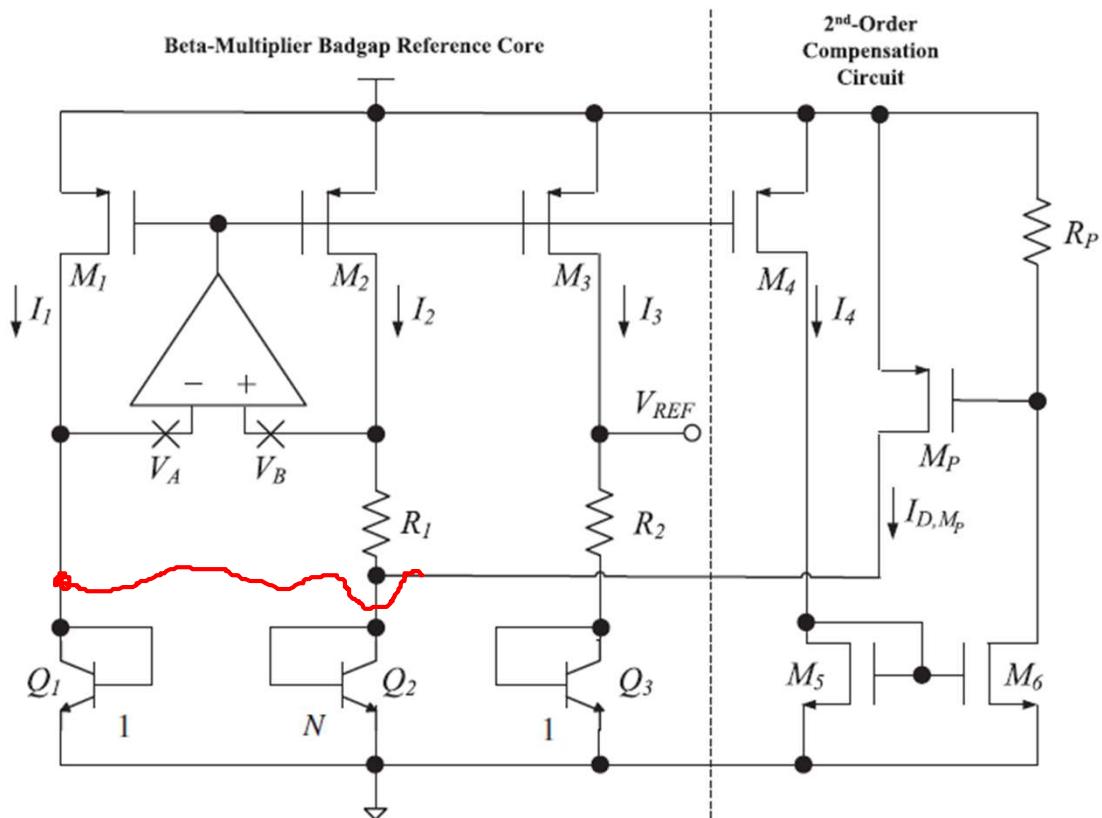
$$F_1(T) = \frac{V_{BE3}(T_r) - V_{G0}}{T_r} + (1-\gamma) \frac{k}{q} \left[ \ln\left(\frac{T}{T_r}\right) + 1 \right] + \frac{k}{q} M \ln N$$

$$F_2(T) = M \frac{V_T}{I(T)} \left[ a_1 + 2a_2(T - T_2) \right]$$

$$\Rightarrow F_1(T_r) = F_2(T_r) = 0, F_1(T_2) + F_2(T_2) = 0$$

- Prvi uslov odgovara konvencionalnoj referenci sa ZTC, napon  $V_R$  ima maksimalnu vrednost pri  $T=T_r$
- Drugi uslov znači da funkcija ima lokalni minimum za  $T=T_2$
- Uslovi o postizanju idealizovane karakteristike temperaturne kompenzacije drugog reda se teško analitički rešavaju, ali se dobri rezultati mogu postići simulacijama
- Minimizacijom srednje kvadratne greške se dobija najbolja fitovana funkcija idealizovane karakteristike  $V_R=\text{const}$  u opsegu temperature od  $T_{\min}$  do  $T_{\max}$

- Injektovanje struje u čvor A



$$I_{Q1} = I_1 + I_{DP} \gg I_{DP}$$

$$I_{Q2} = I_{Q3} = I_1 = I$$

$$T < T_1$$

$$I_{DP}(T) \approx d_0 + d_1(T_1 - T) + d_2(T_1 - T)^2$$

$$T_r > T_1, \frac{\partial V_R}{\partial T} \Big|_{T=T_r} = \frac{\partial V_R}{\partial T} \Big|_{T=T_1} = 0$$

$$\frac{\partial V_R(T)}{\partial T} \approx \frac{V_{BE3}(T_r) - V_{G0}}{T_r} + (1-\gamma) \frac{k}{q} \left[ \ln \left( \frac{T}{T_r} \right) + 1 \right] + \frac{k}{q} M \ln N - M \frac{V_T}{I(T)} [d_1 + 2d_2(T_1 - T)], T < T_1$$

$$F_1(T) = \frac{V_{BE3}(T_r) - V_{G0}}{T_r} + (1-\gamma) \frac{k}{q} \left[ \ln \left( \frac{T}{T_r} \right) + 1 \right] + \frac{k}{q} M \ln N$$

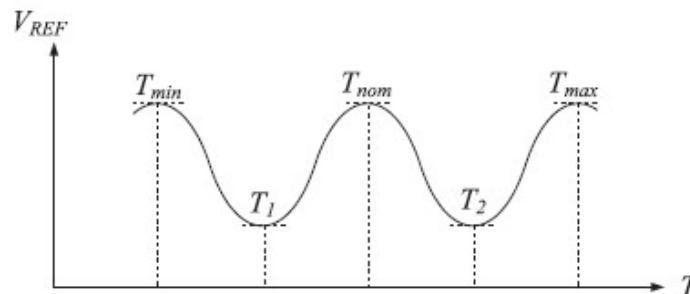
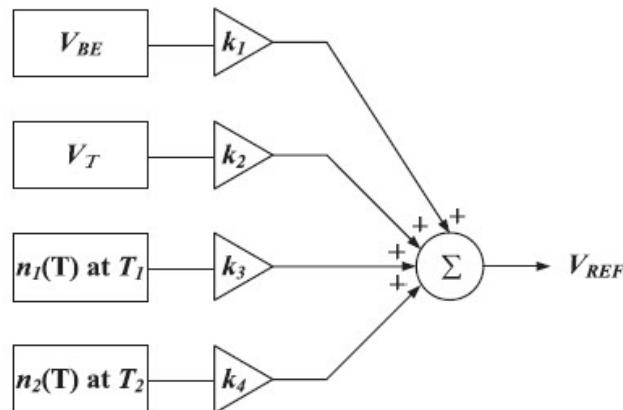
$$F_3(T) = M \frac{V_T}{I(T)} [d_1 + 2d_2(T_1 - T)]$$

$$\Rightarrow F_1(T_r) = F_3(T_r) = 0, F_1(T_1) - F_3(T_1) = 0$$

- Prvi uslov odgovara konvencionalnoj referenci sa ZTC, napon  $V_R$  ima lokalni maksimum pri  $T=T_r$
- Drugi uslov znači da funkcija ima lokalni minimum za  $T=T_1$
- Uslovi o postizanju idealizovane karakteristike temperaturne kompenzacije drugog reda se teško analitički rešavaju, ali se dobri rezultati mogu postići simulacijama

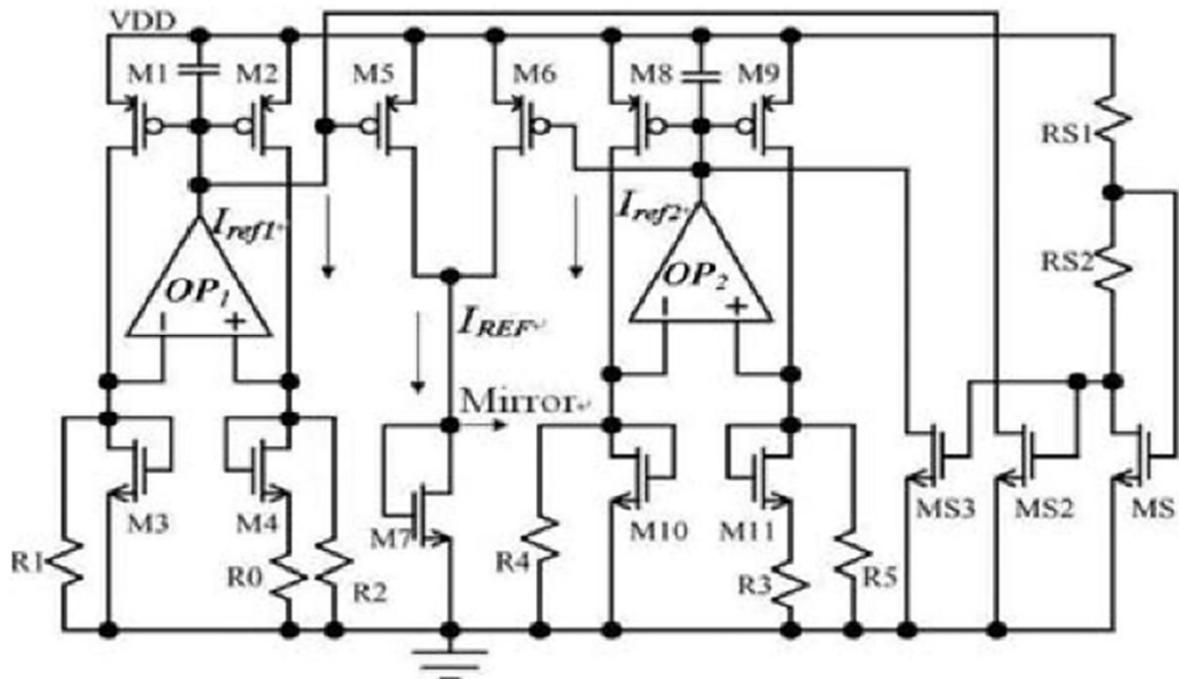
$$\left. \frac{\partial V_{REF}}{\partial T} \right|_{T=T_1} = 0, \left. \frac{\partial V_{REF}}{\partial T} \right|_{T=T_{nom}} = 0, T_1 < T_{nom}$$

### Piecewise linear Compensation



$$V_{REF1}(T_2) = V_{REF2}(T_1) \quad V_{REF1}(T_{max}) = V_{REF2}(T_{min})$$

## Sumiranje struja sa temperaturnim koeficijentima suprotnih znakova



$$V_{R_0} = V_{GS3} - V_{GS4} = nV_T \ln N$$

- M<sub>1</sub>-M<sub>4</sub> su u slaboj inverziji

$$(W/L)_1 = (W/L)_2$$

$$(W/L)_4 = N(W/L)_3$$

- R1-realizovan kao non-silicide n+ poly resistor čiji je temperaturni koeficijent negativan -1350 ppm/C

- R3-realizovan kao non-silicide p+ diffused resistor čiji je temperaturni koeficijent pozitivan +1410 ppm/C

$$R_l(T) = R_l(T_0)[1 - \lambda_l(T - T_0)]$$

$$R_0(T) = R_0(T_0)[1 + \lambda_0(T - T_0)]$$

$$I_{REF1} = \frac{V_{GS3}(T)}{R_l(T)} + \frac{V_{R_0}}{R_0(T)} = \frac{V_{GS3}(T)}{R_l(T)} + \frac{nV_T \ln N}{R_0(T)} = \frac{A - BT}{R_l(T_0)} + \frac{nV_T \ln N}{R_0(T)}$$

$$I_{REF1} = \frac{A - BT}{R_l(T_0)[1 - \lambda_l(T - T_0)]} + \frac{nV_T \ln N}{R_0(T_0)[1 + \lambda_0(T - T_0)]}$$

U okolini  $T_0$

$$(1+x)^n \Big|_{x \ll 1} \approx 1 + nx$$

$$I_{REF1} = \frac{A - BT}{R_1(T_0)} [1 + \lambda_1(T - T_0)] + \frac{nV_T \ln N}{R_0(T_0)} [1 - \lambda_0(T - T_0)]$$

Neka je odnos otpornosti  $R_1(T_0) / R_0(T_0) = m_1$

$$\left. \frac{\partial I_{REF1}}{\partial T} \right|_{T=T_0} = 0 \Rightarrow m_1 = \frac{B(1 + \lambda_1 T_0) - A\lambda_1}{\frac{k}{q} \ln N (1 - \lambda_0 T_0)}$$

- Drugi izvod referentne struje po temperaturi je negativan

$$\left. \frac{\partial^2 I_{REF1}}{\partial T^2} \right|_{T=T_0} = -2 \left( B\lambda_1 + m_1 \lambda_0 \frac{k}{q} \ln N \right) < 0$$

- Na isti način se dobija zavisnost  $I_{REF2}$  u funkciji temperature

$$I_{REF2} = \frac{V_{GS10}(T)}{R_5(T)} + \frac{V_{R3}}{R_3(T)} = \frac{A - BT}{R_5(T_0)} + \frac{nV_T \ln N}{R_3(T)}$$

$$I_{REF1} = \frac{A - BT}{R_0(T_0)} [1 - \lambda_0(T - T_0)] + \frac{nV_T \ln N}{R_1(T_0)} [1 + \lambda_1(T - T_0)]$$

$$\left. \frac{\partial I_{REF1}}{\partial T} \right|_{T=T_0} = 0 \Rightarrow m_2 = \frac{B(1 - \lambda_0 T_0) + A\lambda_0}{\frac{k}{q} \ln N (1 + \lambda_1 T_0)}$$

$$\left. \frac{\partial^2 I_{REF1}}{\partial T^2} \right|_{T=T_0} = 2 \left( B\lambda_0 + m_2 \lambda_1 \frac{k}{q} \ln N \right) > 0$$

- Ukupna referentna struja na izlazu jednaka je zbiru ponderisanih vrednosti struja  $I_{REF1}$  i  $I_{REF2}$

$$I_{REF} = AI_{REF1} + BI_{REF2}$$

- Gde su A i B konstante koje određuju odnosi geometrija u strujnom ogledalu  $M_5-M_2$  i  $M_8-M_6$

