

Izvori referentnog napona

- Idealni izvor referentnog napona je realni naponski izvor čija elektromotorna sila ne zavisi od parametara sredine.
- Realni izvor referentnog napona ima izlazni napon koji treba da bude što manje zavisian od ulaznog napona koji napaja izvor referentnog napona, od temperature, od struje potrošnje i od vremena korišćenja.
- Naponski regulatori su namenjeni za mnogo veće struje potrošnje od izvora referentnog napona i imaju znatno veća odstupanja izlaznog napona od naponskih referenci. U suštini svaki naponski regulator sa negativnom povratnom spregom ima izvor referentnog napona za zadavanje vrednosti izlaznog napona.
- Naponske reference se koriste kao izvori referentnog napona u A/D i D/A konvertorima, pametnim senzorskim mrežama, servo sistemima itd.
- Karakteristike naponskih referenci su :
 - Line regulation

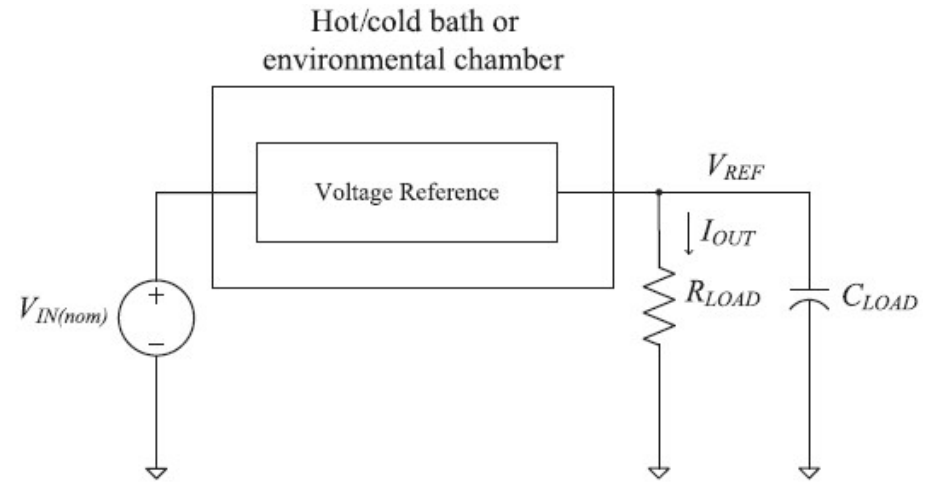
• Load regulation

$$S_{Line} = \frac{\Delta V_{REF}}{\Delta V_{IN}} \Bigg|_{T=T_{nom}} \quad [\mu\text{V/V}]$$

$$S_{Load} = \frac{\Delta V_{REF}}{\Delta I_{OUT}} \Bigg|_{T=T_{nom}} \quad [\mu\text{V/A}]$$

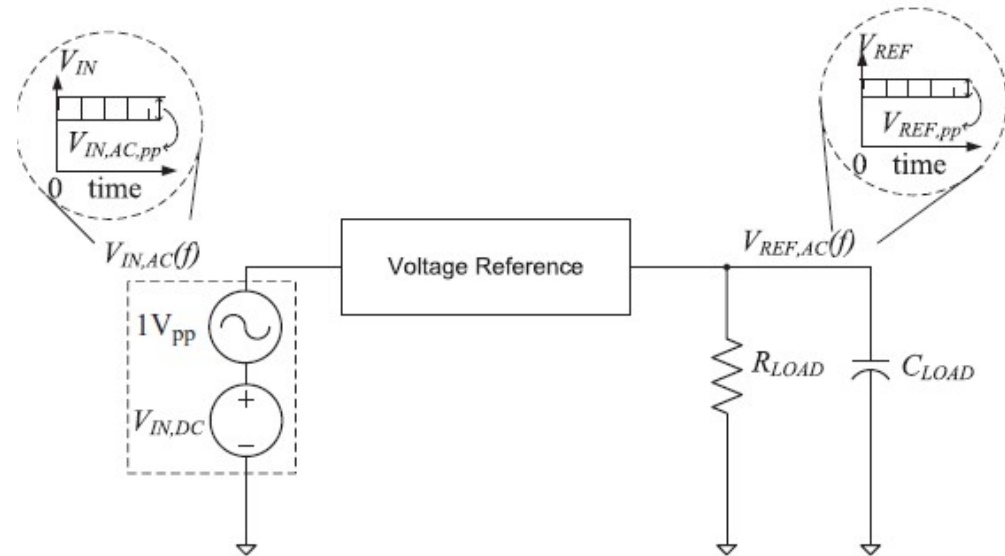
•Temperaturni koeficijent

$$TC_{V_{REF}} = \frac{1}{V_{REF,nom}} \frac{\Delta V_{REF}}{\Delta T} \Big|_{V_{IN}=V_{IN,nom}} \cdot 10^6 \left[\text{ppm}/^\circ\text{C} \right]$$



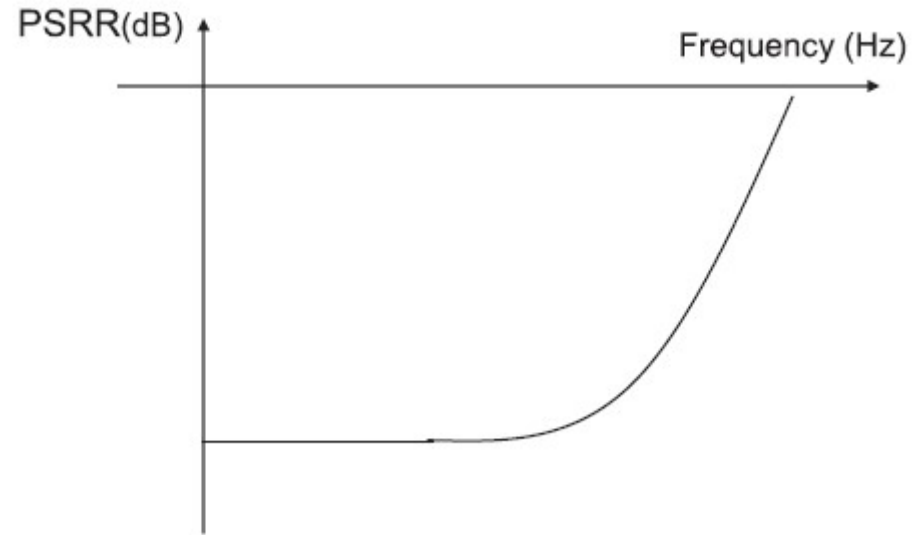
•PSRR

$$PSRR(f) = 20 \log \frac{V_{REF,AC}(f)}{V_{IN,AC}(f)} \Big|_{T=T_{nom}} \text{ [dB]}$$



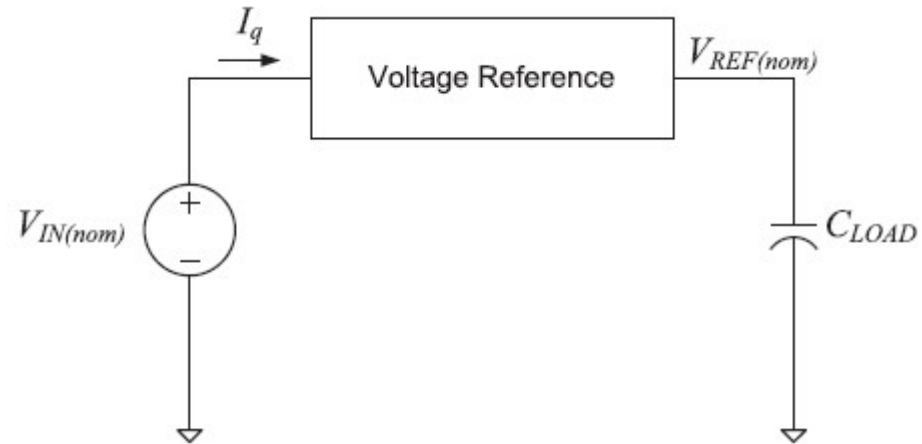
•PSRR

$$PSRR(f) = 20 \log \frac{V_{REF,AC}(f)}{V_{IN,AC}(f)} \Big|_{T=T_{nom}} \quad [\text{dB}]$$



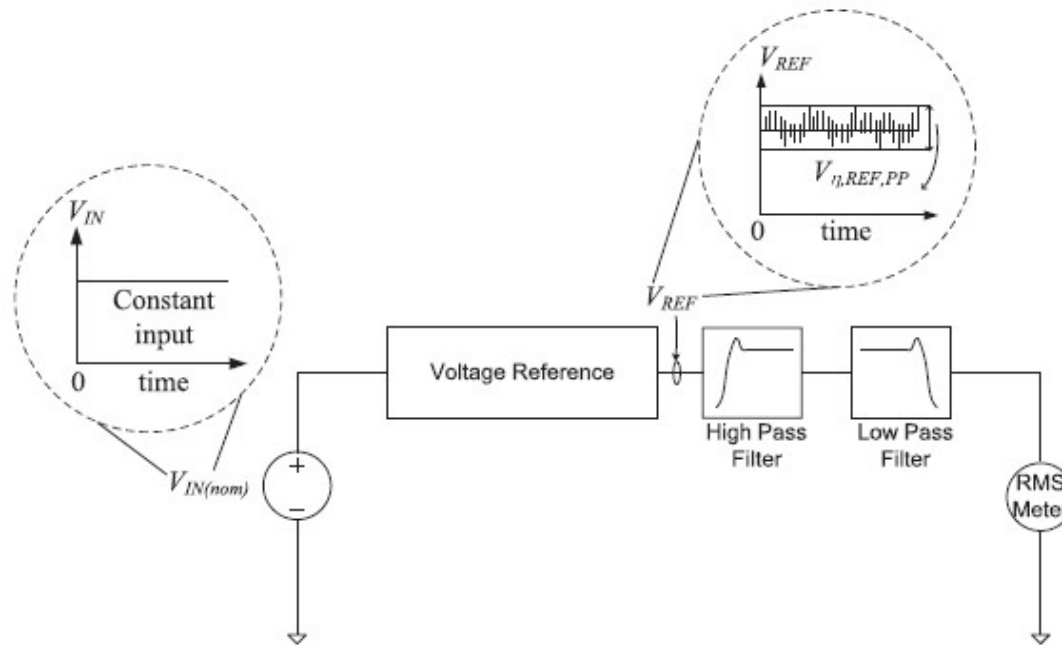
•Quiescent Current

$$P_{Q,nom} = V_{IN,nom} I_q \Big|_{T=T_{nom}}$$



Izlazni šum (Noise)

- Obično se izlazni šum specificira za opseg učestanosti od 0.1Hz do 10Hz što je karakteristično za naponske regulatore napona.
- Šum se meri pomoću filtra propusnika željenog opsega učestanosti



- Peak-to-peak vrednost napona šuma se estimira množenjem sa 6 efektivne vrednosti napona šuma. Spektralna gustina snage šuma je

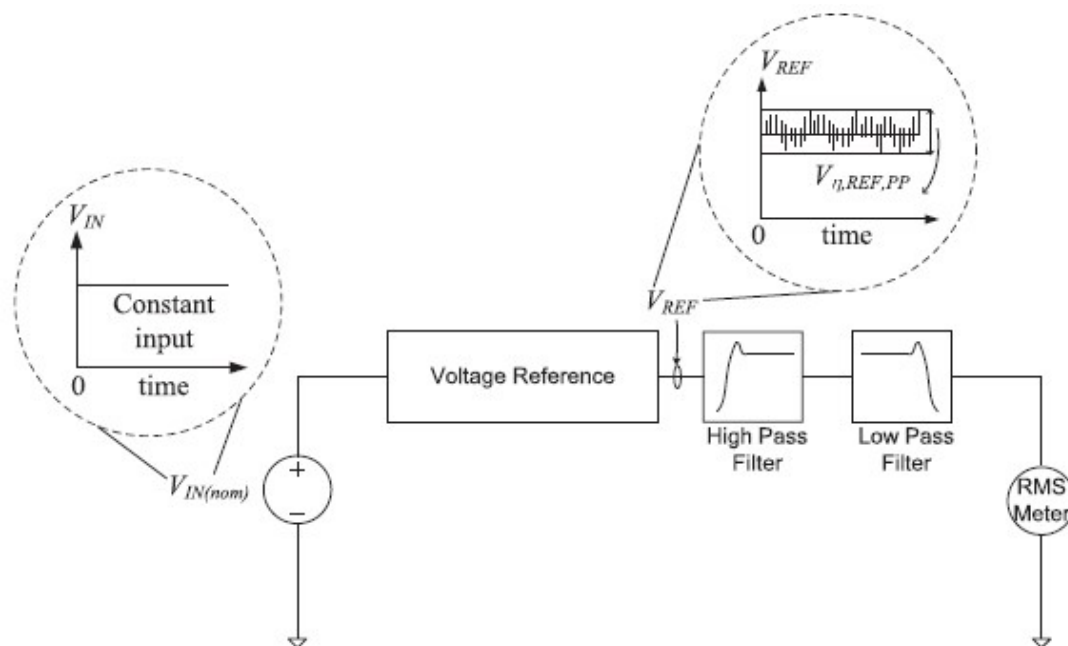
$$V_{\eta,REFp-p}(f) = 6V_{\eta,REF}\sqrt{BW}$$

- Potrebno je da Peak-to-peak vrednost napona šuma bude manja od polovine minimalnog koraka konverzije u A/D konvertoru

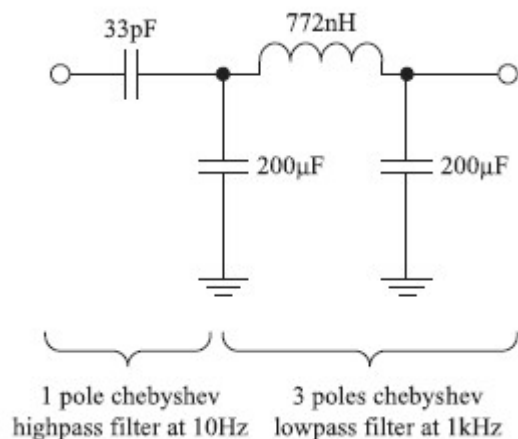
$$V_{\eta,REF} \leq \frac{1}{2} \frac{V_{REF,nom}}{2^N \cdot 6 \cdot \sqrt{BW}}$$

Primer: 12-bitni A/D konvertor sa $V_{ref}=5V$ i propusnim opsegom od 100Hz do 20kHz

$$V_{\eta,REF} \leq 720 \text{ nV}/\sqrt{\text{Hz}}$$



Filtar za merenje šuma:



Potiskivanje šuma na izlazu reference:

Paralelno sa izlazom kondenzator od 1nF potiskuje beli šum u opsegu 10kHz do 1MHz

Paralelno sa izlazom kondenzator od 100nF potiskuje beli šum u opsegu 1kHz do 100kHz

Paralelne kapacitivnosti sa izlazom mogu dovesti do pojave nestabilnosti u kolu, pa se šum i stabilnost moraju zajedno posmatrati.

- Naponska referenca obično ima povratnu spregu. Tada je važna stabilnost, koja se ispituje pomoću kružnog pojačanja i određuje margina pojačanja i margina (pretek) faze
- Merenje margina pojačanja i faze se ne radi presecanjem kružnog toga signala (što je uobičajeno u simulacijama), već impulsnom promenom opterećenja na izlazu naponske reference i napona na njenom ulazu
- Na osnovu fazne margine se zaključuje da je:
 - kolo stabilno sa $\varphi_m > 70^\circ$: odziv prvog reda
 - kolo stabilno sa $\varphi_m < 70^\circ$: male prigušene oscilacije
 - nestabilno kolo: velike prigušene ili neprigušene oscilacije

Dodatni parametri o kojima treba voditi računa pri projektovanju naponskih referenci:

- Veličina realizovanog integrisanog kola
- Maksimalna snaga disipacije u kolu
- Uticaj razdešenosti parametara aktivnih i pasivnih komponenata
- Mogućnost podešavanja (trimovanja) vrednosti napona na izlazu naponske reference

1.A. Bandgap naponske reference

- Vrednost napona na izlazu reference jednaka je naponskom ekvivalentu energetskeg procepa korišćenog poluprovodnika
- Prva Bandgap referenca na silicijumskoj pločici za napon 1.23V realizovana je 1971, (Robert Widlar, kompanija National Semiconductor)

1.A.1. Widlar-ova naponska referenca

Strujno-naponska karakteristika bipolarnog tranzistora

$$I_C = I_s e^{\frac{V_{BE}}{nV_t}}, V_t = kT / q \Rightarrow V_{BE} = nV_t \ln \frac{I_C}{I_s}$$

Temperaturna zavisnost struja [Gray 2001]

$$I_s = CT^\gamma e^{-\frac{V_{G0}}{nV_t}} \quad I_C = DT^\chi$$

Temperaturna zavisnost napona V_{BE}

$$V_{BE} = V_{G0} - nV_t \left[(\gamma - \chi) \ln T + \ln(C / D) \right]$$

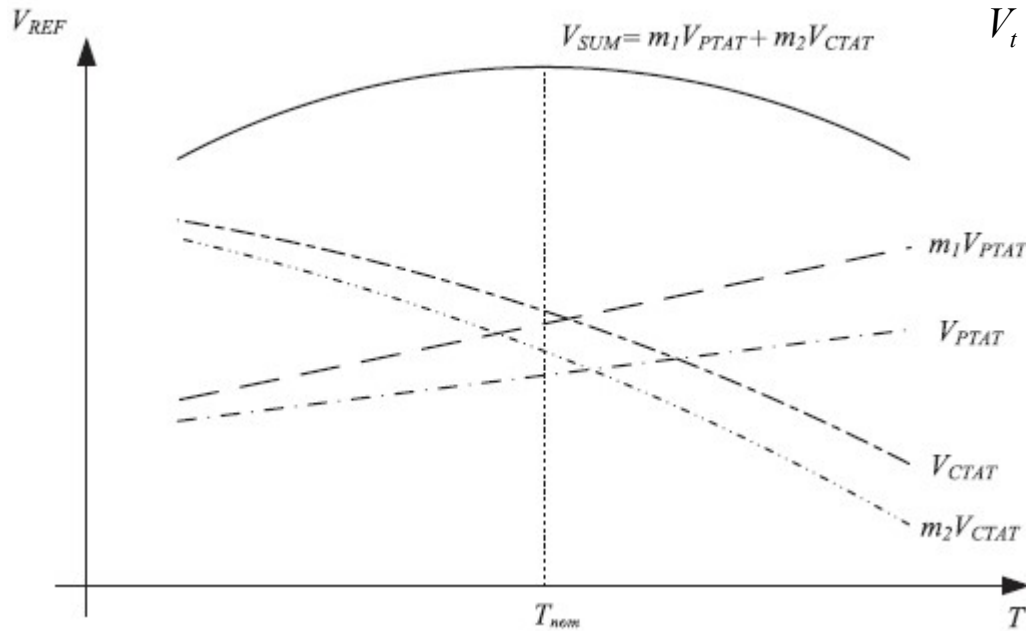
Napon V_{BE} ima negativan temperaturni koeficijent (Complimentary To Absolute Temperature=CTAT). U prvoj aproksimaciji je

$$\frac{\partial V_{BE}}{\partial T} \approx -2\text{mV}/^\circ\text{C}$$

Termalni napon $V_t = kT/q$ je proporcionalan apsolutnoj temperaturi (Proportional To Absolute Temperature=PTAT). Njegov temperaturni koeficijent iznosi

$$\frac{\partial V_t}{\partial T} = \frac{k}{q} = \frac{V_t(T)}{T} = 86.25 \mu\text{V}/^\circ\text{C}$$

$$V_t(300\text{K}) = \frac{kT}{q} = \frac{1.38 \cdot 10^{-23} \text{ J/K}}{1.602 \cdot 10^{-19} \text{ C}} 300\text{K} = 25.84 \text{ mV}$$



$$V_{REF}(T) = V_{SUM}(T) = m_1 V_{PTAT}(T) + m_2 V_{CTAT}(T)$$

$$\frac{dV_{REF}(T)}{dT} = m_1 \frac{dV_{PTAT}(T)}{dT} + m_2 \frac{dV_{CTAT}(T)}{dT}$$

$$\frac{dV_{PTAT}(T)}{dT} > 0, \frac{dV_{CTAT}(T)}{dT} < 0$$

$$\left. \frac{dV_{REF}(T)}{dT} \right|_{T=T_{nom}} = m_1 \frac{dV_{PTAT}(T)}{dT} + m_2 \frac{dV_{CTAT}(T)}{dT} = 0$$

$$\Delta V_{BE} = V_t \ln \frac{I_{C2}}{I_{S2}} - \ln \frac{I_{C1}}{I_{S1}} \quad I_{C1} = I_{C2} \Rightarrow \Delta V_{BE} = V_t \ln \frac{I_{S1}}{I_{S2}} = M V_t \quad M = \ln \frac{I_{S1}}{I_{S2}} \neq f(T)$$

Implementacija:

$$V_{REF}(T) = V_{BE}(T) + MV_t$$

$$\frac{\partial V_{REF}(T)}{\partial T} = \frac{\partial V_{BE}(T)}{\partial T} + M \frac{\partial V_t}{\partial T}$$

$$\frac{\partial V_{BE}(T)}{\partial T} = -1.73 \text{ mV/K} \quad \frac{\partial V_{BE}(T)}{\partial T} = 0.086 \text{ mV/K}$$

$$\left. \frac{\partial V_{REF}(T)}{\partial T} \right|_{T=T_{nom}} = 0 \Rightarrow \frac{\partial V_{BE}(T)}{\partial T} + M \frac{\partial V_t}{\partial T} = 0$$

$$M = -\frac{\partial V_{BE}(T) / \partial T}{\partial V_t / \partial T} = -\frac{1.73}{0.086} = 20.17$$

$$V_R = 1.2\text{V} \Rightarrow V_{BE} = V_R - MV_t = V_R + \frac{\partial V_{BE}(T) / \partial T}{\partial V_t / \partial T} V_t = \left(1200 - \frac{1.73}{0.086} 25.84 \right) \text{mV} = 680.2 \text{ mV}$$

Prethodno određena konstantna vrednost napona važi u malom opsegu temperatura oko nominalne temperature.

$$V_R = V_{BG} = V_{BE} + MV_t = V_{G0} - nV_t(\gamma - \chi) \ln(T) + V_t [M - n \ln(E)], E = C / D$$

$$\left. \frac{\partial V_R}{\partial T} \right|_{T_0} = 0 \Rightarrow M - n \ln(E) = n(\gamma - \chi)(1 + \ln(T_0))$$

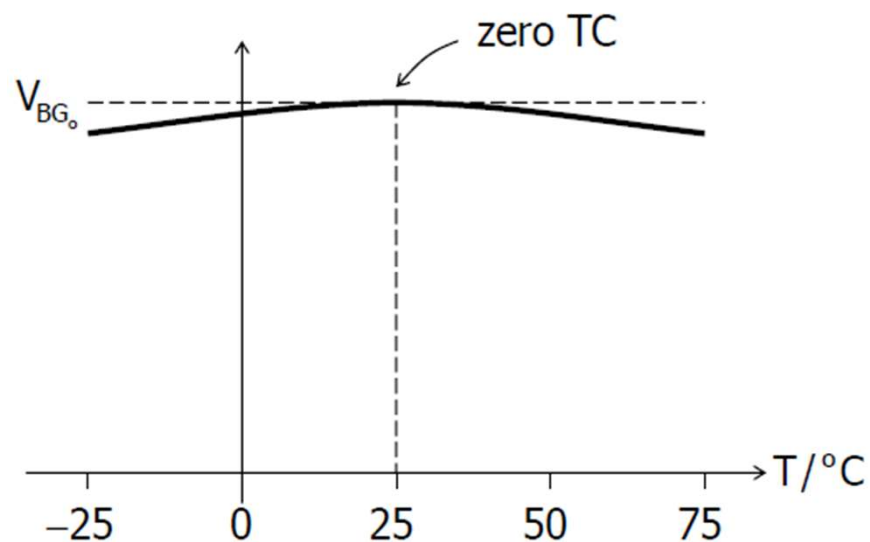
$$V_{BG} = V_{G0} + nV_t(\gamma - \chi)(1 - \ln(T / T_0))$$

U okolini $T=T_0+\Delta T$ je

$$\ln(1+\delta) \approx \delta - \frac{\delta^2}{2}$$

$$V_{BG} = V_{G0} + nV_{t0}(\gamma - \chi) \left(1 - \frac{1}{2} \frac{\Delta T^2}{T_0^2} \right)$$

$$V_{BG_{\max}} = V_{BG}(T_0) = V_{G0} + nV_{t0}(\gamma - \chi) \quad V_{BG} \leq V_{BG}(T_0)$$



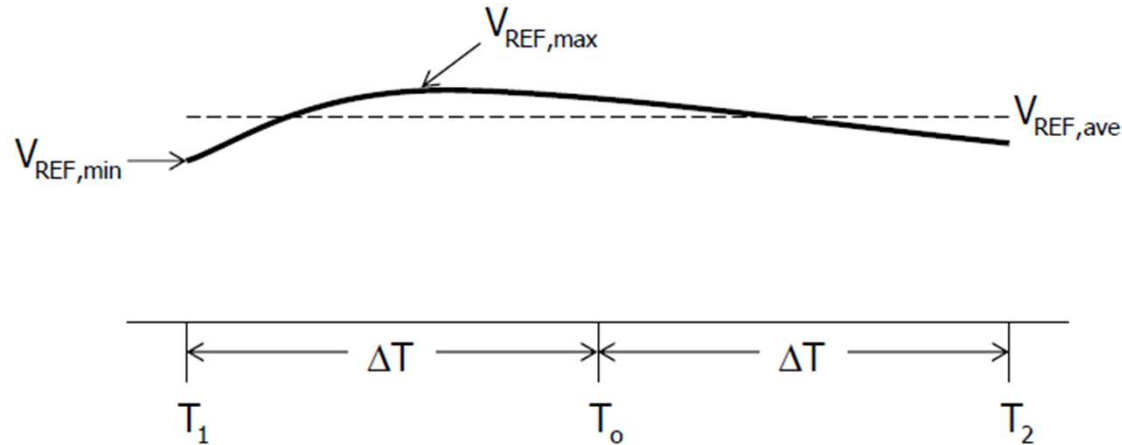
•Да би се добио шири опсег температура у којем је напонска референца са константним напоном независним од температуре морају се користити додатне технике за компензацију нелинеарних ефеката.

Temperaturni koeficijent referentnog napona

$$TC = \frac{|V_{R,max} - V_{R,min}|}{T_2 - T_1} \left[\text{mV}/^\circ\text{C} \right]$$

$$TC = \frac{|V_{R,max} - V_{R,min}|}{V_{R,ave}} \frac{1}{T_2 - T_1} \left[\text{ppm}/^\circ\text{C} \right]$$

Zbog PVT varijacija Zero TC nija na sredini



Kada je $T_2 - T_1 = 2\Delta T$

$$TC = nV_{t0}(\gamma - \chi) \frac{1}{2} \frac{\Delta T^2}{T_0^2} \frac{1}{2\Delta T}$$

Kada je $n(\gamma - \chi) = 2$ i $T_0 = 300\text{K}$, $T_2 - T_1 = 350\text{K} - 250\text{K} = 100\text{K}$

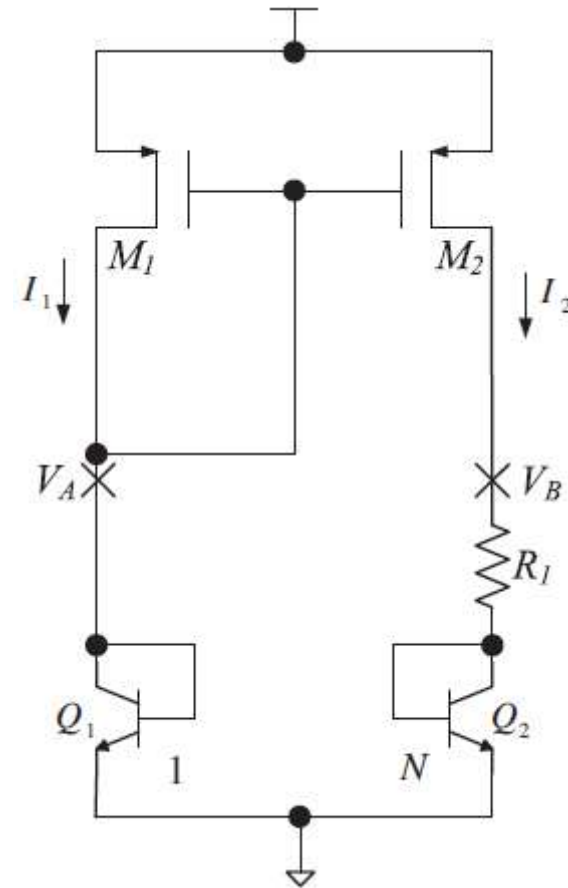
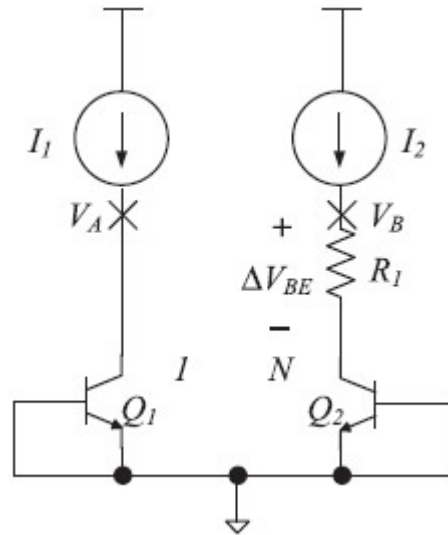
$$V_{BG}(T_0) = V_{G0} + nV_{t0}(\gamma - \chi) \approx 1.205 \text{ V} + 2 \cdot 25.84 \text{ mV} \approx 1.26 \text{ V}$$

$$TC = nV_{t0}(\gamma - \chi) \frac{1}{2} \frac{\Delta T^2}{T_0^2} \frac{1}{2\Delta T} \approx 7.2 \mu\text{V}/^\circ\text{C} \left[6 \text{ ppm}/^\circ\text{C} \right]$$

U praksi je TC naponske reference znatno veći

- Ekstrakcija razlike napona baza-emitor

$$V_A = V_B$$



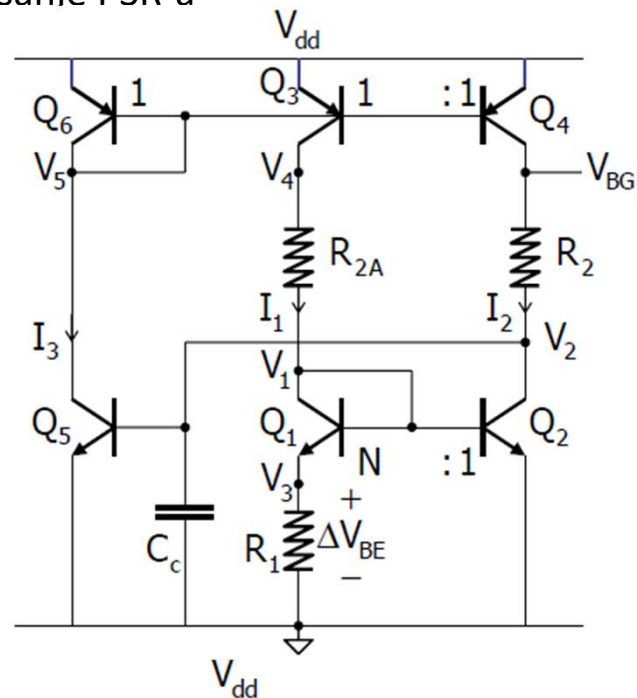
- ☹️ uticaj Erlijevoeg efekta

- BGR visokih performansi koriste simetrična kola za poboljšanje PSR-a

- Dodavanjem tranzistora Q_5 i Q_6 uparuju se karakteristike tranzistora Q_1 i Q_2
- Dodavanjem otpornika R_{2A} uparuju se karakteristike tranzistora Q_3 i Q_4

$$I_1 = I_2 \Rightarrow \Delta V_{BE} = V_{BE2} - V_{BE1} = V_t \ln N$$

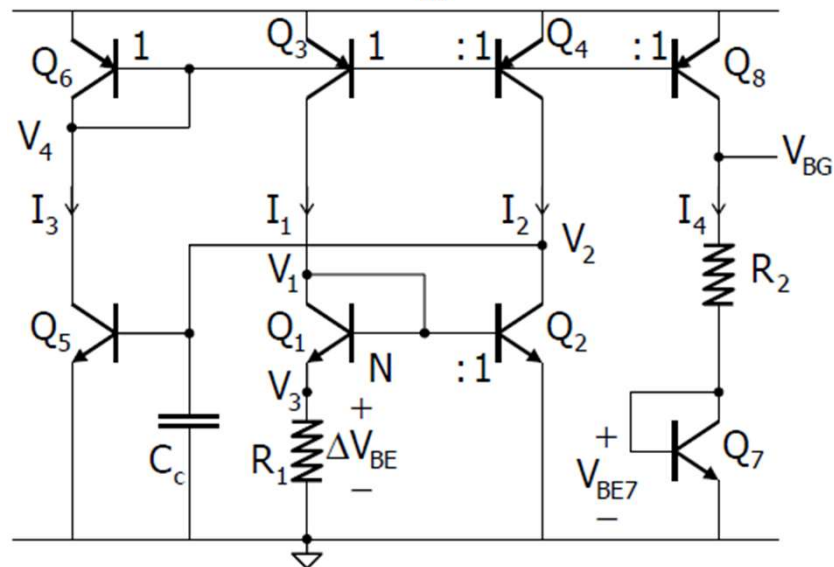
$$V_{BG} = V_2 + R_2 I_2 = V_{BE5} + R_2 \frac{\Delta V_{BE}}{R_1} = V_{BE5} + \frac{R_2}{R_1} V_t \ln N$$



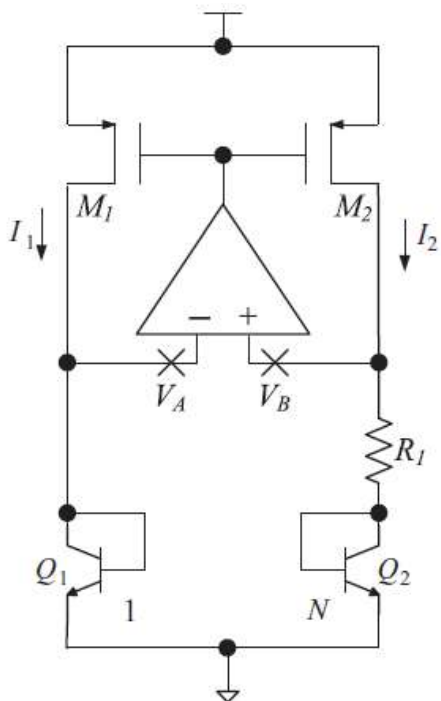
- Grana sa tranzistorima Q_7 i Q_8 se dodaje da bi se eliminisala otpornost R_{2A}

$$V_{BG} = V_{BE7} + \frac{R_2}{R_1} V_t \ln N$$

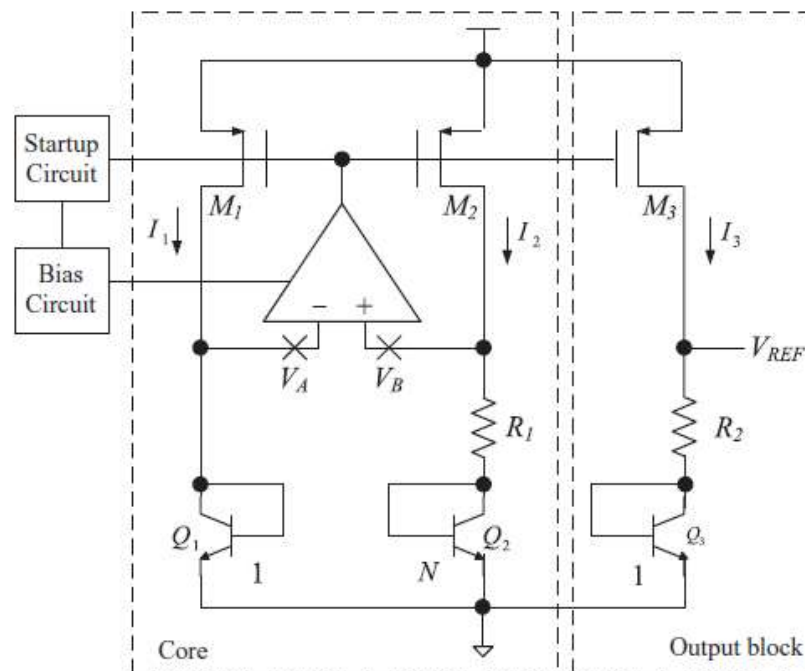
- Sa bipolarnim tranzistorima su bolje karakteristike jer je manji uticaj Earlyjevog efekta nego kod BGR sa MOS tranzistorima



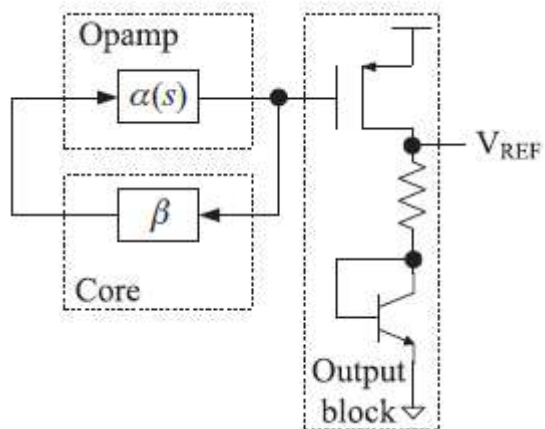
- ☺ Tehnika za izjednačavanje napona pomoću negativne povratne sprege (1997)



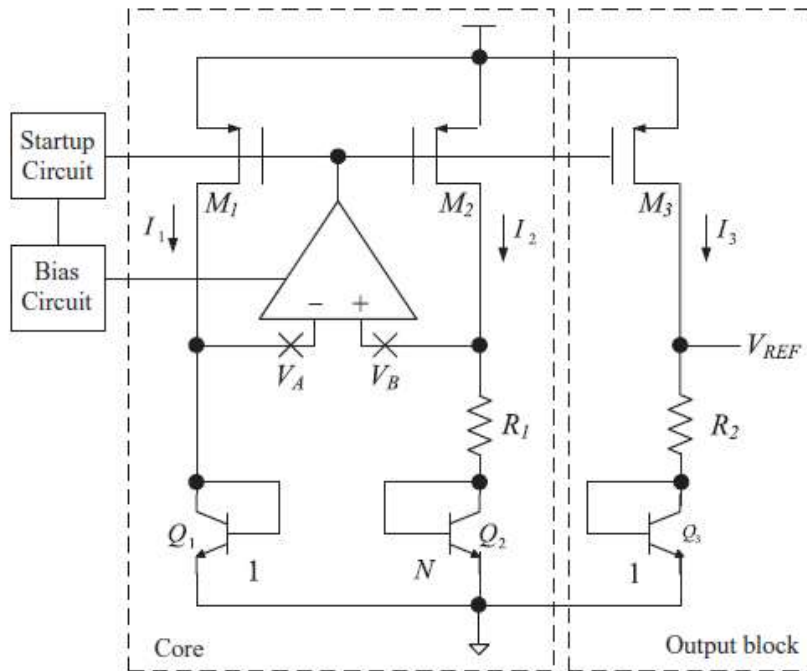
- Pojačanje operacionog pojačavača određuje razliku napona V_A i V_B



- Bandgap naponska referenca sa operacionim pojačavačem



- U literaturi se zove и **Opamp based β -multiplier Bandgap Voltage reference Source** zbog koeficijenta β mreže
- Kolo za startovanje služi da po priključenju ulaznog napona izlazni napon izađe iz jednog stabilnog stanja sa nultim naponom u drugo stabilno stanje sa nominalnim izlaznim naponom



$$(W/L)_{1-3} = W/L$$

$$V_A = V_{BE1},$$

$$V_B = IR_1 + V_{BE2}.$$

$$V_A = V_{BE1} = IR_1 + V_{BE2} = V_B,$$

$$V_{BE1} - V_{BE2} = IR_1,$$

$$\Delta V_{BE_{1,2}} = V_T \ln(N) = IR_1,$$

$$I = V_T \frac{\ln(N)}{R_1}.$$

$$V_{REF} = IR_2 + V_{BE3}$$

$$V_{REF} = IR_2 + V_{BE3} = \frac{R_2}{R_1} \Delta V_{BE_{1,2}} + V_{BE3} = \frac{R_2 \ln(N)}{R_1} V_T + V_{BE3}$$

Osnovno (konvencionalno) kolo sa operacionim pojačavačem ima vrednost referentnog napona

$$V_{REF-CONV} = M V_T + V_{BE}, \quad M = \frac{R_2 \ln(N)}{R_1}$$

$$\left. \frac{\partial V_{REF}}{\partial T} \right|_{T=T_{(nom)}} = \frac{R_2 \ln(N)}{R_1} \frac{\partial V_T}{\partial T} + \frac{\partial V_{BE3}}{\partial T} = 0$$

$$N = 8 \quad \frac{\partial V_T}{\partial T} = 0.09 \text{ mV/K} \quad \frac{\partial V_{BE}}{\partial T} = -1.73 \text{ mV/K}$$

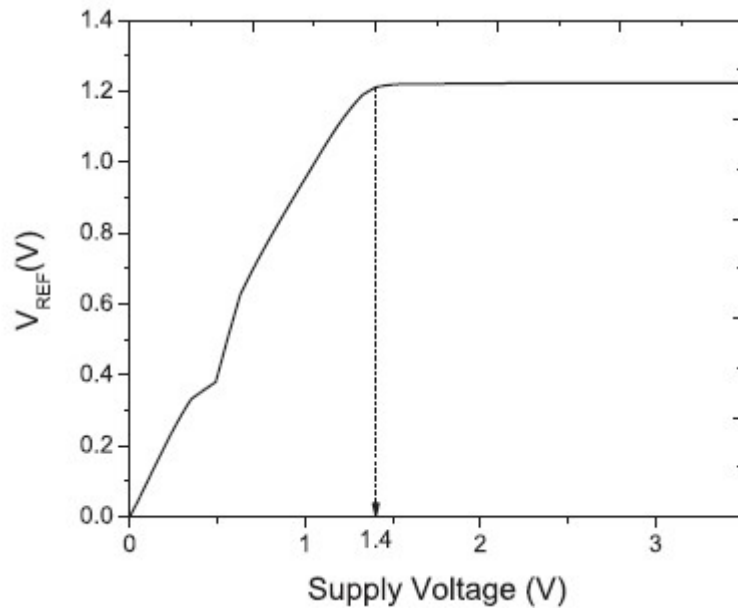
$$\frac{R_2}{R_1} \ln(8) \cdot 0.09 \times 10^{-3} - 1.73 \times 10^{-3} = 0 \quad \frac{R_2}{R_1} \approx 9.24$$

- Mala potrošnja se postiže izborom struje bipolarnih tranzistora

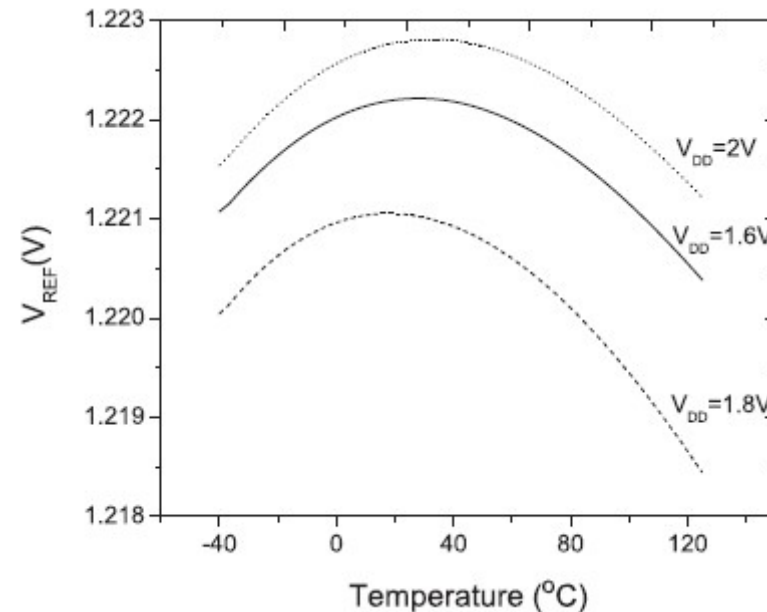
$$I = 6 \mu\text{A} \quad R_1 = \frac{V_T \ln(N)}{I} = \frac{kT \ln(N)}{q I} = \frac{1.38 \times 10^{-23} \cdot 300 \cdot \ln(8)}{6 \times 10^{-6} \times 1.6 \times 10^{-19}} = 8.97 \text{ k}\Omega$$

$$R_2 = 9.24 \cdot R_1 = 82.9 \text{ k}\Omega \quad T = T_{(nom)}, I = 6 \mu\text{A}, \quad V_{REF} = 1.23 \text{ V with } \left. \frac{\partial V_{REF}}{\partial T} \right|_{T=T_{(nom)}} = 0$$

- Simulacije

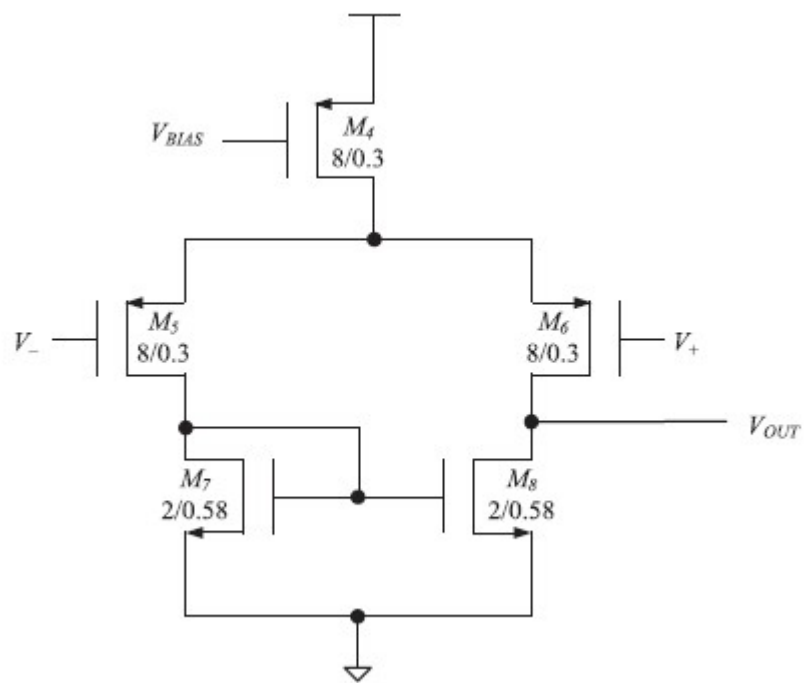


$$S_{line} = 3.5 \text{ mV/V (0.35\%)}$$



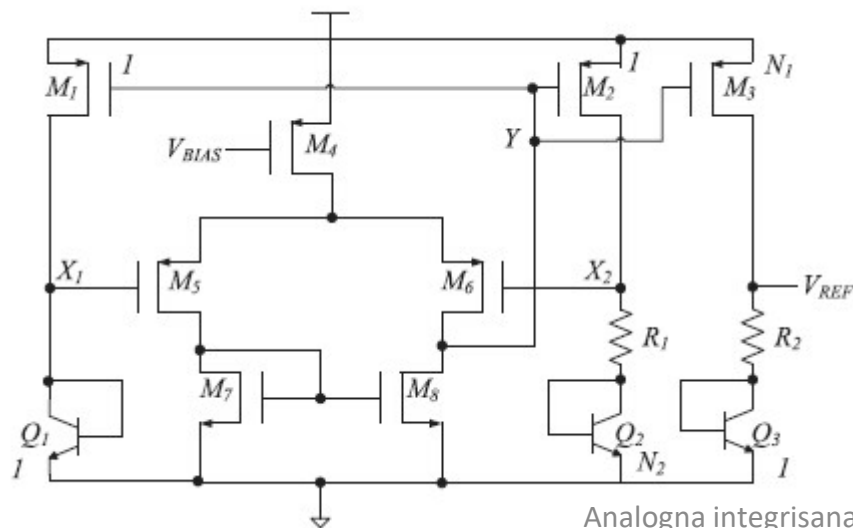
$$V_{DD} = 1.8\text{V} \Rightarrow TC_{V_{REF}} = 6.67 \text{ ppm/}^\circ\text{C}$$

▪Realizacija operacionog pojačavača



$$C_L = 18 \text{ pF}$$

| Parameter | Values |
|-------------------------|-----------------------|
| DC Gain (A_v) | 74.52 dB |
| Corner Frequency | 2.03 kHz |
| Unity Gain Bandwidth | 106 MHz |
| Phase Margin | 46.7 ° |
| Offset | 10 mV |
| Current | 20 μ A |
| Slew Rate (Rise) | 123 $\times 10^6$ V/s |
| Slew Rate (Fall) | 151 $\times 10^6$ V/s |
| Input Common Mode Range | 0.1 V ~ 1.2 V |
| PSRR | 94.97 dB |
| CMRR | 73.7 dB |

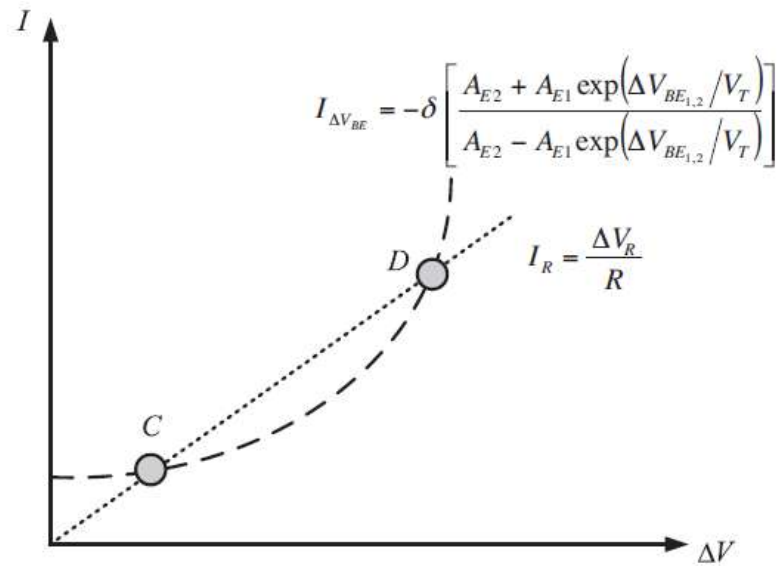


$$V_{REF} = V_{BE3} + N_1 \frac{R_2}{R_1} V_T \ln(N_2)$$

$$\frac{\partial V_{REF}}{\partial T} = 0 \Rightarrow N_1 \frac{R_2}{R_1} \ln(N_2) = 19.22$$

$$V_{REF} = 1.23 \text{ V}$$

•Kolo za startovanje



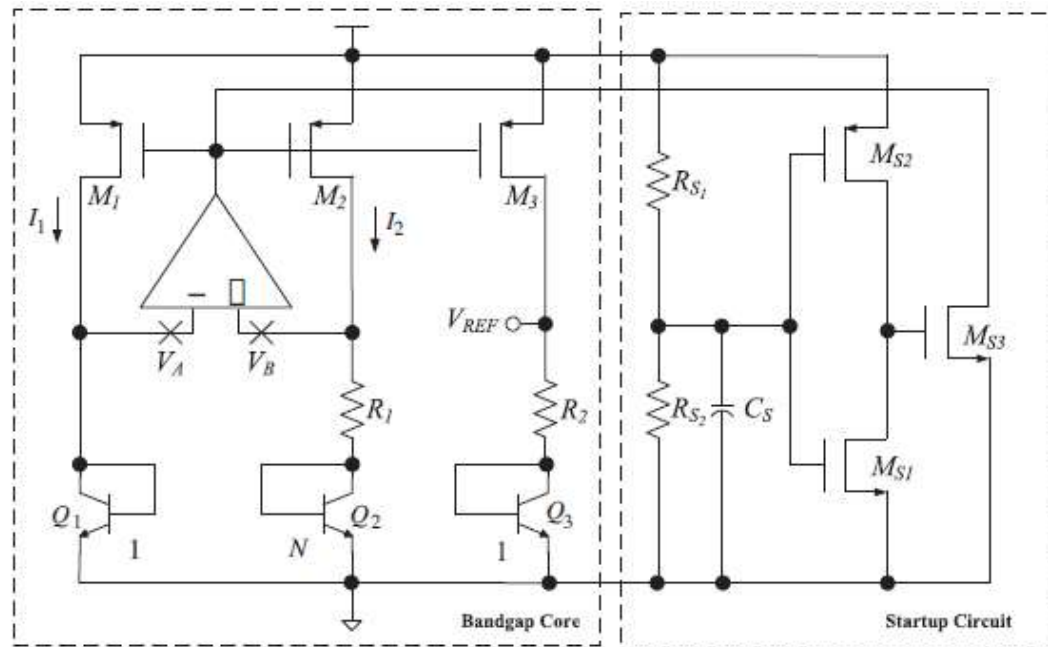
•Po priključenju ulaznog napona, u prelaznom režimu, razlika napona baza-emitor Q1 i Q2 se menja po drugačijem zakonu od pada napona na otporniku R1. Postoje dve presečne tačke između ovih promena i one čine stabilne tačke, odnosno vrednosti struje kroz otpornik R1

Kada je razdešenost struja tranzistora Q₁ i Q₂

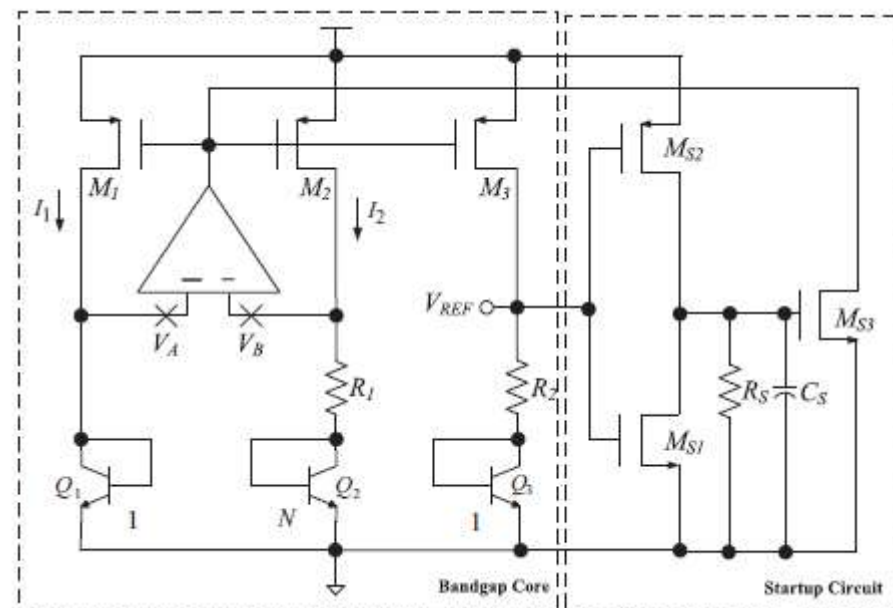
$$\Delta V_{BE1,2} = V_T \ln \frac{I_{\Delta V_{BE1,2}} + \delta}{I_{\Delta V_{BE1,2}} - \delta} n$$

$$I_{\Delta V_{BE1,2}} = \delta \frac{e^{\frac{\Delta V_{BE1,2}}{V_T} + n}}{e^{\frac{\Delta V_{BE1,2}}{V_T} - n}}$$

- Tačka C je kvazistabilna tačka jer će tranzistori M1 i M2 biti u potpražnoj oblasti i blizu zakočenja.
- Potrebno je, po uključenju napajanja, kolo odvesti u stabilnu tačku D i zato je potrebno kolo za startovanje



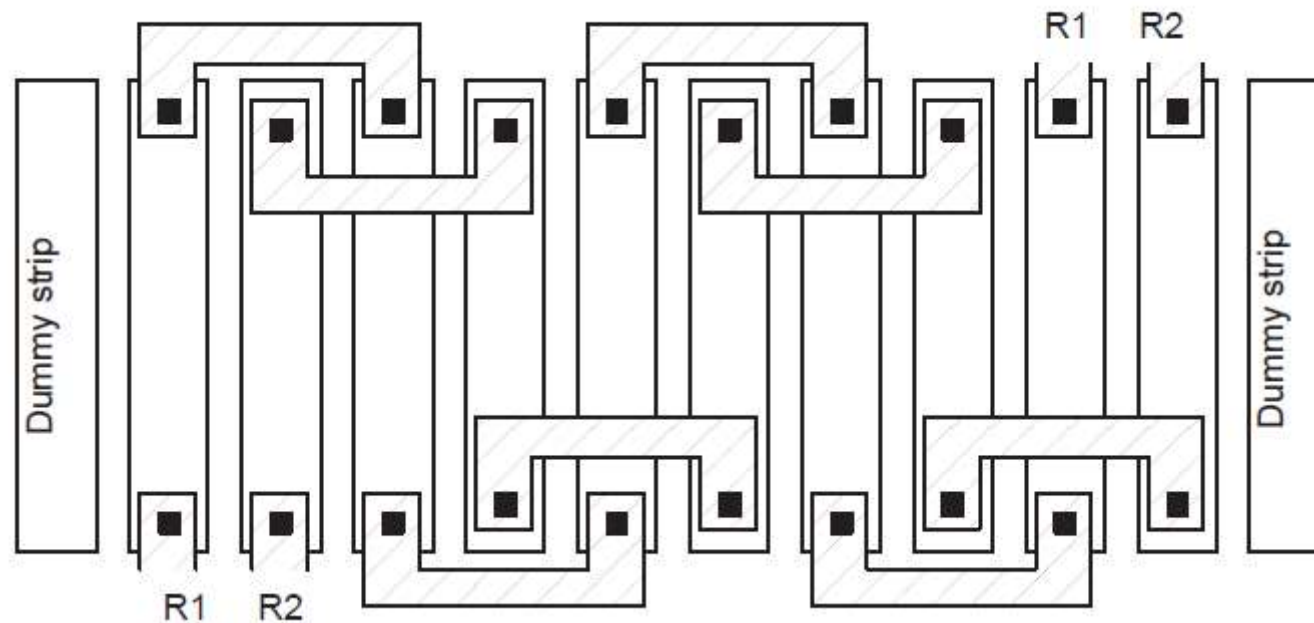
- Konvencionalno kolo za startovanje
- Vremenska konstanta kola za startovanje treba da je veća od vremena uspostavljanja napona napajanja



- Kolo za startovanje sa sporim uključenjem (soft-start)
- Tranzistor M_{S3} se postepeno uključuje Vremenska konstanta kola za startovanje treba da je veća od vremena uspostavljanja napona napajanja

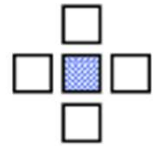
❖ Otporna mreža

- Realizacija otpornika je povezana sa tehnološkim nepreciznostima i varijacijom otpornosti sa temperaturom
- Vrednost napona na izlazu zavisi od odnosa otpornosti, a ne i od apsolutne vrednosti
- Uparivanje karakteristika otpornosti se izvodi Interdigitated tehnikom, čime se postiže i redukcija zauzete površine na čipu koju zauzimaju otpornosti



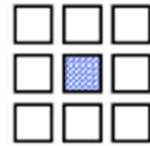
❖ Bipolarni tranzistori

- Common centroid struktura



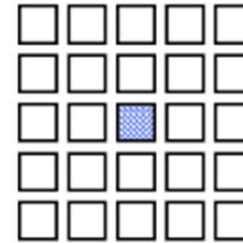
$$N = 4$$

$$V_T \ln(4) = 35.9 \text{ mV}$$



$$N = 8$$

$$V_T \ln(8) = 53.8 \text{ mV}$$

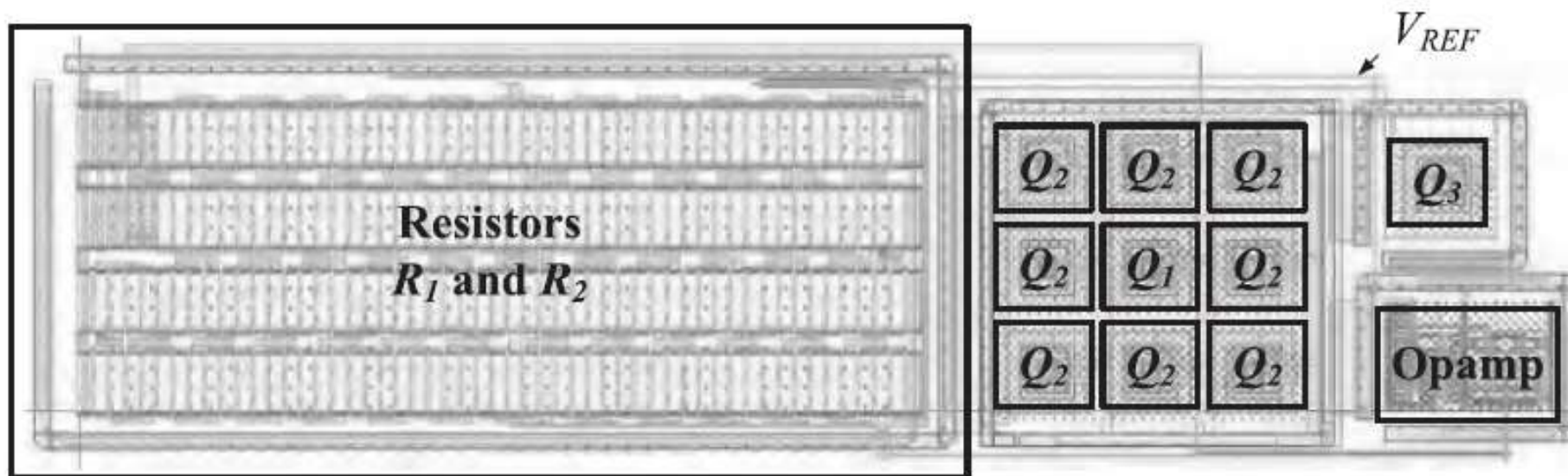


$$N = 24$$

$$V_T \ln(24) = 82.2 \text{ mV}$$

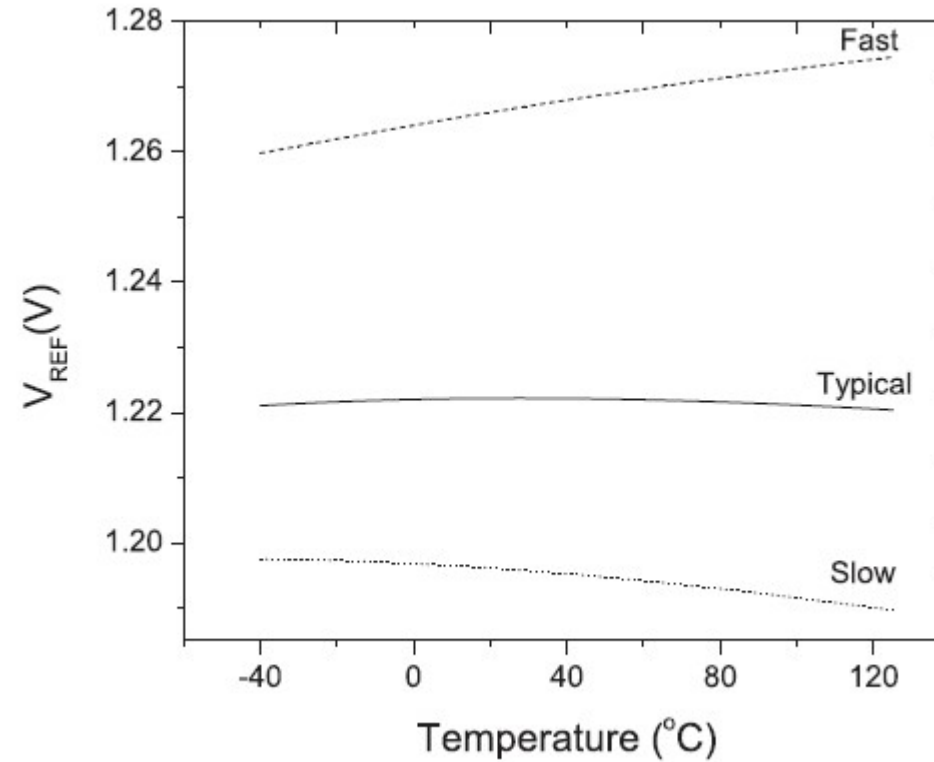
- Poželjniji je veći odnos površina emitera N za smanjenje naponskog ofseta, koji nastaje zbog razdešenosti parametara procesa izrade IC kola.
- U industriji se obično koristi $N = 24$.
- Neki dizajni koriste $N > 100$ za generisanje velikog $\Delta_{V_{BE}}$ za smanjenje osetljivosti na varijaciju procesa, npr. [Banba 1999].

❖ Layout naponske reference sa operacionim pojačavačem



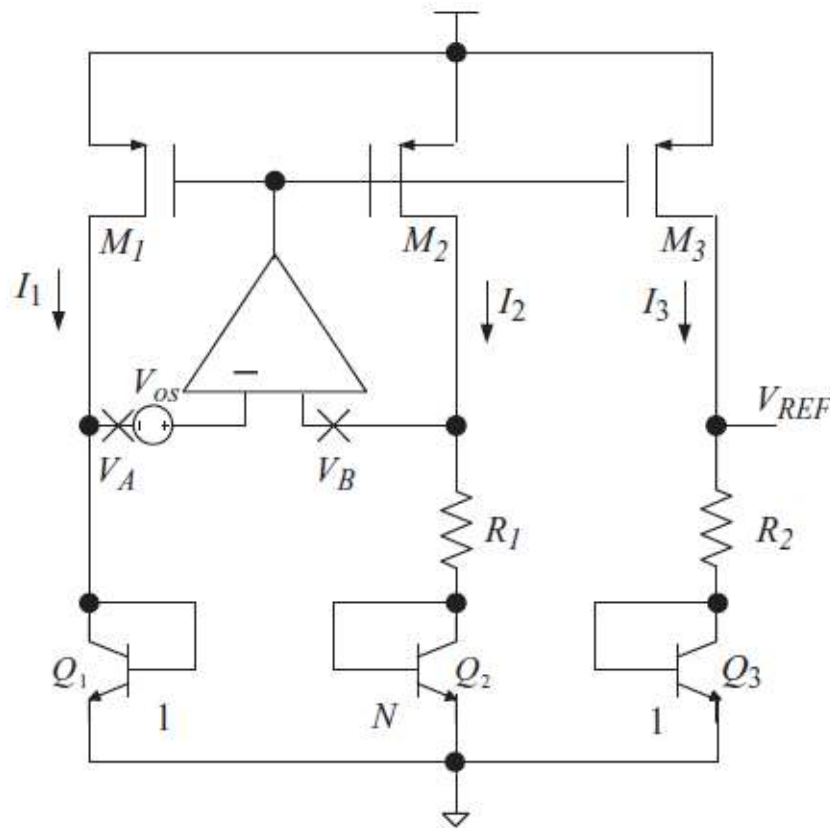
❑ Izvori grešaka u naponskim referencama

- ❖ Varijacije parametara procesa
 - Varijacija parametara procesa dovodi do promene vrednosti napona na izlazu i do promene temperaturnog koeficijenta



Neidealnosti operacionog pojačavača

1. Uticaj naponskog ofseta operacionog pojačavača



$$V_{REF} = \frac{R_2}{R_1} V_T \ln N + V_{BE_3} + \frac{R_2}{R_1} V_{OS}$$

$$= V_{REF-CONV} + \Delta V_{REF,OS}$$

Tipične vrednosti naponskog ofseta se kreću u opsegu od 5mV do 20mV

$$46.2 \text{ mV} \leq \Delta V_{REF} \leq 184.8 \text{ mV}$$

$$V_{REF} = 1.23 \text{ V} + \frac{184.8 \text{ mV} - 46.2 \text{ mV}}{2} = 1.2993 \text{ V}$$

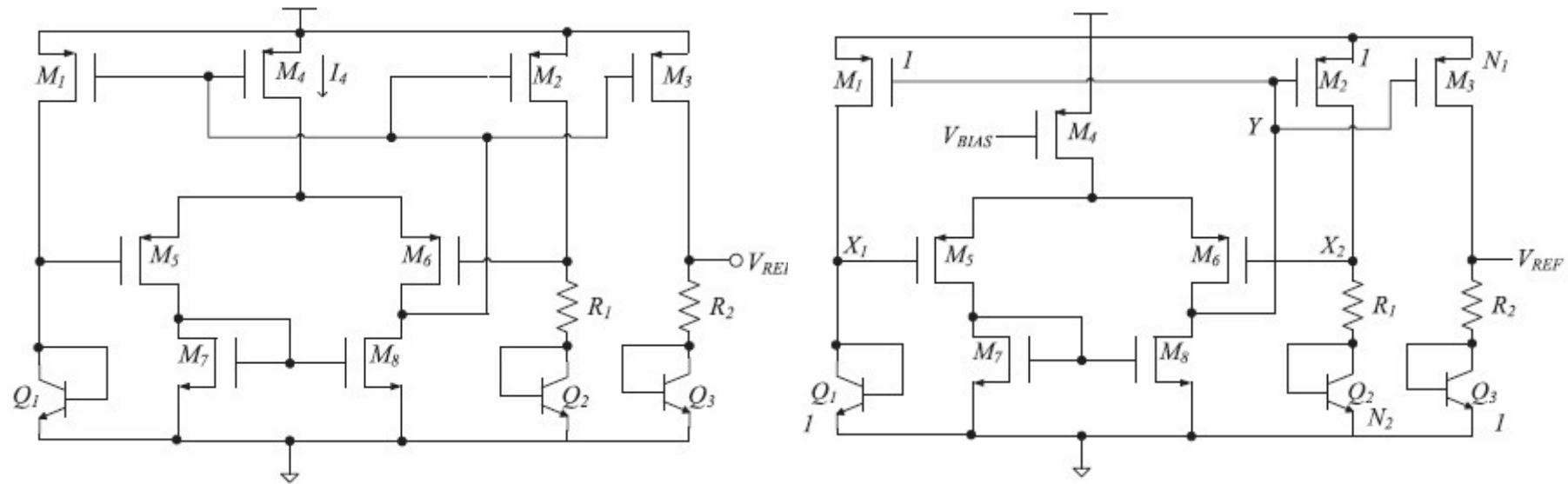
$$V_{REF} = 1.2993 \text{ V} \pm 5.33\%$$

Velika greška zbog naponskog ofseta se može umanjiti:

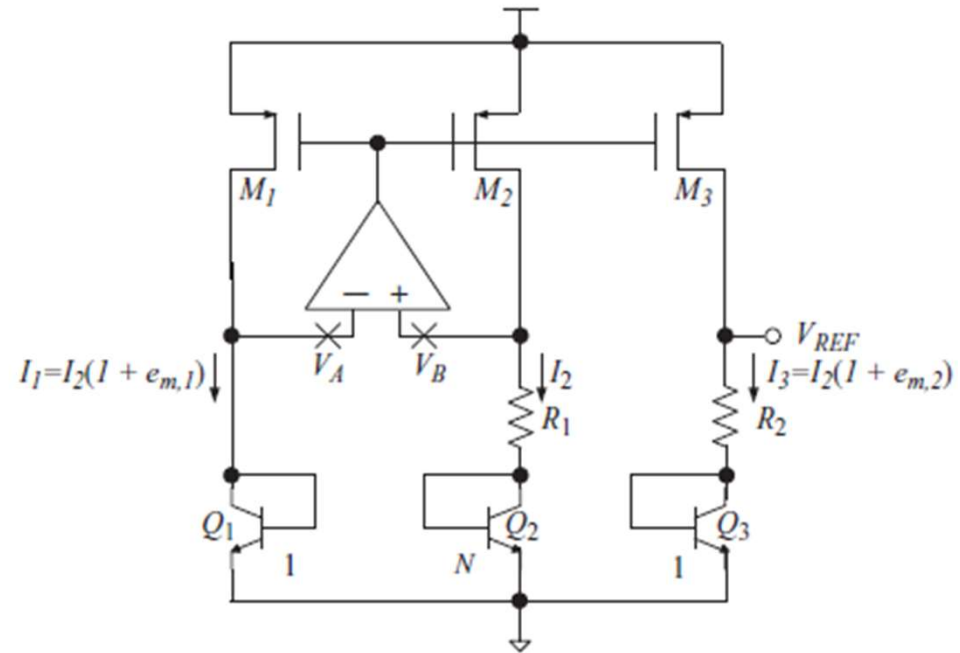
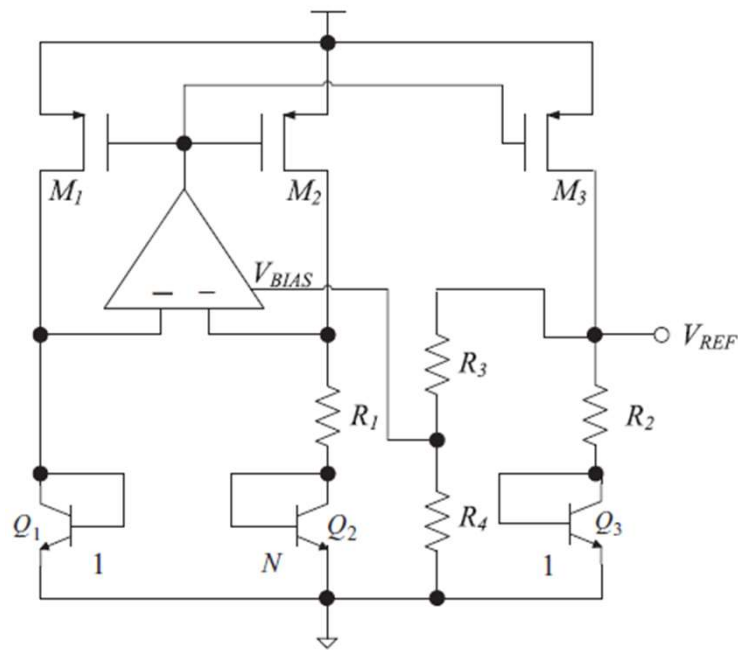
- Korišćenjem velikih i dobro uparenih tranzistora u diferencijalnom pojačavaču
- Pomoću čoperskih pojačavača, ali se tada u kolo reference ubacuje dodatni prekidački šum
- Dodatnim podešavanjima parametara naponske reference
- Povećanjem odnosa površina emitora

2. Konačno pojačanje operacionog pojačavača i faktor potiskivanja PSRR

- Polarizacija naponske reference primenom Bootstrap biasing tehnike



- Napajanje diferencijalnog pojačavača strujom se obavlja preko strujnog ogledala (self-biasing circuit). Struja I_4 dobijena je iz I_{PTAT} struje, povezivanjem tranzistora M_4 u strujna ogledala M_1 - M_3 , za razliku od standardne polarizacije sa dodatnim izvorom V_{BIAS}
- Na taj način se obezbeđuje smanjen uticaj napona napajanja V_{DD} na V_{BG} , ali promena struje I_{PTAT} sa temperaturom dovodi do driftovanja karakteristika negativne povratne sprege
- Najbolja polarizacija kola pojačavača (V_{BIAS}) je kada se referentni napon sa izlaza upotrebi za napajanje strujom diferencijalnog pojačavača. Pomoću otpornog razdelnika se podešava vrednost napona V_{BIAS} , a druga povratna sprega, koja se formira između opampa i izlaza reference poboljšava stabilnost referentnog napona.



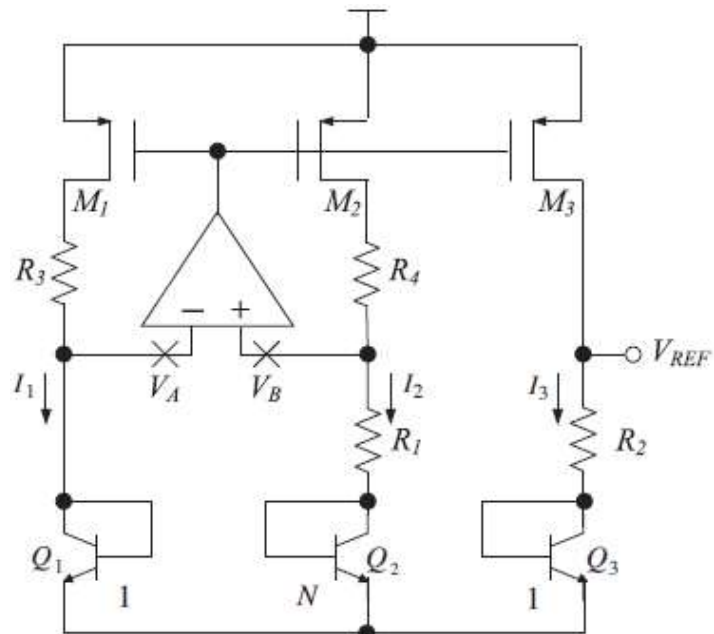
3. Razdešenost strujnih ogledala

- Ovu grešku razdešenosti parametara nameće razdešenost struja u strujnom ogledalu formiranom od tranzistora M_1 , M_2 i M_3 . Greška preslikavanja može biti posledica razdešenosti parametara tranzistora, lošeg layouta i Earlyjevog efekta
- Idealni prenosni odnos strujnog ogledala 1: 1: 1 se menja u $1 + e_{m,1}$: $1 + e_{m,2}$, a napon na izlazu reference je

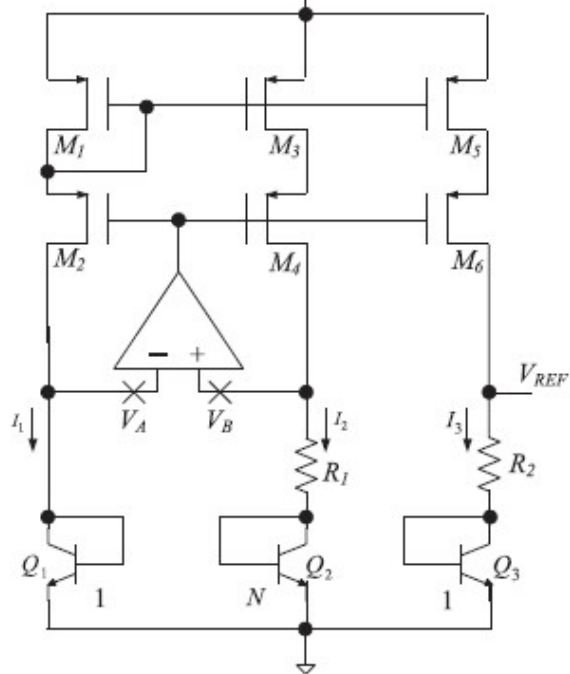
$$V_{REF} = V_{BE3} + (1 + e_{m,2}) \frac{R_2}{R_1} V_t \ln [N(1 + e_{m,1})]$$

$$\Delta V_{REF} = e_{m,2} \frac{R_2}{R_1} V_t \ln [N(1 + e_{m,1})] + \frac{R_2}{R_1} V_t \ln(1 + e_{m,1}) \approx e_{m,2} \frac{R_2}{R_1} V_t \ln N + e_{m,1} \frac{R_2}{R_1} V_t$$

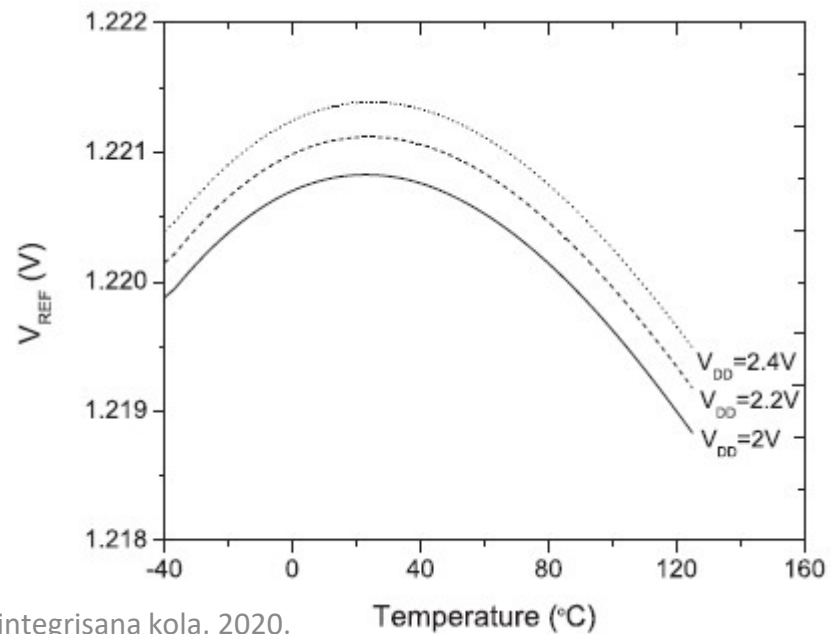
- Manja greška je sa većim tranzistorima i većim dužinama kanala tranzistora



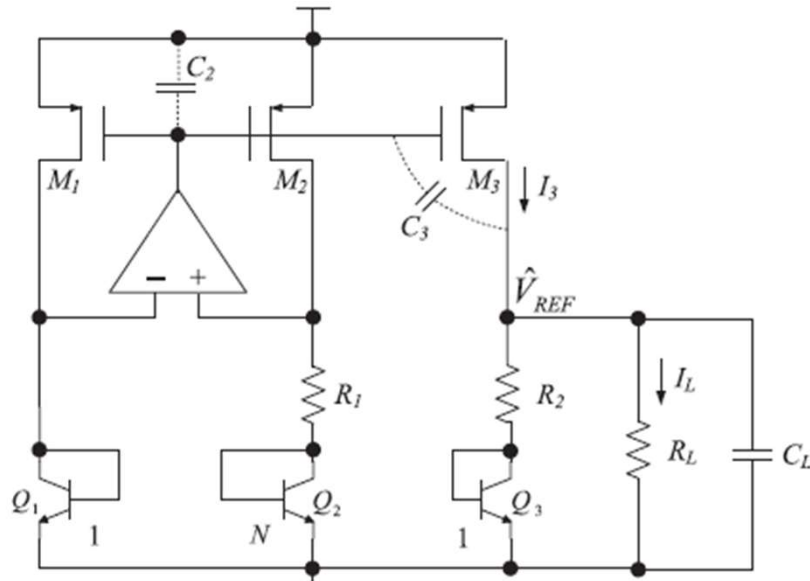
- Kompenzacija uticaja Erlijevog efekta MOS tranzistora u strujnom ogledalu



- Primena kaskodnog strujnog ogledala kada je napon napajanja znatno veći od V_{REF}



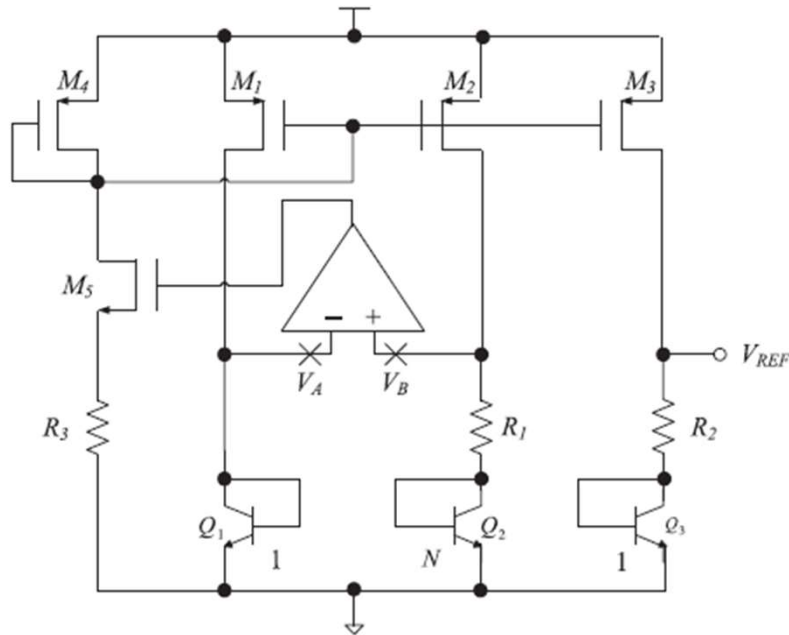
4. Uticaj struje potrošača na izlazu reference



$$\hat{V}_{REF} = R_2(I_3 - I_L) + V_{BE3}$$

$$= V_{REF} - R_2 I_L = V_{REF} - \hat{V}_{REF} \frac{R_2}{R_L}$$

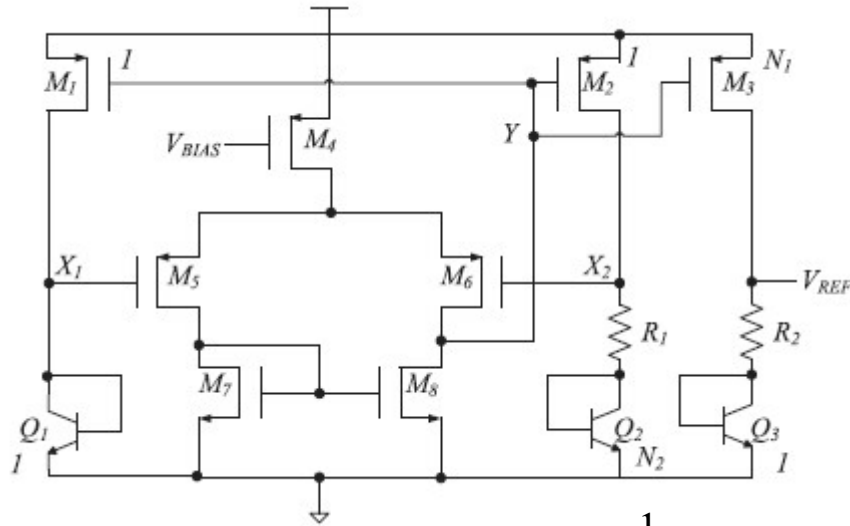
- RL treba da bude mnogo veći od R2, u suprotnom slučaju se mora koristiti jedinični bafer



- Smanjivanje uticaja velike izlazne otpornosti OPAMP-a realizovanog pomoću diferencijalnog pojačavača (Hoon et al. 2002)
- Otpornik R3, pasivni, ili aktivni služi kao pomerač nivoa
- Izlaz OPAMP-a se pretvara u struju (I_{D5}), koja se ponovo pretvara u napon, pomoću diodnog tranzistora M4, koji služi za polarizaciju strujnog ogledala M_1 - M_2

5. Šum naponske reference

- Termički šum na izlazu:



$$\overline{V_{\eta T, M7}^2} = \overline{V_{\eta T, M8}^2} = \frac{4kT\gamma g_{m7}}{g_{m5}^2} (A_{total})^2,$$

$$\overline{V_{\eta T, M5}^2} = \overline{V_{\eta T, M6}^2} = \frac{4kT\gamma}{g_{m5}} (A_{total})^2,$$

$$\overline{V_{\eta T, M2}^2} = 4kT\gamma g_{m2} (R_1 + R_{Q2})^2 (A_{total})^2,$$

$$\overline{V_{\eta T, M1}^2} = 4kT\gamma g_{m1} R_{Q1}^2 (A_{total})^2,$$

$$\overline{V_{\eta T, M3}^2} = 4kT\gamma g_{m3} (R_2 + R_{Q3})^2,$$

$$A_{total} = \frac{1}{g_{m1} R_1} g_{m3} (R_2 + R_{Q3}) = N_1 \frac{R_2}{R_1} + \frac{R_{Q3}}{R_1} = N_1 \frac{R_2}{R_1} + \frac{1}{\ln(N_2)}$$

Flicker šum na izlazu:

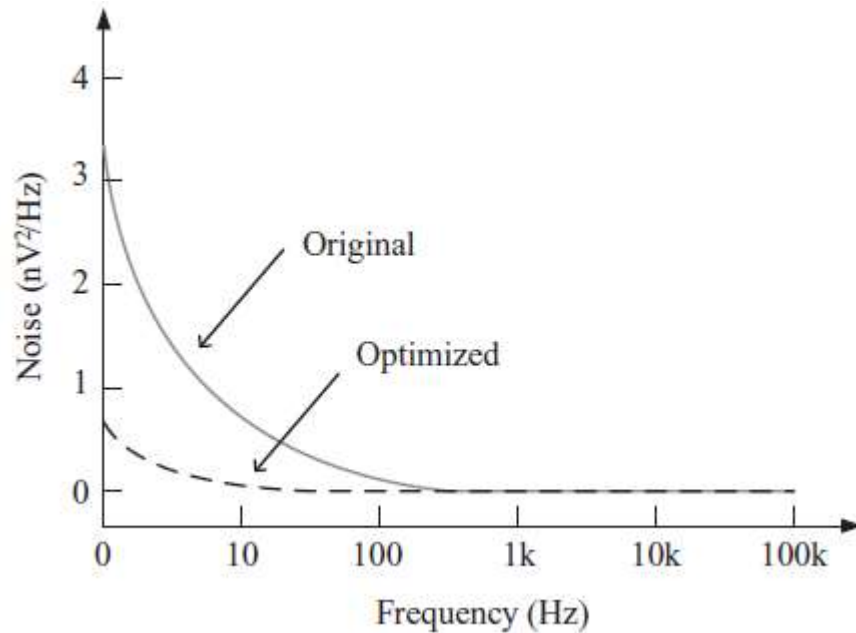
$$\overline{V_{\eta 1/f, M7}^2} = \overline{V_{\eta 1/f, M8}^2} = \frac{K_n g_{m7}^2}{C_{ox,n} W_7 L_7 f g_{m5}^2} (A_{total})^2,$$

$$\overline{V_{\eta 1/f, M5}^2} = \overline{V_{\eta 1/f, M6}^2} = \frac{K_p}{C_{ox,p} W_5 L_5 f} (A_{total})^2,$$

$$\overline{V_{\eta 1/f, M2}^2} = \frac{K_p g_{m2}^2 (R_1 + R_{Q2})^2}{C_{ox,n} W_2 L_2 f} (A_{total})^2,$$

$$\overline{V_{\eta 1/f, M1}^2} = \frac{K_p g_{m1}^2 R_{Q1}^2}{C_{ox,p} W_1 L_1 f} (A_{total})^2,$$

$$\overline{V_{\eta 1/f, M3}^2} = \frac{K_p g_{m3}^2}{C_{ox,p} W_3 L_3 f} (R_2 + R_{Q3})^2,$$



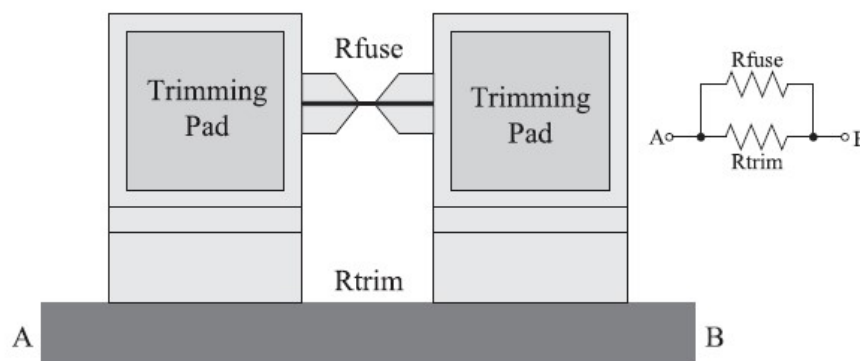
- Dominantan šum na niskim učestanostima
- Povećanje transkonduktanse M_5 i M_6 redukuje termički šum
- Povećanjem geometrija M_7 i M_8 redukuje se Flicker šum, dok se sa smanjivanjem transkonduktanse M_7 i M_8 smanjuju i Flicker i termički šum
- Povećanje dimenzija W i L kod tranzistora M_5 - M_8 dovodi do smanjenja Flicker šuma
- Smanjivanje W/L kod M_1 - M_3 smanjuje transkonduktansu, što dovodi do smanjenja termičkog šuma, dok povećanje ovog odnosa smanjuje Flicker šum

- Smanjenje Flicker šuma, odnosno minimizacija Flicker šuma dovodi do povećanja potrošnje sa 27uA na 57uA.
- Postavljanjem off-chip kondenzatora na izlazu smanjuje se efektivni napon šuma. Međutim treba voditi računa i da se sa povećanjem otočne kapacitivnosti na izlazu smanjuje fazna margina i stabilnost naponske reference
- Vrednosti napona šuma

Trimovanje naponskih referenci

- Varijacija parametara procesa pri izradi lejaouta integrisanih kola dovodi do različitih vrednosti napona na izlazu.
- Trimovanje je postfabrikacijski proces u kome se menjaju parametri komponenti radi dobijanja željene vrednosti
- Međutim, trimovanje više od jednog elementa kola je veoma skupo, kako u silicijumskom okruženju, tako i u vremenu potrebnom za trimovanje.
- Stoga, tipični postupak trimovanja obezbeđuje samo kalibraciju jednog elementa kola za podešavanje određenog parametra, ovde referentnog napona.
- Iako ovaj pristup ne može dati naponsku referencu sa optimalnim performansama, može se dobiti referenca sa prihvatljivim performance i po prihvatljivoj ceni u većini slučajeva.
- Trimovanje može da se obavlja i pomoću procesorski kontrolisanih kola u tzv. Digitally assisted Analog Circuits.
- Odluka o tome koji element treba trimovati je uglavnom specifična za svaku aplikaciju.
- Zbog prirode topologije izvora referentnog napona, kola za korekciju su najčešće konstruisana u obliku otpornog niza (modulated domain trimming), niza BJT tranzistora (voltage domain trimming), i niza tranzistora u strujnom ogledalu (current domain trimming).
- Među velikim brojem danas dostupnih metoda trimovanja, u ovom delu ćemo razmotriti dve najčešće primenjivane metode za trimovanje otpornika
- Prva metoda je lasersko trimovanje tankoslojnog metalnog otpornika.
- Druga metoda je selektivni prekid kola pomoću metalnog osigurača, kroz koji kratkotrajno protekne velika struja (reda mA).
- Prva metoda je tačnija i efikasnija, ali može dovesti do uništavanja delova supstrata silicijumske pločice i zbog toga ćemo razmatrati samo drugu metodu

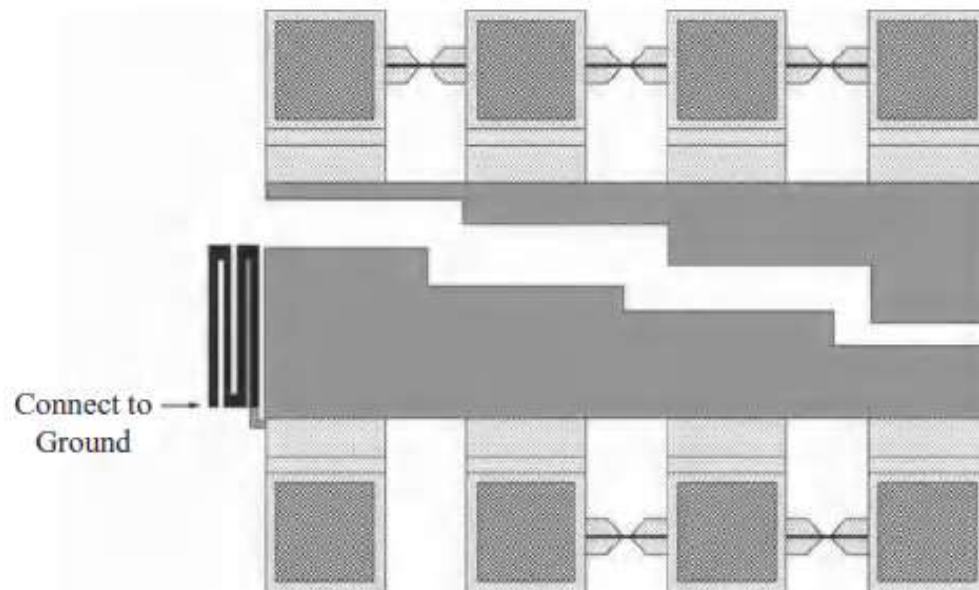
❖ Trimovanje otpornika pomoću metalnog osigurača



- Nakon pregorevanja osigurača R_{fuse} , otpor između čvorova A i B biće jednak R_{trim} . Kao rezultat, struktura za trimovanje otpornika pomoću osigurača je struktura „nagore“ (up-trimming) , što znači da se otpornost povećava sa prekidom osigurača.
- Postoje i anti fuse strukture za trimovanje otpornika „down-trimming“, gde trimovana otpornost opada sa prekidom osigurača.
- Najčešće se koristi up-trimming struktura za trimovanje.
- Postoje dva osnovna načina trimovanja. Prvi je poznat kao „statičko trimovanje“ i predstavlja način za podešavanje vrednosti otpornika bez propuštanja struje kroz njega.
- Drugi je poznat pod nazivom „dinamičko trimovanje“ ili „funkcionalno trimovanje“, koja se sastoji od podešavanja otpornika kako bi se dobio određeni referentni napon sa opterećenim kolom, odnosno kolom u kome kroz otpornik protiče struja.
- Dinamičko trimovanje je važno za izvore referentnog napona, jer trimovanje treba uraditi u realnim uslovima rada reference.

❖ Analiza kola za trimovanje pomoću otpornika

- Kao što je ranije zaključeno, postoji samo jedna ciljana vrednost referentnog napona za koju se dobija najniži temperaturni koeficijent i trimovanjem treba podesiti tu vrednost.
- Kolo i postupak trimovanja treba da budu dizajnirani da postignu ciljni napon sa dovoljnom tačnošću.
- Kolo za trimovanje mora biti postavljeno sa dovoljno osigurača, m , da bi se dobila određena tačnost $\pm b\%$ za ciljnu vrednost referentnog napon kada je varijacija ulaznog napona $\pm a\%$.
- Pritom treba imati na umu da će kolo za trimovanje sa većom tačnošću zauzeti veću površinu u IC kolu, a postupak trimovanja je kompleksniji.
- Na sledećoj slici je prikazan layout za trimovanje otpornosti sa 5 metalnih osigurača



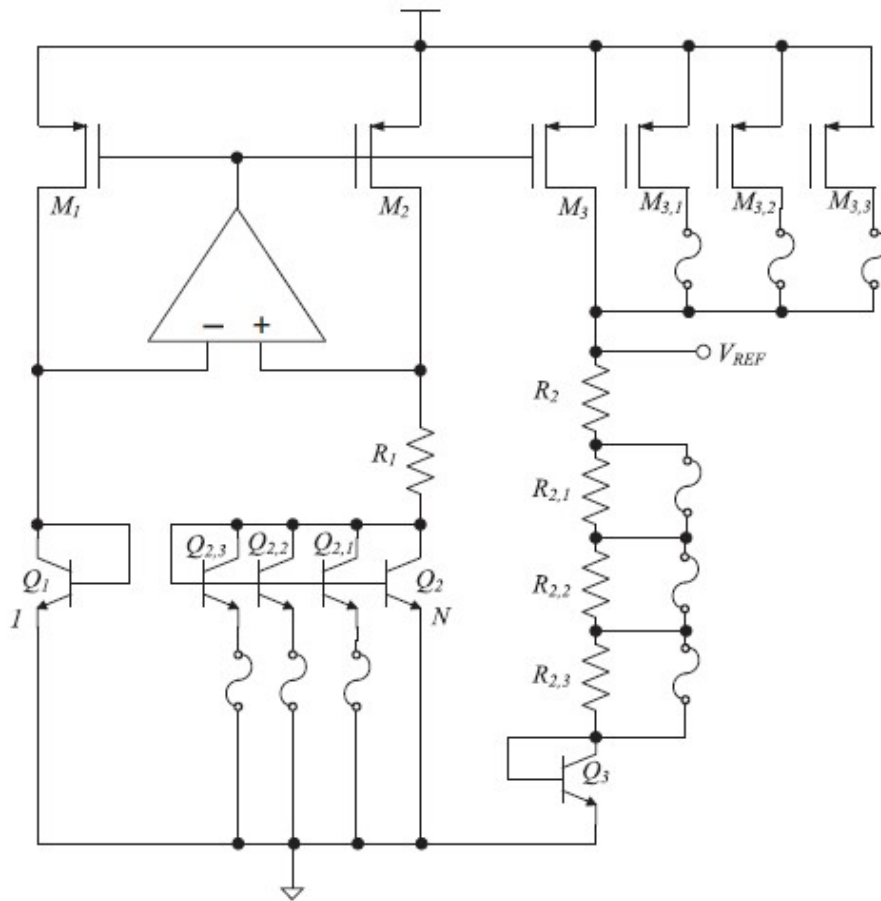
Posmatrajmo razdelnik napona R_b i

$R_a + R_x$

$$\frac{V_{OUT}}{V_{IN}} = 1 + \frac{R_a + R_x}{R_b}, R_x = mR_x$$

$$0 \leq m \leq 2^5$$

❖ Trimovanje konvencionalne naponske reference sa operacionim pojačavačem



- Podešavanje izlaznog napona promenom otpornosti R_2
- Izlazni napon je linearna funkcija (prava) otpornosti R_2

$$y = mx + b, y = V_{REF}, x = R_2, b = V_{BE3}$$

- Koeficijent pravca (nagib) prave

$$m = \frac{V_{REF,k+1} - V_{REF,k}}{R_{2,k+1} - R_{2,k}} = \frac{V_{REF,k+1} - V_{REF,k}}{\Delta R_{2,k+1}}$$

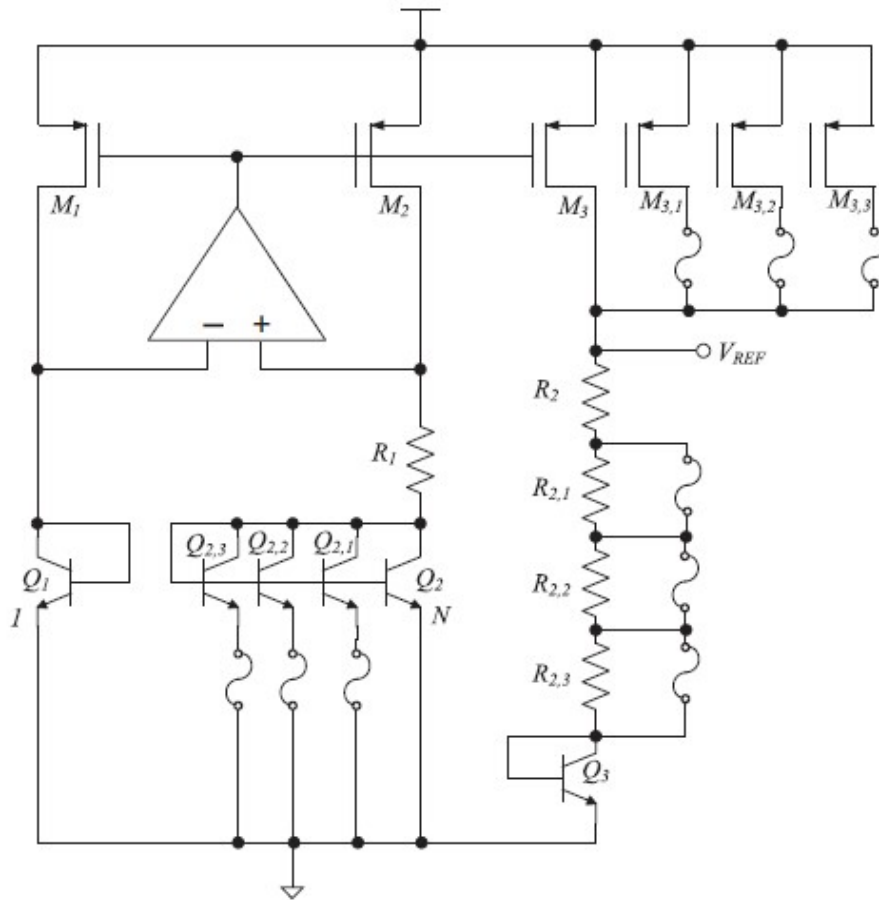
$$b = \frac{V_{REF,k+1}}{mR_{2,k+1}}$$

- $K=0$, netrimovana vrednost V_{REF}
- Potrebno je podesiti otpornost $R_2=x$, tako da se dobije što bliža vrednost ciljanog referentnog napona

$$V_{REF} = 1.23V \Rightarrow R_{2TRIM} = x = \frac{V_{REF} - b}{m} \Rightarrow \Delta R_2 = x - R_{2,k}$$

- U praksi se koriste merenja i lookup tabele

•Trimovanje konvencionalne naponske reference sa operacionim pojačavačem



•Podešavanje izlaznog napona promenom površine emitera A_{E2}

$$y = m \ln x + b, y = V_{REF}, x = A_{E2} / A_{E1}, b = V_{BE3}$$

•Potencijalni problem je pad napona na osiguraču (fuse), kada je reda veličine sa $\Delta V_{BE1,2}$

•U takvim situacijama se preporučuje upotreba naponski kontrolisanih prekidača sa MOSFET-ovima umesto osigurača, jer se izborom tranzistora može podesiti da imaju znatno manju otpornost od osigurača

•Da bi se minimizirao uticaj otpornosti osigurača, izlazni napon se može trimovati i promenom struje I_{PTAT} , pomoću paralelnih MOS tranzistora, $M_{3,1}$ - $M_{3,3}$

$$V_{REF} = N_C \frac{R_2}{R_1} V_t \ln N + V_{BE3}, N_C = \frac{I_3}{I_1}$$

Referentni napon je linearna funkcija N_C , a on se podešava podešavanjem broja paralelno povezanih tranzistora $M_{3,1}$ - $M_{3,3}$