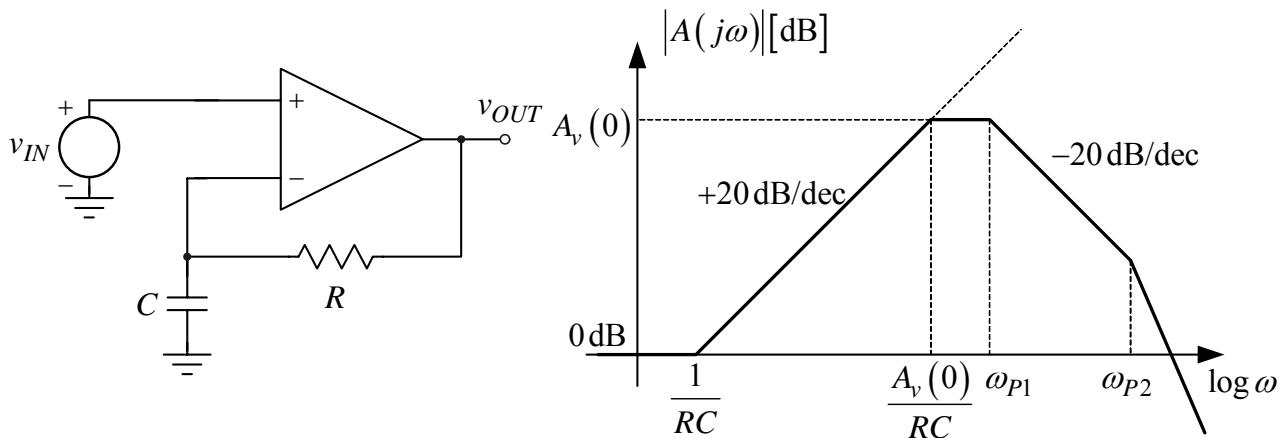
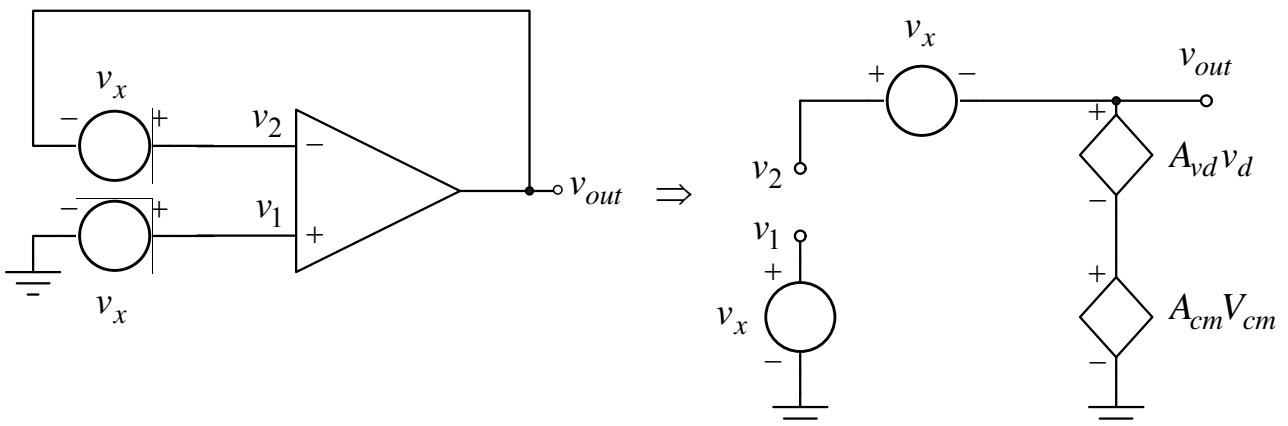


Snimanje i/ili simulacija frekvencijske karakteristike OPAMP-a



Simulacija Common Mode Rejection Ratio-a (CMRR)

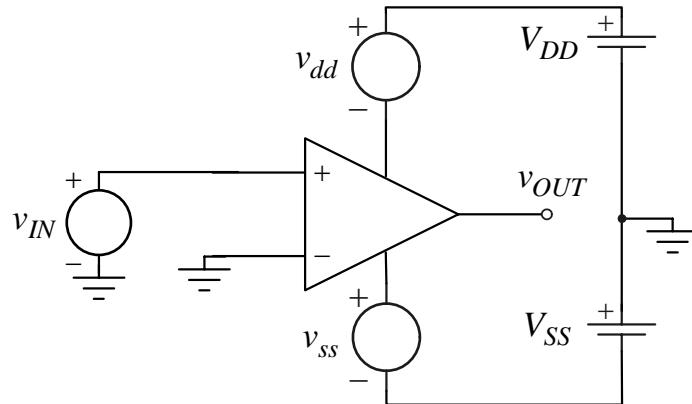


$$v_{cm} = \frac{v_1 + v_2}{2}, v_d = v_1 - v_2, v_2 = v_{out} + v_x, v_1 = v_x \Rightarrow$$

$$v_{out} = A_{vd} (v_1 - v_2) + A_{cm} \frac{v_1 + v_2}{2} = -A_{vd} v_{out} + A_{cm} \left(v_x + \frac{v_{out}}{2} \right) \Rightarrow$$

$$\frac{v_{out}}{v_x} = \frac{A_{cm}}{1 + A_{vd} - \frac{A_{cm}}{2}} \approx \frac{A_{cm}}{A_{vd}} = \frac{1}{CMRR}.$$

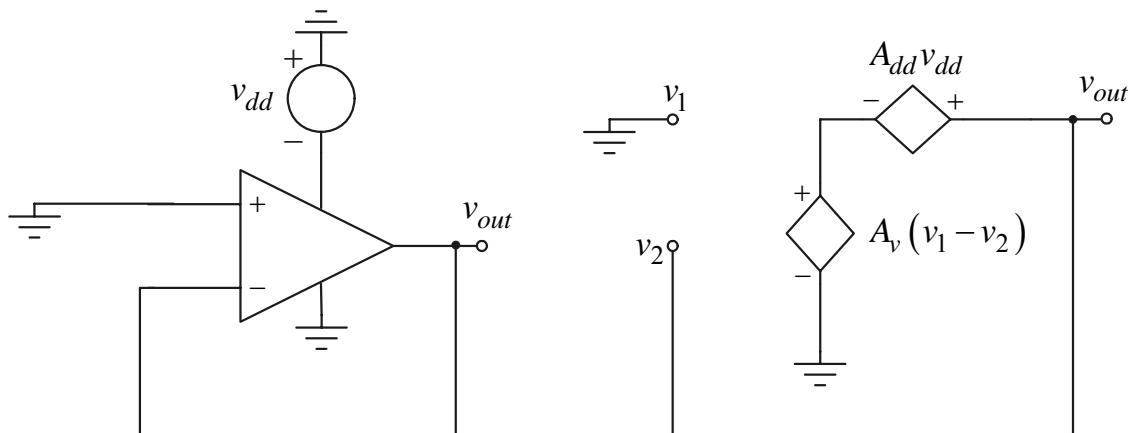
Power Supply rejection Ratio (PSRR)



$$PSRR^+ = \frac{A_v(v_{dd} = 0)}{A_{dd}(v_{in} = 0)} = \frac{\frac{v_{out}}{v_{dd}}(v_{dd} = 0)}{\frac{v_{in}}{v_{dd}}}, v_{ss} = 0;$$

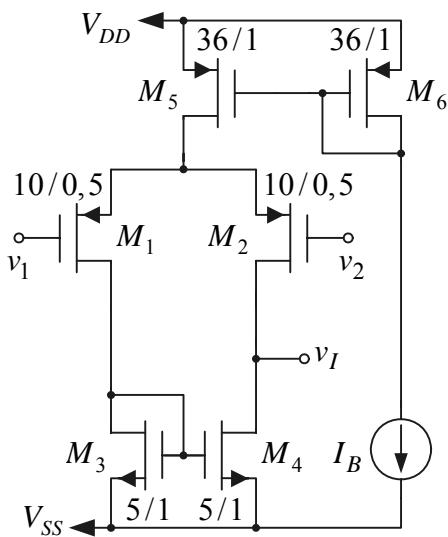
$$PSRR^- = \frac{A_v(v_{ss} = 0)}{A_{ss}(v_{in} = 0)} = \frac{\frac{v_{out}}{v_{ss}}(v_{ss} = 0)}{\frac{v_{in}}{v_{ss}}}, v_{dd} = 0.$$

Kolo za simulaciju PSRR



$$v_{out} = A_{dd}v_{dd} + A_v(v_1 - v_2) = A_{dd}v_{dd} - A_vv_{out} \Rightarrow$$

$$\frac{v_{out}}{v_{dd}} = \frac{A_{dd}}{1 + A_v} \approx \frac{A_{dd}}{A_v} = \frac{1}{PSRR^+}$$



Slika 6.14d

***6.14.** Parametri tranzistora u kolu pojačavača sa slike 6.14 su:
 $V_{TN} = 0,7 \text{ V}$, $V_{TP} = -0,8 \text{ V}$, $\mu_n C_{ox} = 190 \mu\text{A/V}^2$,
 $\mu_p C_{ox} = 68 \mu\text{A/V}^2$, $\lambda_n = 0,04 \text{ V}^{-1}$ i $\lambda_p = (0,1/L[\mu\text{m}]) \text{ V}^{-1}$,
dok je $V_{DD} = -V_{SS} = 2 \text{ V}$ i $I_B = 50 \mu\text{A}$. U okolini mirne radne
tačke, odrediti faktore potiskivanja promenljivih signala koji
potiču od napona napajanja $v_{dd} \ll V_{DD}$ i $v_{ss} \ll V_{SS}$,
 $PSRR^+ = a_d / a_{dd}$ i $PSRR^- = a_d / a_{ss}$, $a_d = v_i / v_d|_{v_{ss}=0, v_{dd}=0}$,
 $v_d = v_1 - v_2$, $a_{dd} = v_i / v_{dd}|_{v_{ss}=0, v_d=0}$ i $a_{ss} = v_i / v_{ss}|_{v_{dd}=0, v_d=0}$.

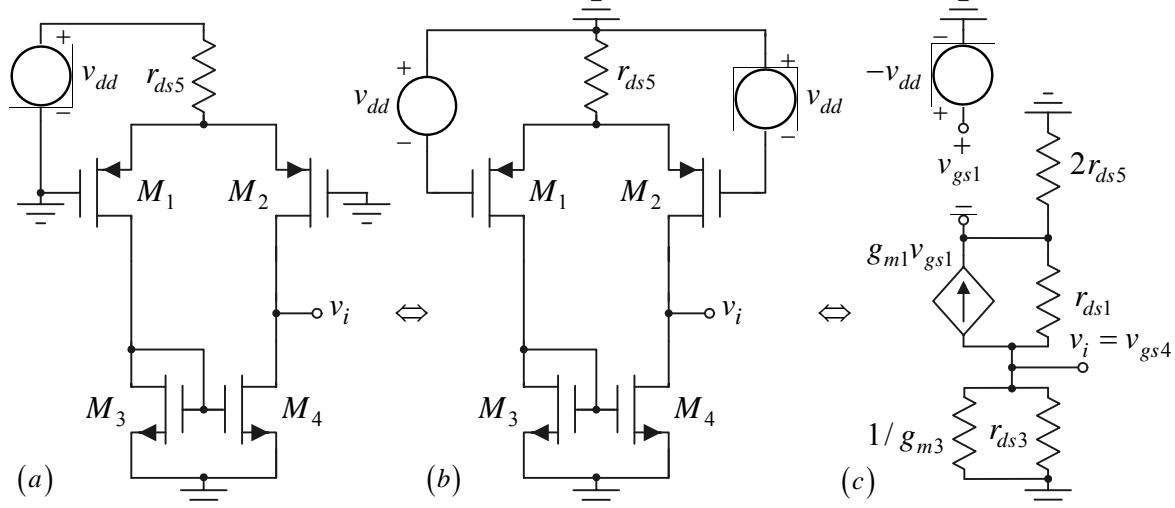
Rešenje:

Diferencijalno pojačanje je

$$a_d = \frac{v_i}{v_d} \Big|_{v_{dd}=0, v_{ss}=0} \approx \frac{g_{m1,2}}{g_{ds2} + g_{ds4}} = \frac{\sqrt{2I_{D1,2}\mu_p C_{ox}(W/L)_{1,2}}}{\lambda_2 I_{D2} + \lambda_n I_{D4}},$$

$$\lambda_2 = (0,1/0,5) \text{ V}^{-1} = 0,2 \text{ V}^{-1} \Rightarrow a_d \approx \frac{\sqrt{I_B \mu_p C_{ox}(W/L)_{1,2}}}{(\lambda_2 + \lambda_n) I_B / 2} = 43,5.$$

Na slici 6.14a je prikazana šema pojačavača za male signale kada na ulazu deluje samo generator v_{dd} , koji potiče od promenljivog napona u naponu napajanja V_{DD} .



Slika 6.14

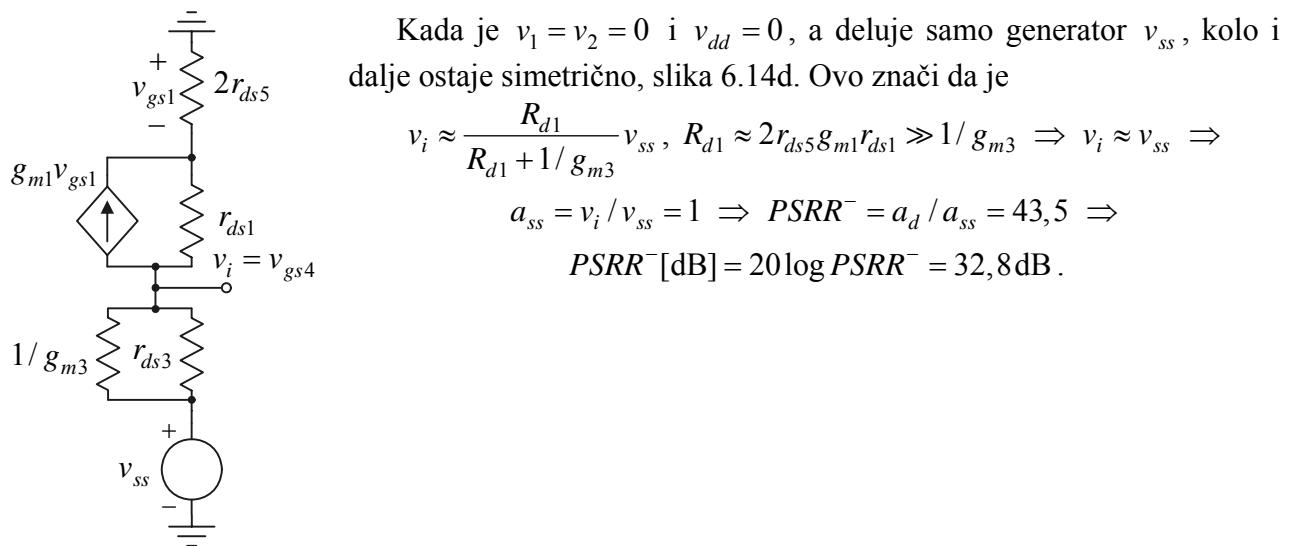
Promenom položaja generatora v_{dd} dobijeno je ekvivalentno kolo pokazano na slici 6.14b. U novom kolu naponski generator deluje simetrično na oba gejta diferencijalnog para tranzistora $M_1 - M_2$, što je ekvivalentno delovanju napona srednje vrednosti $v_s = -v_{dd}$ na ulazu pojačavača. Pri ovakvoj pobudi kolo pojačavača je simetrično, pa se može primeniti bisekciona teorema, slika 6.14c. Prema ovoj slici je

$$v_i(g_{ds3} + g_{m3}) + g_{m1}(-v_{dd} - v_{s1}) + g_{ds1}(v_i - v_{s1}) = 0 \text{ i } v_{s1} = -2r_{ds5}v_i(g_{ds3} + g_{m3}) \Rightarrow$$

$$v_i = \frac{g_{m1}v_{dd}}{(g_{ds3} + g_{m3})(1 + 2r_{ds5}(g_{m1} + g_{ds1})) + g_{ds1}} \approx \frac{v_{dd}}{2g_{m3}r_{ds5}} \Rightarrow$$

$$a_{dd} = \frac{v_i}{v_{dd}} \approx \frac{1}{2g_{m3}r_{ds5}} = \frac{\lambda_5 I_B}{2\sqrt{I_B \mu_n C_{ox}(W/L)_3}} = 11,5 \cdot 10^{-3}, \lambda_5 = (0,1/1) \text{ V}^{-1} = 0,1 \text{ V}^{-1} \Rightarrow$$

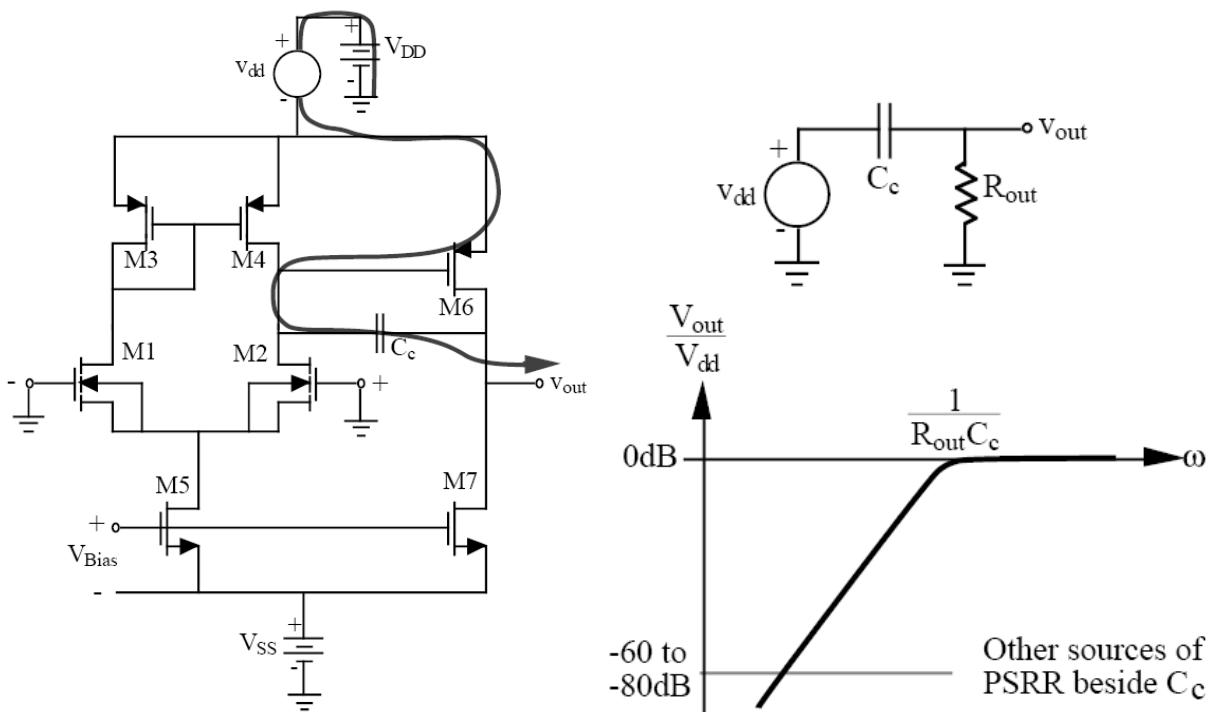
$$PSRR^+ = a_d / a_{dd} = 3,79 \cdot 10^3 \Rightarrow PSRR^+ [\text{dB}] = 20 \log PSRR^+ = 71,6 \text{ dB}.$$

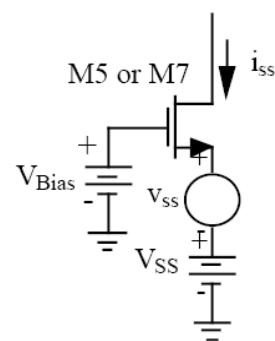
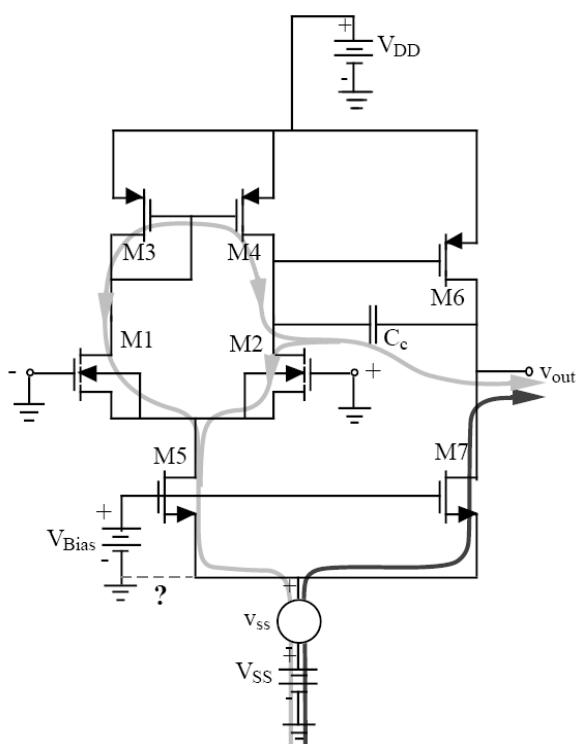


Slika 6.14d

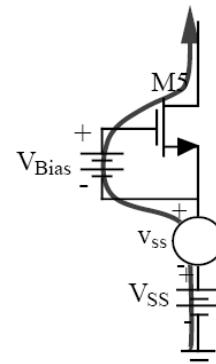
Dvostepeni CMOS pojačavač

Miller Compensation





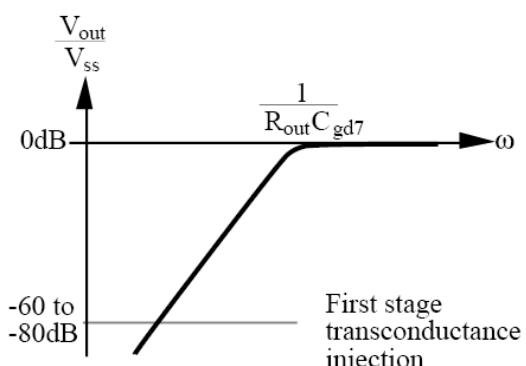
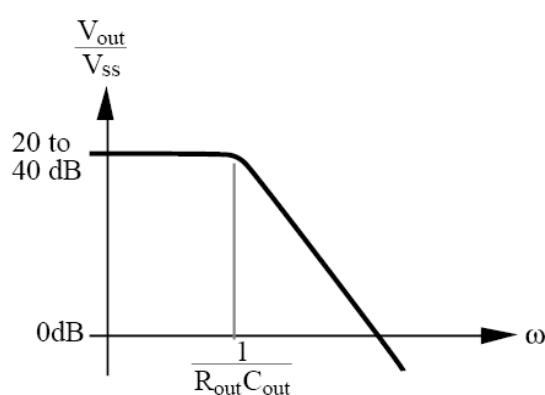
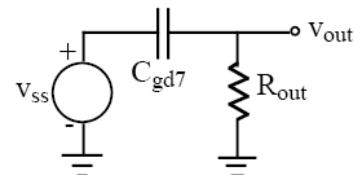
Transimpedansni



Kapacitivni

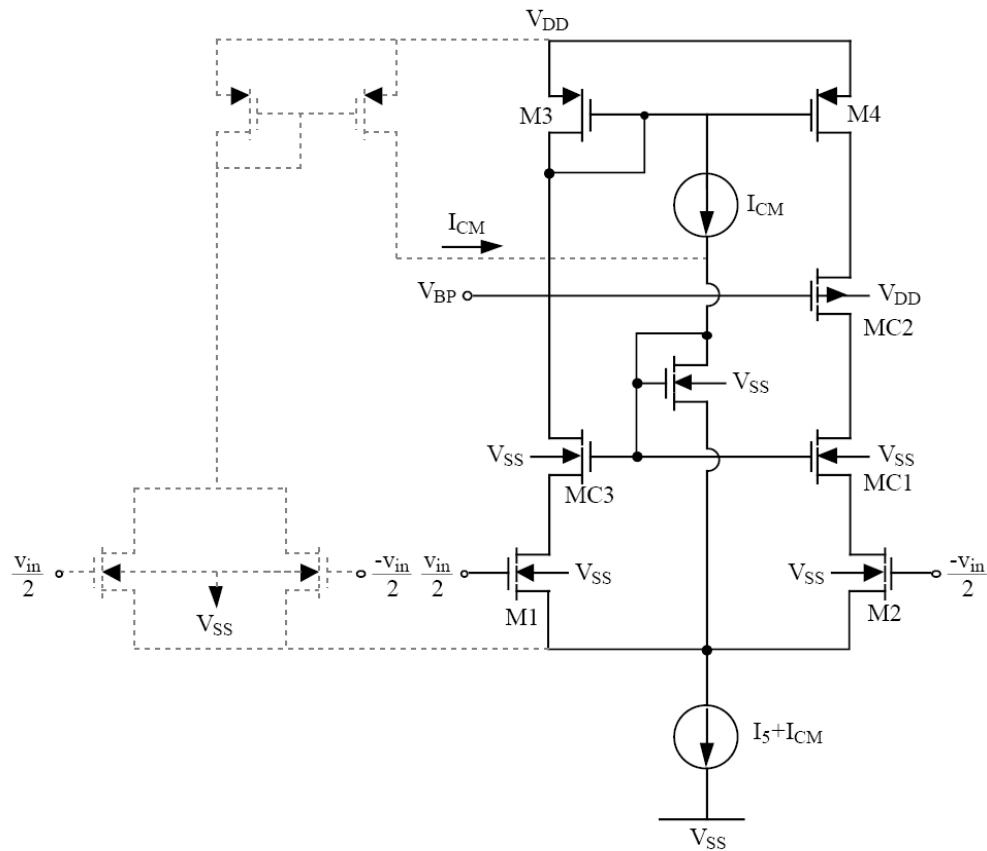
Transimpedansni

$$\frac{V_{out}}{V_{ss}} = g_{m7} R_{out}$$

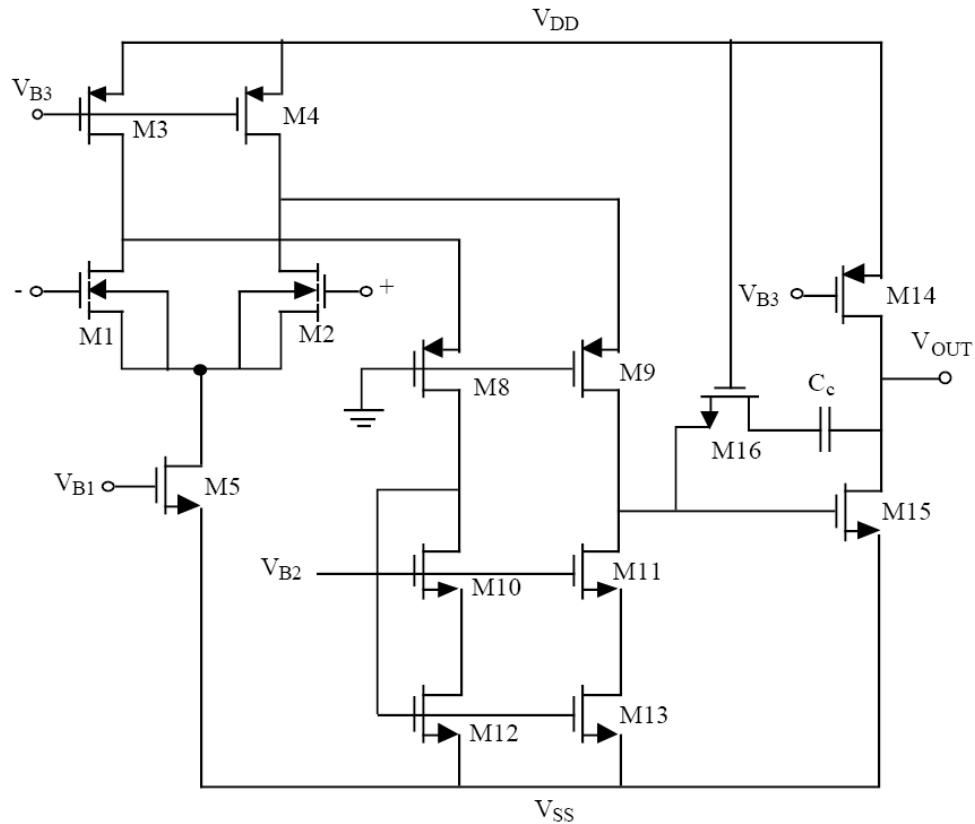


Problem kod dvostepenog CMOS pojačavača: loš PSRR.

Telescopic Cascode

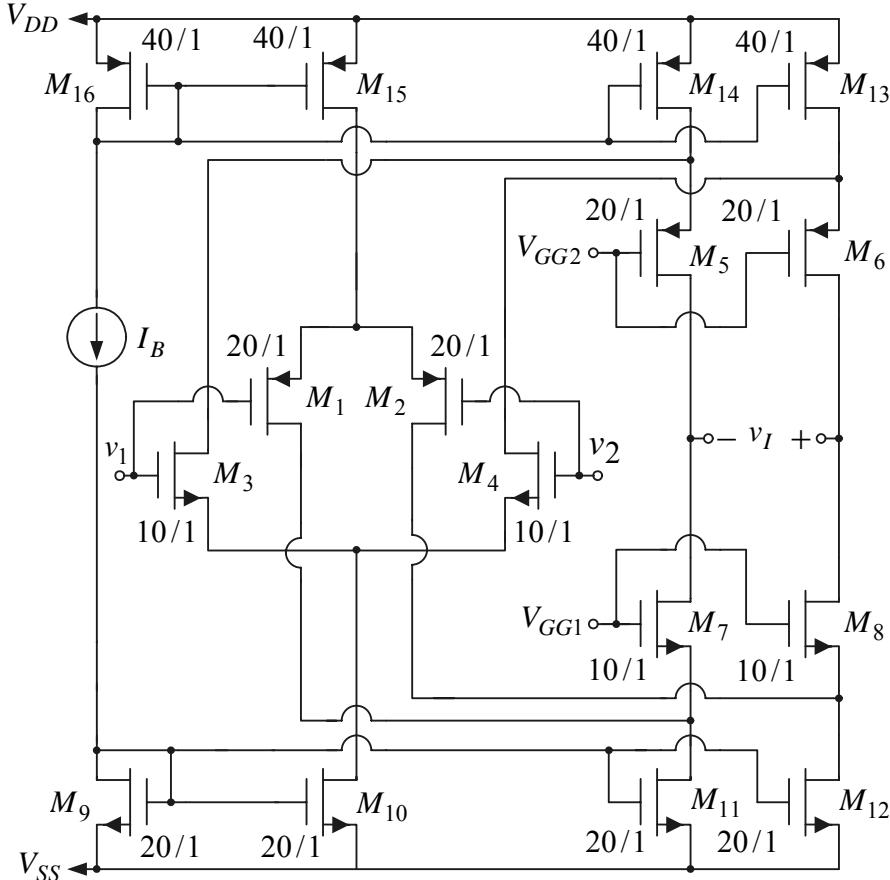


Folded Cascode OPAMP



$GB \approx 10 \text{ MHz}$, $A_{VDC} \approx 100 \text{ dB}$

*7.29. U CMOS pojačavaču sa slike 7.29 parametri tranzistora su: $V_{TN} = -V_{TP} = V_T = 0,7 \text{ V}$, $\mu_n C_{ox} = 110 \mu\text{A/V}^2$, $\mu_p C_{ox} = 50 \mu\text{A/V}^2$, $\lambda_n = 0,04 \text{ V}^{-1}$ i $\lambda_p = 0,05 \text{ V}^{-1}$. Na slici je, pored svakog tranzistora, dat odnos širine i dužine oblasti u kojoj nastaje kanal, dok je $V_{DD} = -V_{SS} = 2,5 \text{ V}$ i $I_B = 80 \mu\text{A}$.



Slika 7.29

- a) Odrediti struje drenova svih tranzistora u mirnoj radnoj tački ($v_1 = v_2 = 0$). Smatrat da su svi tranzistori u zasićenju.
- b) Odrediti diferencijalno pojačanje $a_d = v_i / v_d$, $v_d = v_1 - v_2$ u okolini mirne radne tačke.
- c) Odrediti vrednosti napona V_{GG1} i V_{GG2} tako da se na izlazu dobije maksimalno mogući opseg napona u kojem su svi tranzistori u zasićenju.
- d) Ako je $v_1 = v_2 = V$, odrediti opseg vrednosti napona $V_{min} \leq V \leq V_{max}$ u kojem nijedan od tranzistora M_{1-4} ne radi u triodnoj oblasti.

Rešenje:

a) Tranzistori M_{13-16} i M_{9-12} čine strujna ogledala, pa je

$$I_{D13-16} = I_B = 80 \mu\text{A} \text{ i } I_{D9-12} = I_B = 80 \mu\text{A}.$$

Struje diferencijalnog para tranzistora $M_1 - M_2$ i $M_3 - M_4$ u mirnoj radnoj tački međusobno su jednake

$$I_{D1-4} = I_B / 2 = 40 \mu\text{A},$$

dok su struje izlaznih tranzistora

$$I_{D5-8} = I_B / 2 = I_B / 2 = 40 \mu\text{A}.$$

Napon na izlazu u mirnoj radnoj tački jednak je nuli.

b) Pošto je kolo simetrično, pri određivanju diferencijalnog pojačanja može se primeniti bisekciona teorema, slika 7.29a. Parametri u modelu tranzistora za male signale su:

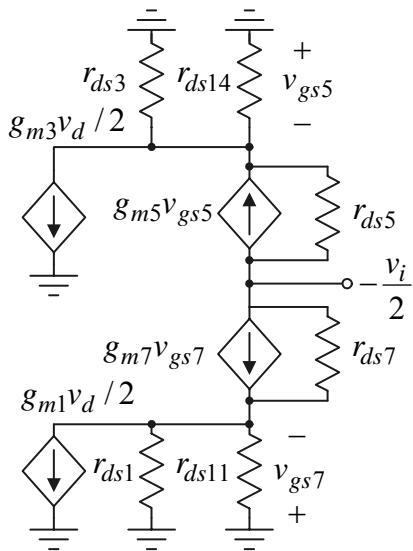
$$g_{m5} = g_{m6} = g_{m1} = g_{m2} = \sqrt{2I_{D1,2}B_{1,2}} = \sqrt{\mu_p C_{ox} I_B (W/L)_{1,2}} = 282,8 \mu\text{S},$$

$$g_{m7} = g_{m8} = g_{m3} = g_{m4} = \sqrt{2I_{D3,4}/B_{3,4}} = \sqrt{\mu_n C_{ox} I_B (W/L)_{3,4}} = 296,6 \mu\text{S},$$

$$r_{ds1,2} = r_{ds5,6} = 2 / (\lambda_p I_B) = 500 \text{ k}\Omega, \quad r_{ds3,4} = r_{ds7,8} = 2 / (\lambda_n I_B) = 625 \text{ k}\Omega,$$

$$r_{ds11,12} = (\lambda_n I_B)^{-1} = 312,5 \text{ k}\Omega \text{ i } r_{ds13,14} = (\lambda_p I_B)^{-1} = 250 \text{ k}\Omega.$$

Primenom principa superpozicije u kolu sa slike 7.29a dobija se



Slika 7.29a

$$a_d = \frac{v_i}{v_d} = \frac{v_i / 2}{v_d / 2} \text{ i}$$

$$a_d = g_{m3} \frac{r_{ds3} \| r_{ds14}}{(r_{ds3} \| r_{ds14}) + r_{ds5} + R_{d7}} + g_{m1} \frac{r_{ds1} \| r_{ds11}}{(r_{ds1} \| r_{ds11}) + r_{ds7} + R_{d5}},$$

gde su R_{d7} i R_{d5} otpornosti koje se vide iz drenova tranzistora M_7 i M_5 :

$$R_{d7} \approx g_{m7} r_{ds7} (r_{ds1} \| r_{ds11}) = 35,6 \text{ M}\Omega \text{ i}$$

$$R_{d5} \approx g_{m5} r_{ds5} (r_{ds3} \| r_{ds14}) = 25,2 \text{ M}\Omega.$$

Smenom brojnih vrednosti dobija se naponsko pojačanje
 $a_d = 8,52 \cdot 10^3$.

c) Diferencijalno pojačanje od ulaza do drenova diferencijalnog para $M_3 - M_4$ približno je

$$a_{d3} = \frac{v_{d3}}{v_d} \approx -\frac{1}{2} g_{m3} \left(r_{ds14} \| r_{ds3} \| \frac{r_{ds5} + R_{d7}}{1 + g_m r_{ds5}} \right) \approx -15,5.$$

Slično je i pojačanje od ulaza do drenova diferencijalnog para $M_1 - M_2$, što znači da je, zbog velikog diferencijalnog pojačanja od ulaza do izlaza, mala varijacija napona na drenu ovih tranzistora. Zato se, izborom napona V_{GG1} i V_{GG2} , mirna radna tačka tranzistora u strujnom ogledalu $M_{13} - M_{14}$ i $M_{11} - M_{12}$ može postaviti na granicu triodne oblasti i zasićenja. Ovim se dobija najveći opseg izlaznog napona u kojem su svi tranzistori u zasićenju.

Tada je

$$V_{GG1} = V_{SS} + \sqrt{2I_{D11,12}/B_{11,12}} + V_T + \sqrt{2I_{D7,8}/B_{7,8}} \Rightarrow$$

$$V_{GG1} = V_{SS} + \sqrt{\frac{2I_B}{\mu_n C_{ox} (W/L)_{11,12}}} + V_T + \sqrt{\frac{I_B}{\mu_n C_{ox} (W/L)_{7,8}}} = -1,26 \text{ V},$$

odnosno

$$V_{GG2} = V_{DD} - \sqrt{2I_{D13,14}/B_{13,14}} - V_T - \sqrt{2I_{D5,6}/B_{5,6}} \Rightarrow$$

$$V_{GG2} = V_{DD} - \sqrt{\frac{2I_B}{\mu_p C_{ox} (W/L)_{13,14}}} - V_T - \sqrt{\frac{I_B}{\mu_p C_{ox} (W/L)_{5,6}}} = 1,23 \text{ V}.$$

Maksimalna vrednost izlaznog napona $v_{I_{max}}$, za koju svi tranzistori rade u zasićenju, određena je ulaskom tranzistora M_6 ili M_7 u triodnu oblast, dok je minimalna vrednost ovog napona određena ulaskom tranzistora M_5 ili M_8 . Zbog asimetrije parametara PMOS i NMOS tranzistora, naponi na drenu tranzistora M_5 i M_6 u mirnoj radnoj tački različiti su od nule.

d) Kada napon V postane

$$V \geq V_X = V_{DD} - \sqrt{2I_{D15}/B_{15}} - V_T - \sqrt{2I_{D1,2}/B_{1,2}} = 1,23 \text{ V},$$

tranzistor M_{15} ući će u triodnu oblast. Sa daljim povećanjem napona V struja diferencijalnog para tranzistora $M_1 - M_2$ se smanjuje, ali su oni i dalje u pojačavačkom režimu. Kada postane

$$V \geq V_X = V_{DD} - V_T = 2,3 \text{ V},$$

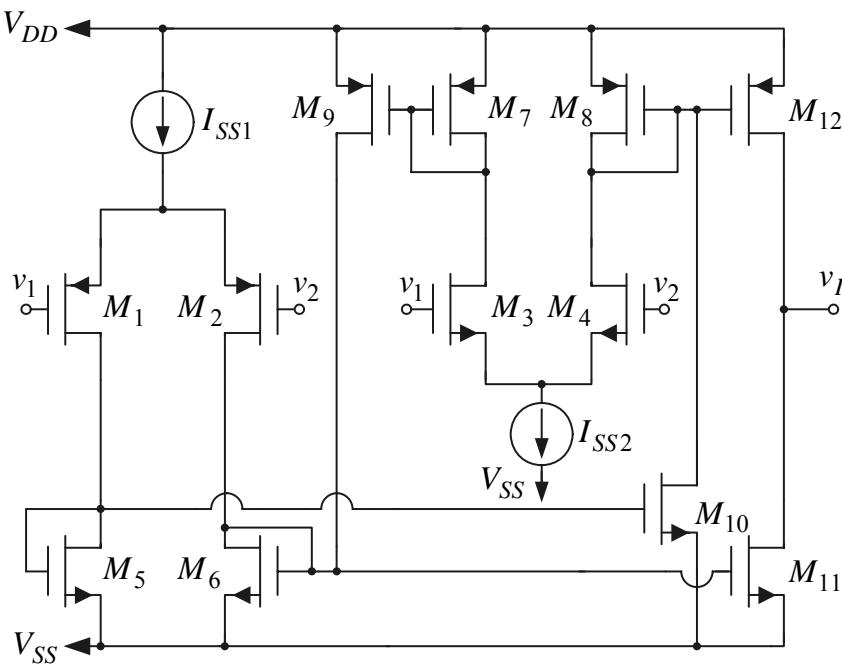
zakočiće se diferencijalni par $M_1 - M_2$. Međutim, tada diferencijalni napon sa ulaza pojačava diferencijalni par $M_3 - M_4$. Maksimalna vrednost napona V , za koju nijedan od ulaznih tranzistora ne radi u triodnoj oblasti, određena je ulaskom tranzistora M_3 i M_4 u triodnu oblast. Tada je

$$V_{\max} = V_{DD} - \sqrt{\frac{2I_B}{\mu_p C_{ox} (W/L)_{13,14}}} - v_{DG3,4\min} = V_{DD} - \sqrt{\frac{2I_B}{\mu_p C_{ox} (W/L)_{13,14}}} + V_T = 2,92 \text{ V}.$$

Kolo se simetrično ponaša kada se napon V smanjuje. Minimalna vrednost napona V , za koju nijedan od ulaznih tranzistora ne radi u triodnoj oblasti, određena je ulaskom tranzistora M_1 i M_2 u triodnu oblast. Tada je

$$V_{\min} = V_{SS} + \sqrt{\frac{2I_B}{\mu_n C_{ox} (W/L)_{11,12}}} - v_{DG1,2\max} = V_{SS} + \sqrt{\frac{2I_B}{\mu_n C_{ox} (W/L)_{11,12}}} - V_T = -2,93 \text{ V}.$$

*7.30. U CMOS pojačavaču sa slike 7.30 upotrebljeni su tranzistori čiji su parametri $V_{TN} = -V_{TP} = V_T = 0,7 \text{ V}$, $B = \mu_n C_{ox} (W/L)_N = \mu_p C_{ox} (W/L)_P = 200 \mu\text{A/V}^2$, $\lambda_n = 0,04 \text{ V}^{-1}$ i $\lambda_p = 0,05 \text{ V}^{-1}$. Strujni izvori $I_{SS1} = I_{SS2} = I_{SS} = 8 \mu\text{A}$ realizovani su kao prosta strujna ogledala, dok



je $V_{DD} = -V_{SS} = 2,5 \text{ V}$.

- a) Ako je $v_1 = v_2 = 0$, odrediti struje drenja svih tranzistora i diferencijalno pojačanje $a_d = v_i / v_d$, $v_d = v_2 - v_1$ u okolini mirne radne tačke.
- b) Ponoviti tačku a) kada je $v_1 = v_2 = 2 \text{ V}$.
- c) Ponoviti tačku a) kada je $v_1 = v_2 = -2 \text{ V}$.
- d) Ako je $v_1 = v_2 = V$, odrediti opseg vrednosti napona $V_{\min} \leq V \leq V_{\max}$ u kojem nijedan od tranzistora M_{1-4} ne radi u triodnoj oblasti.

Slika 7.30

Rešenje:

a) U mirnoj radnoj tački je

$$\begin{aligned} V_1 = V_2 = 0 &\Rightarrow I_{D1} = I_{D2} = I_{SS1}/2 = I_{SS}/2 = 4 \mu\text{A} \Rightarrow I_{D10} = I_{D5} = I_{D1} = I_{SS}/2 = 4 \mu\text{A}, \\ I_{D3} = I_{D4} = I_{SS2}/2 = I_{SS}/2 = 4 \mu\text{A} &\Rightarrow I_{D9} = I_{D7} = I_{D3} = I_{SS}/2 = 4 \mu\text{A} \Rightarrow \\ I_{D6} = I_{D9} + I_{D2} = I_{SS} &= 8 \mu\text{A}, I_{D8} = I_{D4} + I_{D10} = I_{SS} = 8 \mu\text{A} \Rightarrow \\ I_{D12} = I_{D8} = I_{SS} &= 8 \mu\text{A} \text{ i } I_{D12} = I_{D11} = I_{D6} = I_{SS} = 8 \mu\text{A}. \end{aligned}$$

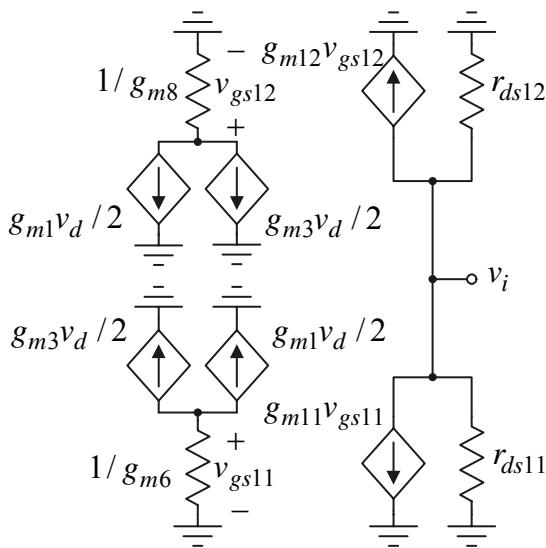
Kolo je simetrično, a posle primene bisekcione teoreme pri diferencijalnoj pobudi dobija se uprošćena šema za male signale pokazana na slici 7.30a. Šema je dobijena koristeći aproksimacije

$$g_{m8} + g_{ds8} + g_{ds4} + g_{ds10} \approx g_{m8} \text{ i } g_{m6} + g_{ds6} + g_{ds2} + g_{ds9} \approx g_{m6}.$$

Parametri u modelu tranzistora za male signale su:

$$\begin{aligned} g_{m1-4} &= \sqrt{I_{SS}B} = 40 \mu\text{S}, g_{m6} = g_{m11} = g_{m8} = g_{m12}, \\ r_{ds12} &= \frac{1}{\lambda_p I_{D12}} = \frac{1}{\lambda_p I_{SS}} = 2,5 \text{ M}\Omega \text{ i } r_{ds11} = \frac{1}{\lambda_n I_{D11}} = \frac{1}{\lambda_n I_{SS}} = 3,13 \text{ M}\Omega. \end{aligned}$$

Prema slici 7.30a je:



Slika 7.30a

$$\begin{aligned}
 v_i &= -\left(g_{m11}v_{gs11} + g_{m12}v_{gs12}\right)(r_{ds11} \parallel r_{ds12}), \\
 v_{gs11} &= -\frac{g_{m1} + g_{m3}}{g_{m6}} \frac{v_d}{2} \text{ i } v_{gs12} = -\frac{g_{m1} + g_{m3}}{g_{m8}} \frac{v_d}{2} \Rightarrow \\
 a_d &= \frac{v_i}{v_d} = (g_{m1} + g_{m3})(r_{ds11} \parallel r_{ds12}), \quad g_{m8} = g_{m6} \Rightarrow \\
 a_d &= \frac{2g_{m1}}{(\lambda_p + \lambda_n)I_{SS}} = \frac{2\sqrt{I_{SS}B}}{(\lambda_p + \lambda_n)I_{SS}} = 111.
 \end{aligned}$$

b) Kada je $V_1 = V_2 = 2 \text{ V}$, zakočeni su tranzistori M_1 , M_2 , M_5 i M_{10} , a tranzistor u strujnom izvoru I_{SS1} je u triodnoj oblasti. Tada je

$$I_{D3} = I_{D4} = I_{SS}/2 = 4 \mu\text{A} \Rightarrow$$

$$I_{D11} = I_{D6} = I_{D9} = I_{D7} = I_{D3} = I_{SS}/2 = 4 \mu\text{A} \text{ i}$$

$$I_{D12} = I_{D8} = I_{D4} = I_{SS}/2 = 4 \mu\text{A}.$$

Diferencijalno pojačanje dobija se na osnovu iste šeme za male signale kao u prethodnoj tački, slika 7.30a, s tim što je sada:

$$g_{m1} = 0, \quad g_{m3} = g_{m4} = \sqrt{I_{SS}B} = 40 \mu\text{S}, \quad r_{ds12} = \frac{1}{\lambda_p I_{D12}} = \frac{2}{\lambda_p I_{SS}} \text{ i}$$

$$r_{ds11} = \frac{1}{\lambda_n I_{D11}} = \frac{2}{\lambda_n I_{SS}} \Rightarrow a_d = \frac{v_i}{v_d} = g_{m3}(r_{ds11} \parallel r_{ds12}) = \frac{g_{m3}}{(\lambda_p + \lambda_n)I_{SS}/2} = \frac{2\sqrt{I_{SS}B}}{(\lambda_p + \lambda_n)I_{SS}} = 111.$$

c) Kada je $V_1 = V_2 = -2 \text{ V}$, zakočeni su tranzistori M_3 , M_4 , M_7 i M_9 , a tranzistor u strujnom izvoru I_{SS2} je u triodnoj oblasti. Tada je

$$I_{D1} = I_{D2} = I_{SS}/2 = 4 \mu\text{A} \Rightarrow I_{D12} = I_{D8} = I_{D10} = I_{D5} = I_{D1} = I_{SS}/2 = 4 \mu\text{A} \text{ i}$$

$$I_{D11} = I_{D6} = I_{D2} = I_{SS}/2 = 4 \mu\text{A}.$$

Diferencijalno pojačanje dobija se na osnovu šeme za male signale sa slike 7.30a. Sada je:

$$g_{m3} = 0, \quad g_{m1} = g_{m2} = \sqrt{I_{SS}B} = 40 \mu\text{S}, \quad r_{ds12} = \frac{1}{\lambda_p I_{D12}} = \frac{2}{\lambda_p I_{SS}} \text{ i}$$

$$r_{ds11} = \frac{1}{\lambda_n I_{D11}} = \frac{2}{\lambda_n I_{SS}} \Rightarrow a_d = \frac{v_i}{v_d} = g_{m1}(r_{ds11} \parallel r_{ds12}) = \frac{g_{m1}}{(\lambda_p + \lambda_n)I_{SS}/2} = \frac{2\sqrt{I_{SS}B}}{(\lambda_p + \lambda_n)I_{SS}} = 111.$$

Prema tome, za sva tri napona $v_1 = v_2 = V$ u mirnoj radnoj tački diferencijalno pojačanje pojačavača ima konstantnu vrednost.

d) U okolini $v_1 = v_2 = 0$ oba diferencijalna para provode struju. Kada postane

$$V = V_G = V_{DD} - \sqrt{\frac{2I_{SS1}}{B_{SS1}}} - V_{GS1,2} = V_{DD} - \sqrt{\frac{2I_{SS1}}{B_{SS1}}} - V_T - \sqrt{\frac{I_{SS}}{B}},$$

gornji strujni izvor ulazi u triodnu oblast. Sa daljim povećanjem napona V smanjuje se struja PMOS diferencijalnog para. On i dalje radi kao pojačavač, ali sa smanjenim diferencijalnim pojačanjem. Ovo pojačanje se smanjuje do nule, kada se zakoče tranzistori M_1 i M_2 . Tada je

$$V = V_{G1} = V_{DD} - V_T = 1,8 \text{ V},$$

a kolo radi kao pojačavač zahvaljujući diferencijalnom paru $M_3 - M_4$.

Kada postane

$$V = V_{\max} = V_{DD} + V_{GS7,8} - v_{DG3,4\min} \Rightarrow V_{\max} = V_{DD} - V_T - \sqrt{\frac{2I_{SS}/2}{B}} + V_T = V_{DD} - \sqrt{\frac{I_{SS}}{B}} = 2,3 \text{ V},$$

tranzistori M_3 i M_4 ulaze u triodnu oblast, a kolo prestaje da radi kao pojačavač sa konstantnim diferencijalnim pojačanjem.

Slično se dešava i kada se smanjuje napon V . Kolo je simetrično, a tranzistori M_1 i M_2 ulaze u triodnu oblast kada je

$$V_{\min} = V_{SS} + V_{GS5,6} - V_{DG1,2\max} \Rightarrow V_{\min} = V_{SS} + V_T + \sqrt{\frac{2I_{SS}/2}{B}} - V_T = V_{SS} + \sqrt{\frac{I_{SS}}{B}} = -2,3 \text{ V}.$$